文章编号:1001-9014(2022)05-0871-08

基于薄膜工艺的1030 GHz 混频器和750~1100 GHz 倍频器研制

孟 进^{1*}, 张德海¹, 牛 斌^{2,3}, 朱皓天¹, 刘锶钰¹, 范道雨², 陈胜堂^{2,3}, 周 明²
 (1. 中国科学院国家空间科学中心微波遥感重点实验室,北京 100190;
 2. 南京电子器件研究所微波毫米波单片集成和模块电路重点实验室,江苏南京 210016;

3. 南京中电芯谷高频器件产业技术研究院有限公司,江苏南京210016)

摘要:基于南京电子器件研究所砷化镓工艺线,自主完成了750~1100 GHz全频带三倍频器以及中心频率为1030 GHz 的低损耗二次谐波混频器的研制。为了提升模块的性能,将传统的场路结合的设计方法进行了扩展,引入器件的参数 优化,并建立起两者互为反馈的关系,从而达到整个设计过程的闭环。研制出的单片电路厚度为3μm,并通过梁氏引 线支撑悬置于腔体结构中。测试结果表明宽带倍频器在790~1100 GHz频率范围内输出功率为-23~-11 dBm。以上 述倍频源作为射频信号对二次谐波混频器进行测试,在1020~1044 GHz频率范围内变频损耗优于17.5 dB,在1030 GHz处测得的最小变频损耗为14.5 dB。

关键 词:太赫兹;单片电路;谐波混频器;宽带倍频 中图分类号:TN771 文献标识码:A

Design of a 1 030 GHz mixer and a 750~1 100 GHz tripler based on thin-film technology

MENG Jin^{1*}, ZHANG De-Hai¹, NIU Bin^{2,3}, ZHU Hao-Tian¹, LIU Si-Yu¹, FAN Dao-Yu², CHEN Sheng-Tang^{2,3}, ZHOU Ming²

(1. CAS Key Laboratory of Microwave Remote Sensing, National Space Science Center, Chinese Academy of Sciences, Beijing 100190, China;

2. Science and Technology on Monolithic Integrated Circuits and Modules Laboratory, Nanjing Electronic Devices Institute, Nanjing 210016, China;

3. Nanjing Chip Valley Industrial Technology Institute, Nanjing 210016, China)

Abstract: Based on the GaAs process of Nanjing electronic devices institute, a 750~1 100 GHz tripler and a low loss 1 030 GHz sub-harmonic mixer have been completed. To improve the performance of the module, the parameter optimization of the device is introduced in the traditional design method of field circuit combination, and the mutual feedback relationship is established. Therefore, the whole design process establishes the closed-loop. The 3 μ m thick monolithic circuit is supported in the cavity structure by using beam lead. The measured result shows that the output power of the broadband frequency multiplier is -23 ~ -11 dBm in the frequency range of 790~1 100 GHz. Using the above-mentioned frequency multiplier source as the RF signal to test the sub-harmonic mixer, the conversion loss is better than 17. 5 dB in the frequency range of 1 020 ~ 1 044 GHz, and the minimum conversion loss is 14. 5 dB at 1 030 GHz. Key words: terahertz, monolithic circuit, subharmonic mixer, broadband frequency multiplier

收稿日期:2022-01-24,修回日期:2022-03-16

Received date: 2022-01-24, **revised date:** 2022-03-16

基金项目:中国科学院青年创新促进会(E1213A041S);中科院国家空间科学中心"攀登计划"(E0PD40013S)

Foundation items: Supported by the Youth Innovation Promotion Association CAS (E1213A041S); Pandeng Program of National Space Science Center, CAS (E0PD40013S)

作者简介(Biography):孟进(1988-),男,黑龙江哈尔滨人,副研究员,博士,主要研究领域为太赫兹固态电路及太赫兹辐射计系统等,E-mail: mengjin@mirslab.cn

^{*}通讯作者(Corresponding author): mengjin@mirslab. cn

引言

太赫兹波实质上是电磁波谱中的一个频段,因 此其与物质相互作用机理通常不会超出人们对电 磁波的基本认知。但是由于其所处的位置,使其兼 有长短波的一些优秀特征,比如承载丰富信息的能 力、实现高分辨成像的能力、具备穿透且无损无害 的能力等。正是太赫兹波所展现出的巨大潜力,使 国内外许多机构热衷于开展太赫兹技术相关的研 究。但是截至目前,比较成功的应用还主要在射电 天文和大气遥感领域:阿塔卡玛毫米/亚毫米波阵列 望远镜(Atacama Large Millimeter/ submillimeter Array, ALMA)是较早开展的地基太赫兹观测系统,主 要是对宇宙暗区进行观测和成像[1];2004年,欧空局 (European Space Agency, ESA)的深空探测卫星 Rosetta携带一台562 GHz的频谱探测器飞往特定彗星 并从彗尾穿越,其目的是研究和分析彗星挥发物质 的含量以及其从彗核逸散的速度[2]:为了获得全球 大气的预报数据,欧洲航天局联合欧洲气象卫星应 用组织(European Organisation for the Exploitation of Meteorological Satellites, EUMETSAT)共同开展第二 代气象业务卫星 MetOp-SG 的研制,其上载荷频率 从18.7 GHz一直到664 GHz^[3]。

限制太赫兹技术走向工程化应用的一个重要 因素就是系统中的一些关键部件研制依旧存在瓶 颈。基于常温固态电路实现的太赫兹系统,其核心 部件主要包括倍频、混频以及放大电路。对于放大 电路,主要基于InP高电子迁移率晶体管和异质结 双极晶体管,目前国内研究成果的工作频率集中在 300 GHz以下^[4]。因此,对于更高频段的太赫兹接收 系统,其前端的性能很大程度上将由混频电路决 定。自2016年起,国内开始有基于分立器件实现的 500 GHz以上混频电路的报道[5-7]。但随着频率进一 步升高,太赫兹单片电路成为更优的技术途径。近 两年,中电集团研究所开展了频率超过1000 GHz 单片混频器的研制,主要用于太赫兹测量仪器。对 于太赫兹辐射计系统,需要更低的混频器噪声来提 高系统的灵敏度。基于此应用背景,本文开展频率 超过1000 GHz的低损耗混频器研究。同时,通过 研制 750~1 100 GHz 宽带信号源搭建起测试系统, 完成对混频器变频损耗的测试。

1 闭环设计方法

对于太赫兹混频、倍频器,主要包括肖特基二

极管器件及外围电路。传统的设计方法主要从器件建模开始,通过场模型和路模型相结合的方法来 实现电路的设计过程^[8-9]。而核心器件的优化主要 集中在工艺优化上,相对于电路优化是一个独立的 过程。即通用核心器件选定后,其电学参数将不再 参与电路性能优化的过程,基本的设计流程如图1 (a)所示。实际上,针对特定的技术指标,器件的电 学参数会存在一个最优组合,使电路性能更进一 步,尤其是在窄带低损耗电路设计中。因此,本文 设计过程将能对电路性能产生影响的器件电参数 优化也带入其中,在电学特性优化中构成了一个闭 环。图1(b)为所提出的闭环设计方法流程图。

闭环设计方法的关键在于建立起器件参数和 电路性能之间的联系,首先通过理想模型求出器件 在工作条件下的阻抗,即

 $Z_{diode} = f(C_{j0i}, R_{si}, n_i, I_{si}, V_{bi}, \cdots)|_{\omega, B, v_i, P_i, \cdots },$ (1) 其中,函数中的变量为器件的电特性参数,主要包 括零偏置结电容 C_{j0} 、串联电阻 R_s 、理想因子n等;同 时根据电路指标,如工作频率 ω 、带宽B、偏置电压 V、信号功率P等条件对函数进行限制。需要特别指 出的是,要通过工作条件优化保证二极管处于最为 高效的工作状态。其次要借助于仿真工具求解出 器件外围单元的阻抗,即

 $Z_{circuit} = f(l_i, W_i, h_i \cdots)|_{\omega, \varepsilon, \cdots},$ (2) 其中,变量为器件外围传输线的特征参数。在上述 函数关系中,i代表迭代次数, $\exists i=1$ 时的一组参数 即为设计过程中的初值。最后,设定能量完全馈入 到器件单元为目标,通过阻抗匹配即可建立起器件 参数与电路特性之间的联系,完成系统设计的 闭环。

2 1030 GHz 二次谐波混频器设计

利用上述闭环设计方法,针对1030 GHz 频段 混频电路迭代优化出的最优器件参数如表1所示, 其对应结直径约为0.8 μm。对于肖特基二极管单 元,首先要建立起无源部分的三维结构,肖特基接 触部分暂由波端口代替;其次,由于工作频率很高, 寄生参数与器件参数数值量级可比拟。因此,需要 借助于几何模型完成对寄生参数的提取,来提高仿 真的准确度。课题组已针对这一部分内容开展了 相关研究,具体方法可参见文献[10]。

2.1 砷化镓薄膜工艺

单片电路基于3 µm厚的砷化镓衬底来设计。



图1 太赫兹电路设计流程示意图 (a)常规的设计方法,(b)闭环型的设计方法

Fig. 1 The schematic diagram of terahertz circuit design process, (a) conventional design method, (b) closed loop design method

表1 1 030 GHz频段混频电路肖特基二极管器件参数 Table 1 Parameters of Schottky diode in the 1 030 CHa minor

0	IIIZ IIIIXCI			
$C_{j0}(fF)$	$R_s(\Omega)$	n	$I_s(\mathbf{A})$	$V_{j}(\mathbf{V})$
1	15	1.25	3e-14	0.74

相比于背面物理减薄工艺,薄膜工艺具有两大优势:首先可以保证更薄的衬底厚度(物理减薄至少在10µm以上),这有助于减少高次模的出现以及降低传输损耗;其次,基于薄膜工艺实现的衬底厚度可以保证更高的精度,而物理减薄方法带来的衬底厚度误差可能会引起阻抗的失配。砷化镓薄膜集成电路制作工艺流程如图2所示,主要包括如下步骤:1、完成太赫兹二极管器件及集成电路正面工艺;2、用蓝宝石作为临时载片进行临时键合;3、采用机械研磨、抛光及干湿结合刻蚀方法完全去除衬底;4、在背面光刻异型电路基板图形,采用干湿结合刻蚀出异型基板,并露出悬空金属;5、采用有机溶剂去除蜡及临时载片,完成砷化镓薄膜芯片制备。

2.2 二次谐波混频器工作原理

图3所示为反向并联肖特基二极管混频等效电路图,射频信号和本振信号分别用V_{RF}和V_{L0}表示。 根据肖特基二极管的I-V特性,单个二极管中产生的电流可表示为:

$$i = I_s \left(e^{-\alpha V} - 1 \right) \tag{3}$$

上式中,*I*,为反向饱和电流,α表征*I*-V特性的 陡峭度。

在混频过程中,本振信号为大信号,对二极管 的电导进行调制。利用上式对电压求导,可以获得 反向并联肖特基二极管对的时变电导总量,并将其 进行级数展开,最终表示为:

$$g = -2\alpha I_s \Big[I_0 \alpha V_{L0} + 2I_2 \alpha V_{L0} \cos(2\omega_{L0}t) \Big] + \dots + \\ 2I_{2n} \alpha V_{10} \cos(2n\omega_{10}t) + \dots \Big] , \quad (4)$$

实际上,反向并联二极管在混频过程中产生的电流 为两二极管的混频电流之和,即:

$$I = i_{1} + i_{2} = (v_{RF} cos\omega_{RF}t + v_{LO} cos\omega_{LO}t)^{*}g = Acos\omega_{RF}t + Bcos\omega_{LO}t + Ccos3\omega_{LO}t + Dcos5\omega_{LO}t + Ecos(2\omega_{LO}t + \omega_{RF}t) + Fcos(2\omega_{LO}t - \omega_{RF}t) + Gcos(4\omega_{LO}t + \omega_{RF}t) + Hcos(4\omega_{LO}t - \omega_{RF}t) + \cdots + Xcos(m\omega_{LO}t + n\omega_{RF}t) + \cdots$$
(5)

混频电流I中的频率分量 $f=m \times f_{RF}+n \times f_{LO}$ 。因此, 对于二次谐波混频器,只需通过在器件外围设计匹 配滤波电路,提取出中频信号频率 $f_{IF}=|f_{RF}-2 \times f_{LO}|$ 的分 量即可,此时 $m \pi n$ 分别取值 $1 \pi - 2$ 。

2.3 二次谐波混频器设计

相比于射频信号,本振信号作为大信号将用于 开启肖特基二极管。由于肖特基二极管的非线性 伏安特性,在本振信号调制下会产生非线性时变电 导,从而发生本振和射频信号的混频现象。对于反 向并联二极管对,混频后信号只包括LO信号偶次



(e)

图 2 砷化镓薄膜集成电路制作工艺流程图(a)正面工艺,(b)制作临时载片,(c)去除衬底,(d)制作金属悬空,(e)去除载片 Fig. 2 Flow chart of GaAs thin integrated circuit manufacturing process (a) frontal process, (b) temporary slide, (c) remove substrate, (d) metal suspension, (e) remove slide





谐波分量和RF信号的组合,通过设计外围电路提 取出2ω_{L0}-ω_{RF}和ω_{RF}-2ω_{L0}两个频率分量,这就是二 次谐波混频器的基本原理。图4为设计完成的 1030 GHz二次谐波混频器结构,主要包括射频探 针、二极管对、本振滤波器、本振探针及中频滤波器 五部分,其中两个滤波器的主要作用是限定信号的 传播方向,从而防止有用信号的泄露。此外,由于

肖特基结并不完全对称,可能在高频条件下会导致 直流分量的产生,因此在电路的一端设有直流地。 为了缩短计算的时间,在实际设计中会将完整电路 拆分,逐一进行仿真优化。图5为混频电路各部分 电路初步优化得到的结构及仿真结果。其中,射 频和本振信号分别由标准矩形波导口馈入,通过 波导-微带转换结构将能量耦合到射频和本振 探针,完成波导TE"模向准TEM模转换的过程。 从仿真结果可以看出,射频和本振转换结构分别 在 950~1 075 GHz 和 470~560 GHz 频率范围内回 波低于-10 dB:中频低通滤波器采用高低阻抗滤 波器形式,在保证足够低的阶数时仍有较好的带 外抑制。该滤波器在0~25 GHz频带范围内,插入 损耗小于0.1 dB,实现下变频后中频信号的有效 输出:本振低通滤波器同样为高低阻抗形式,其 主要作用是抑制射频信号从本振端口泄露,造成 不必要的能量损失。



图4 1030 GHz二次谐波混频电路示意图

Fig. 4 The circuit diagram of 1030 GHz sub-harmonic mixer

3 750~1 100 GHz 宽带三倍频器设计

3.1 三倍频器工作原理

针对倍频器所呈现的特征,可以将其大体分为 两类:第一类的特点是窄带、高效率、大功率,代表 性应用是作为接收系统中的本振源。这类倍频器 采用的是肖特基变容二极管,利用电荷-电压的非 线性特性工作,通常需要加载反向偏压^[11-12];另一类的特点是宽带、平坦、小功率,代表性应用则是矢量网络分析仪中的扩展源。此类倍频器采用的则是肖特基变阻二极管,其主要利用的是单向导电性^[13]。

本文为实现宽带三倍频器设计,采用平衡式结构。同时,为了便于在全频带内进行阻抗匹配,保 证足够的带内平坦度,直接将两个二极管对反向并 联连接,不再外加反向直流偏置,其基本原理如图6 所示。

根据肖特二极管的I-V特性,假设两个二极管 单元的电流分别是*i*₁和*i*₂,则环路外的电流*i*即为两 个支路电流之差,对其进行傅里叶级数展开后 得到:

$$i = 4I_{s} \Big[I_{1}(\alpha V_{in}) \cos(\omega_{0}t) + I_{3}(\alpha V_{in}) \cos(3\omega_{0}t) + \cdots \Big]$$

$$, \quad (6)$$

式中 $I_n(\alpha V_{in})$ 是第一类贝塞尔函数。

相对应的,二极管单元环路内的电流 ilon 为两个



图 5 1 030 GHz 混频电路各部分仿真结果

Fig. 5 Simulated results of each part of 1 030 GHz mixer

对比上述两式可知,该电路结构能够有效抑制 偶次谐波。因此,在对三次谐波提取时,不需要考 虑偶次谐波的影响,大大简化了电路结构。同时, 此方案二极管工作状态近似于变阻管,在宽频段内 阻抗变化较为平缓,更易于外围匹配电路的设计。



图6 反向并联肖特基二极管三倍频电路原理图

Fig. 6 The schematic diagram of reverse parallel Schottky diode tripler circuit

3.2 宽带三倍频器设计

876

本文研制倍频器的目地是将其作为测试信号 源使用。因此,基于阻性二极管开展宽带三倍频器 的设计,在工作模式上与混频二极管相同。完成的 750~1100 GHz全频段三倍频器结构如图7所示,整 个电路依靠两侧的梁氏引线悬置于封闭腔体中,主 要包括输入转换、低通滤波器、二极管对、输出转换 四部分结构。其中,二极管对采用反向并联形式, 该电路形式能够有效地抑制偶次谐波的产生,提高 倍频器的效率。同样,倍频电路也需要先拆分成简 化单元进行设计。图8为倍频电路各部分电路的结 构及仿真结果。为实现宽带倍频设计,在探针处做 了连续过渡处理。从仿真结果可以看出,输入和输 出波导-微带转换结构分别在250~370 GHz 和750~ 1 100 GHz频率范围内回波低于-10 dB;基频低通滤 波器主要作用是防止产生的三次谐波信号返回至 输入端口造成泄露,该滤波器在250~370 GHz频率 范围内插入损耗小于 0.3 dB, 在 750~1 100 GHz 频 带范围内对信号的抑制程度优于12 dB。

4 实验测试

相比于传统的胶黏方式,由于基板上带有梁氏 引线,因此可以直接通过压接的方法来实现单片电 路的连接、悬置等。这不仅减小了装配上的难度, 同时降低了装配过程中引入的一些不确定因素,这



图 7 750~1 100 GHz 三倍频电路示意图 Fig. 7 The circuit diagram of 750~1 100 GHz tripler

在太赫兹高频段电路研制中起到关键作用。

对于太赫兹混频器的测试,通常有两种方法:Y 因子法及信号源法。对于Y因子法,实际上是将待 测混频器集成于接收机系统,通过冷热黑体分别置 于馈源前端,换算出整个系统的噪声温度,然后再 计算出待测混频器所占的部分^[14]。但这种测试方 法存在两个问题:首先,系统噪声由多部分贡献组 成,馈源作为链路第一级,其贡献不能忽略,但对于 频率达到1000 GHz的馈源而言,很难准确获得其 插入损耗;其次,Y因子方法测试的前提是要保证系 统是线性的,而调试校准也是比较复杂的过程。另 外一种测试方法是对混频器模块直接进行测试,即 将宽带信号源馈入混频器射频端口,通过频谱仪来 监测下变频后的中频信号,由此计算出混频器的变 频损耗。这种方法相对更加简单、准确,但相应地 需要射频信号源。基于本文所研制的750~1100 GHz 三倍频器,实现了对1030 GHz 谐波混频器的测 试。图9为谐波混频器的测试实物,其中本振源为 36次倍频链路,设定输出频率为518 GHz;射频信号 源为96次倍频链路,围绕中心频率1030 GHz进行 扫频,测试得到的二次谐波混频器变频曲线结果如 图 10(a) 所示。从中可以得到结论: 在1 020~1 044 GHz 频率范围内典型变频损耗为16 dB,在1 030 GHz频率处有最小变频损耗14.5 dB。

由于课题组现有的驱动功率源主要为窄带,因 此在对 750~1 100 GHz 三倍频器进行测试时,采用 多个功率源拼接的方式来完成对倍频器在宽频带 内的测试。相应的测试结果如图 10(b)所示,测试 结果表明在 790~1 100 GHz 内, 输出功率在-23~-



图 8 750~1 100 GHz 三倍频各部分仿真结果 Fig. 8 Simulated results of each part of 750~1 100 GHz tripler

11 dBm之间。对于750~790 GHz频段,由于缺少合适的驱动源而没有进行测量。在这里需要特别说明的是,测试结果中带内的幅度起伏主要是因为驱动功率的差异导致的。通过分析设计和测试结果,当控制输入功率基本恒定时,可以预见该三倍频器输出在整个频带内比较平坦。

依据本文测试数据,与国内外研究机构相关的 代表性成果进行了比较,结果如表1及表2中所示。 从对比中可以发现:最近几年国产化太赫兹器部件 发展突飞猛进,与国际领先水平之间的差距迅速缩 小。这在现阶段强调关键技术自主可控这一背景 下具有重要的意义。

5 结论

本文通过拓展传统方法,引入器件优化后构成 闭环,并以此为基础设计出1030 GHz低损耗二次 谐波混频器及750~1100 GHz宽带三倍频器。然后 基于国内3 µm薄膜工艺产线完成电路的流片,经测 试表明1030 GHz混频器最优变频损耗为14.5 dB; 宽带三倍频在790~1100 GHz频率范围内输出-



图 9 1 030 GHz 二次谐波混频器测试平台 Fig. 9 Test platform of 1 030 GHz sub-harmonic mixer

23~-11 dBm。上述工作为推进太赫兹固态技术迈向更高频率奠定重要基础。

References

- [1] Atacama large millimeter/submillimeter array [OL]. http:// www.almaobservatory.org/
- [2] Chattopadhyay G. Terahertz antennas and systems for space borne platforms [C]. IEEE Proceedings of the fourth European conference on antennas and propagation, 2010.
- [3] Brian P. Moyna, Janet E. Charlton, Clare Lee, *et al.* Design of a Sub-Millimetre Wave Airborne Demonstrator for



图 10 基于薄膜工艺研制的单片电路测试结果(a)1 030 GHz二次谐波混频器变频损耗测试结果,(b)750~1 100 GHz 三倍频器输出功率测试结果

Fig. 10 Measured results of monolithic circuit based on thin film technology (a) measured conversion loss of 1 030 GHz sub-harmonic mixer, (b) measured output power of 750~1 100 GHz tripler

表 2	国内外1	000	GHz以_	上混频目	包路'	性能对	オ比
-----	------	-----	-------	------	-----	-----	----

 Table 2 Performance comparison of mixing circuits above 1 000 GHz

参考 文献	形式	带宽 (GHz)	变频损耗(dB)
[7]	十次谐波	1 030~1 154	<55(min=50)
[13]	基波	750~1 100	20(双边带噪声典型值)
本文	二次谐波	1 020~1 044	16(典型值)(min=14.5)

表3	国内外宽带倍频器性能对比

Table 3 Performance comparison of broadband frequency multipliers

参考文献	带宽 (GHz)	技术指标
[15]	750~1 100	-25~-13 dBm(输出功率)
[13]	750~1 100	0.5%(效率典型值)
本文	790~1 100	-23~-11 dBm(输出功率)

Observations of Precipitation and Ice Clouds [C]. Antennas and Propagation Society International Symposium, 2009.

- [4] Feng Z H, et al. Terahertz solid state electronic devices and circuits [M]. East China University of Science and Technology Press, 2020. 冯志红等. 太赫兹固态电子器件与电路 [M]. 华东理工大学出版社,2020.
- [5] JIANG J, HE Y, WANG C, et al. 0.67 THz sub-harmonic mixer based on Schottky diode and hammer-head filter[J]. J. Infrared Millim. Waves, 2016, 35(4):418-424.(蒋均, 何月,王成,等. 基于 Schottky二极管和 Hammer-Head 滤 波器 0.67 THz 二次谐波混频器[J]. 红外与毫米波学报), 2016,35(4):418-424.
- [6] JI Guang-Yu, ZHANG De-Hai, MENG Jin, et al. Design and Measurement of a 0.67 THz Biased Sub-Harmonic Mixer[J]. Electronics, 2020, 9, 161.
- [7] ZHANG Bo, LV Xiao-Lin, HE Jieet al. 1.1 THz tenth harmonic mixer based on planar GaAs Schottky diode [J]. IET Microwave Antennas Propagation, 2019, 13 (11): 1799– 1803.
- [8] Yang X F. Study on terahertz subharmonic mixer based on the planar schottky diode[D]. University of Electronic Science and Technology if China, 2012.(杨晓帆.基于平面肖 特基二极管的太赫兹分谐波混频器研究[D].电子科技 大学, 2012.
- [9] YAO Chang-Fei, ZHOU Ming, and LUO Yun-Sheng. A high power 320-356 GHz frequency multipliers with Schottky Diodes [J]. Chinese Journal of Electronics, 2016, 25 (5): 986-990.
- [10] LIU Si-Yu, ZHANG De-Hai, MENG Jin, et al. 0.825 THz GaAs monolithic integrated sub-harmonic mixer [J]. J. Infrared Millim. Waves, 2021, 40(6): 749~753.
- [11] Alain Maestrini, John S. Ward, John J. Gill, et al. A 540–640 GHz High Efficiency Four Anode Frequency Tripler
 [J]. IEEE Transactions on Microwave Theory and Techniques, 2005, 53(9); 2835~2843.
- [12] Alain Maestrini, John Ward, Goutam Chattopadhyay, et al. Terahertz Sources Based on Frequency Multiplication and Their Applications [J]. Frequenz, 2008, 62 (5/6): 1~4.
- [13] Available online: http://www.vaiodes.com
- [14] Wang H. Design and modeling of monolithic circuits Schottky diode on a GaAs substrate at millimeter and submillimeter wavelengths heterodyne receivers for multi-pixer and on-board satellites dedicated to planetary aeronomy [D]: [Doctor Thesis]. Paris: University of P&M Curie, 2009.
- [15] Available online:acst.de