

Pt/Si 界面反应与肖特基势垒形成的研究 *

丁孙安 许振嘉

(中国科学院半导体研究所, 表面物理国家重点实验室, 北京, 100083)

摘要: 利用俄歇电子能谱、二次离子质谱、深能级瞬态谱(DLTS)和C-V法等电学测量方法, 详细研究了Pt/Si和Pt硅化物/Si界面的反应性质、原子结构及杂质/缺陷的分布, 讨论了它们对肖特基势垒的形成、势垒特性和势垒高度的影响。

关键词: 界面反应, 肖特基势垒, 深能级, 硅化物.

引言

过渡金属 Pt 在半导体工业中有着重要而广泛的应用。例如 Pt/N-Si 接触可以形成较高的势垒 ($\sim 0.8 \text{ eV}$), Pt/P-Si 接触在一定的条件下形成较低的势垒 ($\sim 0.2 \text{ eV}$) 或良好的欧姆接触。Pt 硅化物也是一种非常重要且性能优良的金属化材料。这是因为 Pt/Si 很容易反应形成硅化物 ($> 200^\circ\text{C}$), 且在硅化物形成过程中, Pt/Si 可以将界面上的 C、O 等杂质驱赶到硅化物的外表面, 从而形成具有完整界面的 PtSi/Si 接触^[1], 其性质比 Pt/Si 直接接触更稳定。

对于金属/半导体接触, 决定势垒性质及其高度的因素很多, 其中界面反应性质和原子结构十分关键。本文着重讨论 Pt/Si 和 Pt 硅化物/Si 界面的反应性质, 原子结构及杂质/缺陷的分布对肖特基势垒形成、势垒特性和高度的影响。

1 实验

选用 N-Si(100) ($\rho \approx 2 \sim 4 \Omega \cdot \text{cm}$) 和 P-Si(111) ($\rho \approx 8 \sim 13 \Omega \cdot \text{cm}$) 两种类型硅衬底, 经常规化学清洗、氧化、光刻、腐蚀后制备出直径为 1 mm 的圆形窗口。在超高真空 ($\sim 1 \times 10^{-7} \text{ Pa}$) 及室温下, 电子束蒸发 200 Å 的高纯金属 Pt (99.9%) 于窗口内的 Si 衬底上。

采用真空炉退火(VFA) 快速退火(RTA) 两种方式对样品进行处理。真空退火的真空

本文 1992 年 12 月 21 日收到, 修改稿 1993 年 6 月 8 日收到。

* 国家自然科学基金资助课题。

度为 $\sim 1 \times 10^{-3}$ Pa, 时间60 min; 快速退火在N₂气氛下进行, 时间20 s。两种退火的温度都分别为300℃和500℃。详细制备过程可参阅文献[2]。对于制备好的Pt/Si和Pt硅化物/Si二极管样品, 首先用俄歇电子能谱(AES)和二次离子质谱(SIMS)对界面的原子结构、杂质分布等进行分析, 然后用深能级瞬态谱(DLTS)分析各种界面下的杂质/缺陷态及利用C-V法测量各个样品的势垒高度。

2 实验结果

2.1 俄歇电子能谱(AES)和二次离子质谱(SIMS)

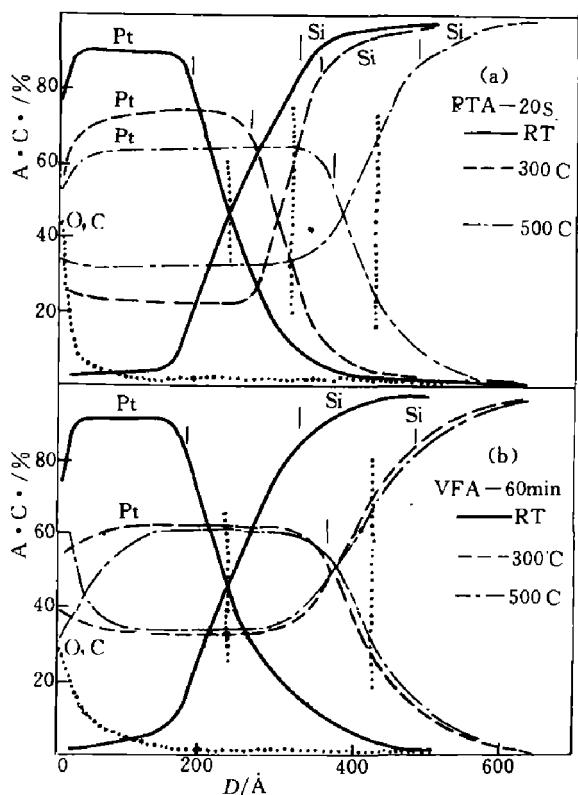


图1 Pt/Si及Pt硅化物/Si界面的AES剖面结果 (a): RTA; (b): VFA

Fig. 1 The AES profile results at Pt/Si and Pt-silicides/Si interfaces (a): TRA; (b): VFA

2.2 深能级瞬态谱(DLTS)

图3(a)、(b)分别为Pt/N-Si和Pt/P-Si界面的深能级E₀和H₀。其中E₀是一个特别的深能级, E₀由V_r=-0.3 V时的E_c-0.22 eV变化到V_r=-3 V时的E_c-0.30 eV。E₀的俘获截面σ_n=1.7×10⁻¹⁷cm², 浓度在10¹³~10¹⁴cm⁻³之间。H₀的能级位置靠近价带顶, H₀=E_v+0.148(eV), σ_p=1.5×10⁻¹⁶cm²。但H₀的浓度N_t随深度增加下降很

图1(a)、(b)分别为快速退火(RTA)和真空退火(VFA)形成的Pt硅化物/硅界面及退火前的Pt/Si界面的AES剖面结果。图1(a)中300℃与500℃退火的结果有明显不同, 说明界面的反应生成物不同。除表面有较高的C、O杂质外, 都几乎探测不到各个样品界面上的C、O杂质。在图1(b)中, 300℃和500℃退火样品的AES剖面结果基本一致, 只在最表面的成份分布稍有不同, 界面上的C、O杂质仍不明显。为讨论方便, 可将样品分为纯Pt或硅化物层、界面互混层和纯Si层^[2]。

图2(a)、(b)分别为Pt/N-Si和PtSi/N-Si界面的SIMS分析结果, 除Pt、Si之外, 还有浅施主P的分布。图2(c)、(d)表示Pt/P-Si及PtSi/P-Si界面的SIMS分析结果, 同时给出浅受主B的分布。4种样品都是在同样条件、同样的一次离子流(~ 20 nA)下进行分析的, 基本上可以认为有相同的溅射速率。必须说明的是, 图中各元素的分布是以各自的实际计数率为纵坐标的, 没有考虑溅射产额、基体效应等因素的影响, 因此不宜做定量比较, 只应针对各元素本身的变化进行定性分析。

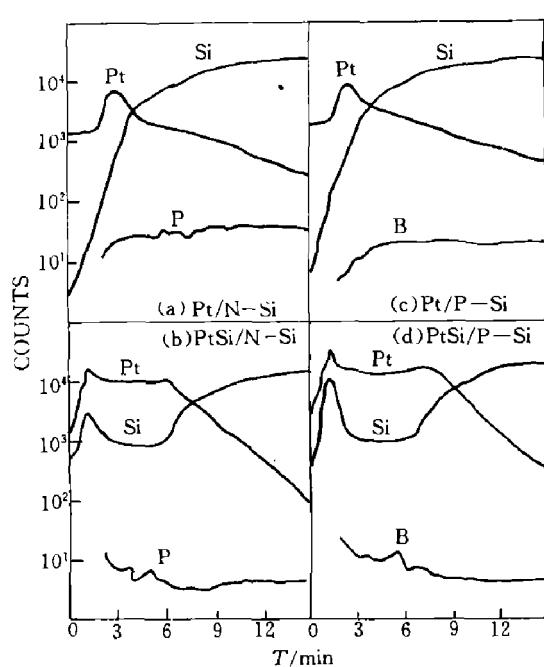


图 2 Pt/Si 及 PtSi/Si 界面的 SIMS 剖面结果
Fig. 2 The SIMS profile results at Pt/Si and PtSi/Si interfaces

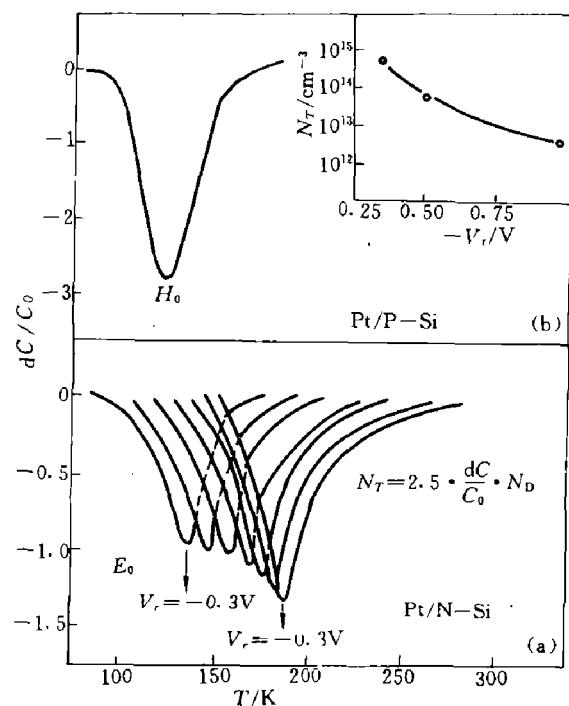


图 3 Pt/N-Si 和 Pt/P-Si 界面上的深能级 E_0 和 H_0
Fig. 3 The deep level centers (E_0, H_0) at Pt/N-Si and Pt/P-Si interfaces

快, 如图 3(b) 的角图所示.

在 PtSi/Si 界面, DLTS 结果还表明: 对于 N-Si 衬底样品, E_0 消失, 但出现 3 个新的深能级 E_1 、 E_2 、 E_3 , 具体参数见表 1; 对于 P-Si 衬底样品, H_0 的浓度大大下降, 还出现两个新的深能级 H_2 和 H_x , 具体参数见表 2.

表 1 PtSi/N-Si 界面深能级参数
Table 1 Parameters of deep-levels at PtSi/N-Si interfaces

深能级	浓度范围 (cm^{-3})	峰位 (K)	能级 (eV)	$\sigma_n (\text{cm}^2)$
E_1	$(1 \sim 6) \times 10^{11}$	323.7	$E_c - 0.508$	9.25×10^{-16}
E_2	$(1 \sim 5) \times 10^{11}$	208.1	$E_c - 0.256$	4.38×10^{-17}
E_3	$(0.5 \sim 3.5) \times 10^{11}$	144.3	$E_c - 0.227$	4.89×10^{-15}

表 2 Pt 硅化物/P-Si 界面深能级参数
Table 2 Parameters of deep-levels at Pt-Silicides/N-Si interfaces

深能级	浓度范围 (cm^{-3})	峰位 (K)	能级位置 (eV)	$\sigma_n (\text{cm}^2)$
H_x	$5 \times 10^{11} \sim 5 \times 10^{13}$	100 ± 15	$E_v + 0.10 \pm 0.02$	1.3×10^{-17}
H_0	$1 \times 10^{11} \sim 6 \times 10^{13}$	125	$E_v + 0.148$	1.4×10^{-16}
H_2	$3 \times 10^{11} \sim 2 \times 10^{12}$	190	$E_v + 0.350$	6.4×10^{-14}

2.3 肖特基势垒

图4中曲线A、B分别为Pt/N-Si和Pt/P-Si接触在室温及液氮温度(77K)下由C-V特性得出的 $C^{-2}-V_r$ 关系。曲线A不是平直的直线，在 $V_r=-1$ V处有一个拐点。由 $C^{-2}-V_r$ 关系的直线段不能得到合理的势垒高度，其斜率导出的 N_D 值远高于实际掺杂浓度。这说明Pt/N-Si接触没有形成肖特基势垒。虽然曲线B为直线，但仍不能得到合理的势垒高度，斜率导出的 N_A 值比实际掺杂浓度高3~5倍。同样说明Pt/P-Si接触不是理想的势垒。图4中曲线C、D分别表示PtSi/N-Si和PtSi/P-Si界面由C-V特性导出的 $C^{-2}-V_r$ 关系，显然，退火后样品形成了比较理想的肖特基势垒，表3给出这些样品的势垒值。实验中用C-V法测量势垒值的误差约为±0.02 eV。

图4 Pt/Si 及 Pt 硅化物/Si 接触的 $C^{-2}-V_r$ 关系
A: Pt/N-Si; B: Pt/P-Si; C: PtSi/N-Si;
D: PtSi/P-Si

Fig. 4 The $C^{-2}-V_r$ relations obtained at Pt/Si and Pt-silicides/Si contacts

表3 Pt 硅化物/Si 二极管肖特基势垒高度(eV)
Table 3 Schottky barrier heights (eV) of Pt-Silicides/Si diodes

衬底	RTA-20 s		VFA-60 min	
	300℃ Pt ₂ Si	500℃ PtSi	300℃ PtSi	500℃ PtSi
N-Si	0.75	0.80	0.77	0.87
P-Si	0.38	0.21	0.22	0.32

3 讨论

3.1 界面反应与界面互混

界面化学性质在决定势垒高度方面起着重要作用^[3]。许多研究结果^[4]表明，Pt₂Si和PtSi是Pt/Si界面两种主要的组份确定的硅化物，PtSi是反应终相。图1中的AES剖面结果表明样品退火后，界面组份发生明显变化。利用以下公式^[5]可以对择优溅射引起的误差进行修正：

$$\frac{Y_A}{Y_B} = \left(\frac{M_B}{M_A} \right)^{\frac{1}{4}}. \quad (1)$$

式中A、B分别表示二元合金中的两种元素，Y、M分别表示溅射产额和原子质量。将 $M_{\text{Pt}}=195$ 和 $M_{\text{Si}}=28$ 代入上式，并对实验结果修正之后，可得300℃快速退火形成的样品表面层Pt/Si原子浓度之比约为2，而其它条件退火形成的样品表面层Pt/Si原子浓度之比约为1，这说明前者形成Pt₂Si，后者形成Pt/Si。图2中的SIMS分析结果也清楚

表明: 样品退火后, Pt、Si 原子浓度分布出现平台, 这说明有组份确定的硅化物形成。但由于 SIMS 在定量分析方面要考虑的因素很多很复杂^[6], 很难得到定量的 Pt/Si 原子浓度之比。但由上面的分析可以肯定, 在一定条件下界面上分别形成了 Pt_2Si 和 PtSi 。

季明荣^[7]和 Matz 等^[8]的 Pt/Si 界面反应研究结果表明, 室温下 Pt-Si 互混现象相当严重, 甚至可达 100 Å 的范围, 但要准确测定互混层厚度和互混层中原子浓度的变化在目前仍是相当困难的。这主要是因为溅射过程中的择优溅射、表面粗糙度和撞击效应^[6]严重影响了定量分析的结果。利用 AES 和 SIMS 研究界面只能得到半定量或定性的结果。图 1 中定义了界面层的宽度, 结果表明 Pt/Si 界面的界面层(或称互混层)宽度约为 150 Å, 而形成 Pt_2Si 后, 界面层的宽度下降到 ~90 Å, 形成 PtSi 后, 界面层宽度约为 110 Å(当然这只是非常粗略的估算)。显然, 样品退火前的界面层要比退火后的硅化物/硅界面层宽很多。这说明室温下 Pt/Si 界面的互混相对 Pt 硅化物/Si 界面要严重得多, 形成硅化物后界面情况大大改善。

由图 2 的 SIMS 结果也可得到类似的结论。首先, PtSi 中 Pt 原子的计数率(counts)比纯 Pt 中 Pt 原子的计数率高出大约一个数量级, 这正好与实际情况相反。但考虑基体效应, PtSi 中 Pt 原子的二次离子产额比纯金属 Pt 中 Pt 原子的二次离子产额高很多^[6], 出现这样的现象就不难理解了。其次, 在 Pt/Si 界面, Pt 原子浓度分布出现“鼓包”, 这正是由于界面互混引起的, 因为在互混层中 Pt 原子的二次离子产额同样比纯 Pt 中高(类似于 PtSi), 结果表现在计数率上有“鼓包”出现。

Pt/Si 界面之所以存在比较严重的互混, 是因为界面上存在比较多的缺陷。在我们的实验条件下不可能对界面缺陷(台阶、空位和位错等)有比较清楚的评估。但考虑样品的制备过程, 在金属 Pt 蒸发之前, 衬底 Si 只经过 HF 溶液的漂洗, 没有任何高温退火处理以消除缺陷, 并使表面比较完整, 因此, 可以认为金属蒸发前 Si 表面的缺陷增强了 Pt 原子在 Si 衬底的扩散度。形成硅化物后, 由于高温退火和 Pt-Si 之间的反应, 可以认为这些缺陷大大下降, 甚至消失, 结果形成了比较陡变的硅化物/硅界面。

3.2 界面深能级

在 Pt/N-Si 界面上存在的特别的深能级 E_0 不是一个简单的缺陷中心, 其能级位置随所加反向偏压有明显变化, 这种变化并不是由电场引起的电子发射率的改变而产生的, 而与缺陷本身的结构有关^[2]。 E_0 不仅与 Pt 杂质有关, 也与扩散的 Si 原子有关, 可看作是 Pt、Si 原子及其它界面杂质的络合物。退火后, E_0 消失, 取而代之的是 3 个浓度很低($\sim 10^{11} \text{ cm}^{-3}$)的深能级 E_1 、 E_2 、 E_3 , 它们的出现与退火条件有关。 E_1 的能级靠近禁带中心, 且分布在界面下较深的地方, 被认为是处于 Si 晶格间隙位置的 Pt 原子与 O 或其它杂质/缺陷的络合物^[9]。 E_2 基本位于费密能级上, 集中分布在界面附近, 被一致认为与 Si 中替位 Pt 原子有关^[2,3]。与 E_1 、 E_2 不同, E_3 只出现在高温长时间退火形成的样品界面, 显然, E_3 是一个与退火过程有关的深能级。

存在于 Pt/P-Si 界面上的 E_0 相对较浅, 靠近价带顶, 浓度高达 10^{14} cm^{-3} , 退火后其浓度下降 2~3 个数量级。考虑到 E_0 主要分布在界面附近, 可以认为 E_0 与替位的 Pt 原子有关, 这也是 Pt/Si 界面严重的互扩散造成的。在硅化物/硅界面上, 除 E_0 的浓度大大下降外, 还有两个浓度较低的深能级 E_2 和 E_x 出现。 E_2 在界面下有一定的深度分布, 是

一个两性能级，与间隙 Pt 原子有关^[9-11]。 E_x 是一个集中在界面附近的深能级连续态，与退火条件很有关系，反映了退火过程中在界面引入的杂质/缺陷态。

由以上分析可知，退火前后样品的界面情况发生了很大变化。首先，与界面互混层有关的深能级 E_0 和 H_0 消失或浓度大大下降，其次，在硅化物/硅界面出现了浓度较低、或与退火过程有关的新的深能级。这些变化说明界面互混已基本消除，形成比较陡峭的硅化物/硅界面。这与 AES 和 SIMS 的结果一致。

3.3 势垒特性

无论 Pt/N-Si 还是 Pt/P-Si 样品， $C-V$ 特性都不理想， $C^{-2}-V_r$ 关系偏离直线，如图 4 所示。由直线段外推得到的势垒高度都偏大 ($> 1 \text{ eV}$)，说明界面情况比较复杂，不是理想的肖特基势垒。退火形成硅化物后， $C-V$ 特性明显变好， $C^{-2}-V_r$ 关系给出合理的势垒高度。虽然不同的退火条件所对应样品的 $C-V$ 特性略有差别，但基本上都形成了理想的肖特基势垒。比较退火前后样品的 $C-V$ 特性可以看出，Pt/Si 接触的电容值比理想势垒的电容值高很多，其根本原因在于硅表面的空间电荷分布发生了较大变化，从而改变了势垒电场及势垒的形状。如果考虑到 Pt/Si 界面严重的互混、杂质和缺陷，就不难理解这一点。DLTS 结果表明，Pt/N-Si 界面有一个能级位置变化的浓度较高的深能级 E_0 ，而 Pt/P-Si 界面则有一个浓度很高且不稳定的深能级 E_0 。这些界面层中的界面态会产生不可忽视的附加电容，它们与耗尽区电容并联构成总的结构电容，从而严重改变了势垒的 $C-V$ 特性。

由此可见，势垒性质与界面情况有很大关系，同时与样品的制备过程有关。不同的制备工艺会形成不同的界面，从而得到不同的势垒特性。如果能在超高真空下先对 Si 衬底表面进行清洁和退火处理，得到完整有序的表面，然后再在室温下蒸镀一层高纯金属 Pt 层，其互混程度将会大大下降，互混层厚度也不过十几个原子层^[7]，这样制备的 Pt/Si 接触界面和肖特基势垒特性将是比较理想的。事实上已经有很多这样的工作^[12]，得到了比较一致的势垒高度。

4 结论

4.1 界面分析表明，室温下 Pt/Si 界面的互扩散现象相当严重，互混层很宽 ($\sim 100 \text{ \AA}$)，而且界面上有 C、O 等杂质和 Si 表面的原生缺陷存在，导致界面情况相当复杂，远非完整界面。样品经退火后，不同条件下分别形成 $\text{Pt}_2\text{Si}/\text{Si}$ 和 PtSi/Si 接触的界面。此时互混下降，扩散减少，界面比较完整，形成比较理想的接触。

4.2 利用 DLTS 在 N-Si 衬底样品界面共测到 E_0 、 E_1 、 E_2 、 E_3 4 个深能级中心，在 P-Si 衬底样品界面共测到 H_0 、 H_2 和 H_x 3 个深能级中心。

4.3 深能级中心与界面情况很有关系。Pt/N-Si 和 Pt/P-Si 界面虽然分别只有一种深能级 (E_0 和 H_0)，但它们浓度很高，且不稳定，显然与 Pt/Si 界面的复杂情况有关。退火条件会影响界面情况，因此对应的深能级中心也不同。对 N-Si 衬底样品，退火温度越高，时间越长，界面深能级的个数就越多，浓度也越大。对 P-Si 衬底样品，退火处理除使原来

的 H_0 浓度下降外, 还在界面引入浓度随退火温度升高而越来越大的 H_x .

4.4 C-V 测量结果表明, 由于界面互混, Pt/N-Si 和 Pt/P-Si 直接接触的势垒特性远远偏离理想的肖特基势垒. 陡变的 Pt 硅化物/Si 界面(无界面层)形成比较理想的肖特基势垒, 势垒高度与已发表的结果一致, 这说明界面反应在势垒形成过程中起着关键的作用, 突变的 Pt 硅化物/Si 界面是形成理想肖特基势垒的前提.

致谢: 本工作得到中国科学院上海技术物理研究所的资助及中国科学院半导体研究所卢励吾和程美乔等同志的帮助, 谨在此表示衷心感谢.

参考文献

- 1 Murarka S P. *Silicides for VLSI Applications*, New York: Academic Press, 1983
- 2 丁孙安. 硅化物表面与硅化物/硅界面研究, 中国科学院半导体所博士论文, 1992
- 3 Purtell R J et al. *J. Vac. Sci. Technol.*, 1983;A1:566
- 4 Ottaviani G, Tu K N, Mayer J W. *Phys. Rev.*, 1981;B24:3354
- 5 Haff P K. *Appl. Phys. Lett.*, 1979;31:295
- 6 陆家和, 陈长彦主编. 表面分析技术, 北京: 电子工业出版社, 1987
- 7 季明荣, 吴建新, 李宝骐等. 半导体学报, 1988;9:524
- 8 Matz R et al. *J. Vac. Sci. Technol.*, 1984;2:253
- 9 Kwon Y K, Shikawa T L, Kuwano H. *J. Appl. Phys.*, 1987;61:1055
- 10 Braun S, Grimmeiss H G, Spann K. *J. Appl. Phys.*, 1977;48:3883
- 11 Carchano H, Jund C. *Solid State Electron.*, 1970;13:83
- 12 Thanaailakis A, Rausl. *J. Phys. C Solid State Phys.*, 1976;9:337

STUDY OF THE RELATION BETWEEN INTERFACIAL REACTION AND FORMATION OF SCHOTTKY BARRIERS*

DING SUNAN, XU ZHENJIA

(National Laboratory for Surface Physics, Institute of Semiconductors,
Chinese Academy of Sciences, Beijing 100083, China)

Abstract: Electrical measurements (DLTS and $C - V$) were combined with surface analysis techniques (AES and SIMS) to study the reactions, atomic structure, the distribution of defect/impurity and the Schottky barrier heights at Pt/Si and Pt-silicides/Si interfaces. The relation between the interfacial reaction and the formation of Schottky barriers is discussed in this paper in detail.

Key words: interfacial reaction, Schottky barrier, deep level, silicide.

*The project supported by the National Natural Science Foundation of China.