

# $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ $\text{N}^+\text{-P}$ 栅控二极管表面 沟道漏电流的理论和实验研究

袁皓心 童斐明 汤定元

(中国科学院上海技术物理研究所, 200083)

**摘要:** 制备了  $\text{HgCdTe}$  离子注入  $\text{N}^+\text{-P}$  栅控二极管. 测量结果表明, 由 P 区一侧表面强反型引起的表面沟道漏电流严重限制着器件性能, 对这种漏电机理进行了详细的理论分析. 在考虑了窄禁带  $\text{HgCdTe}$  的特殊性质后, 计算了表面沟道电流决定的 P-N 结正、反向  $I\text{-}V$  特性和  $R_0A$  的温度特性, 以及它们与表面状态的关系. 理论与实验定性相符.

**关键词:**  $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ , 光电二极管, 表面效应, 漏电流.

## 引言

P-N 结特性与理想情况的偏离常常可以归因于表面漏电. 半导体的表面状况主要取决于表面处理和表面钝化工艺, 这些工艺过程在钝化层-半导体界面附近可能引入: 引起表面能带弯曲的固定电荷; 作为产生-复合中心的快界面态; 及造成性能不稳定的慢界面态. 由此产生了一系列与表面有关的漏电流机构. 利用绝缘栅电极从外部改变和控制 P-N 结附近的表面势 (所谓栅控二极管) 是认识表面漏电机理和评价表面钝化工艺效果的有效手段<sup>[1]</sup>. 对一个窄禁带  $\text{N}^+\text{-P}$  结, 当衬底表面处于不同状态时, 很易产生各种形式的表面漏电<sup>[2]</sup>.  $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$  光电二极管对表面状态非常敏感, 器件性能常常受到表面漏电流的限制, 在低温下尤其如此, 这已为近年来的栅控二极管实验所证实<sup>[2~11]</sup>. 然而, 由于实验数据还不多, 特别是定量分析十分有限, 人们对  $\text{HgCdTe}$  光电二极管表面漏电机理的认识尚不够全面和深入.

本工作从理论和实验上对  $\text{HgCdTe}$   $\text{N}^+\text{-P}$  光电二极管表面沟道电流机制进行了全面研究. 在理论上考虑了窄禁带半导体的独特性质, 同时计入流过场感应结的各种电流成分对表面沟道电流的贡献, 进行了模拟计算. 实验上, 采用阳极氧化膜和  $\text{ZnS}$  双层介质作为绝缘层制备了  $\text{N}^+\text{-P}$  栅控二极管. 测量了表面沟道效应对二极管正向和反向  $I\text{-}V$  特性,  $R_0A$  乘积及其温度特性的影响. 通过理论与实验的比较, 对表面沟道漏电流的产生机理以及随表面状态的变化行为有了较清楚的认识.

# 1 理论

## 1.1 工作原理和基本假设

现有表面沟道电流理论<sup>[12~14]</sup>可推广到 HgCdTe 中. 考虑图 1 所示的栅控 N<sup>+</sup>-P 结构. 当界面正电荷或外加正栅压引起 P 型衬底表面反型时, 在 N 型表面沟道和 P 型衬底之间形成了一个场感应结. 由于 N 沟道与 N<sup>+</sup>区为欧姆接触, 加在 P-N 结上的偏压  $V_D$  使场感应结也受到偏置从而有电流流过. 该电流被沟道收集并顺着沟道流入 N<sup>+</sup>区 (见图 2). 同时, 沟道中载流子的流动又沿沟道产生一电压降. 因此场感应结上的偏压  $V_C$  是距离  $y$  的函数. 显然, 表面沟道电流  $I_{SC}$  依赖于栅压  $V_G$  和结偏压  $V_D$ . 在反偏时, 若保持  $V_G$  不变,  $I_{SC}$  随反向偏压增大而很快增加, 直到沟道在  $y=0$  处被夹断时为止, 这时出现反向沟道电流饱和特性, 且饱和电流值随着  $V_G$  的正向增加而变大. 在正偏时,  $I_{SC}$  亦随着  $V_G$  的正向增加而增大. 即使  $V_G$  保持不变, 由于反型层电荷密度  $Q_n$  随着正向偏压的增加而增加, 也会对正向  $I-V$  特性产生影响.

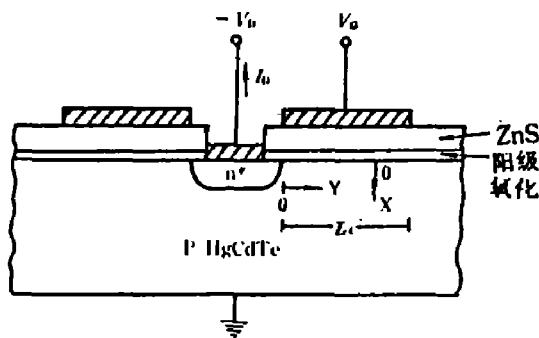


图 1 栅控二极管结构剖面图

Fig.1 Cross-section of the gate-controlled diode structure

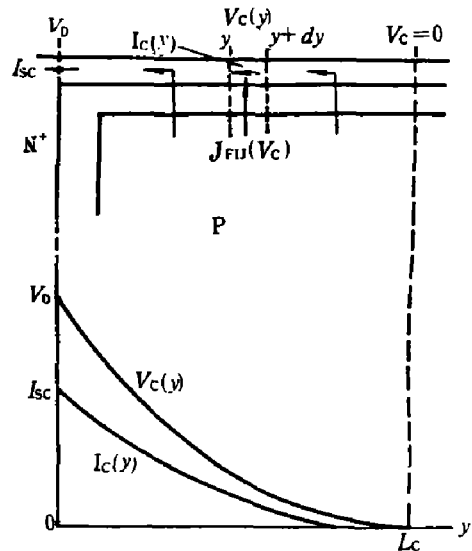


图 2 表面沟道电流产生机制

Fig.2 Generation mechanism of surface channel current

图 1 的结构是一个二维问题, 为了得到沟道  $I_{SC} - V$  关系式, 原则上必须同时求解电流连续性方程、泊松方程和欧姆定律. 为了简化问题, 可以采用如下基本假设: (1) 沟道电流平行于界面 (沿  $y$  方向); (2) 满足稳态条件; (3) 表面层电势主要依赖于纵向坐标  $x$ , 仅仅通过参数  $V_C$  依赖于横向坐标  $y$ ; (4) 边缘效应可忽略.

## 1.2 表面空间电荷区

P-N 结附近的表面空间电荷区需用非平衡理论来描述<sup>[15]</sup>. 从泊松方程出发, 可以求解出有关的全部物理量. 此外, 对于象 HgCdTe 这样的窄禁带缺陷半导体, 还必须考虑它的下列独特性质: (1)  $\vec{k}$ 、 $\vec{p}$  微扰作用引起的导带非抛物性, 导带  $E(\vec{k})$  关系由 Kane 模型

描述<sup>[16]</sup>; (2) 能带简并性, 载流子浓度服从费米-狄拉克统计分布; (3) 杂质补偿和部分电离. 基于这些考虑, 我们重新严格推导出表征表面空间电荷区性质的归一化电场函数  $FF$ , 由此可计算表面电场  $\varepsilon_s$ 、表面空间电荷密度  $Q_s$ 、表面势  $\varphi_s$  和反型层电荷密度  $Q_n$ . 有关公式及推导已在参考文献[17]中给出. 利用这些公式, 我们可以对有关物理量进行严格的数值计算.

我们曾对 P 型  $\text{HgCdTe}$  表面能带弯曲  $\psi_s$  随栅压  $V_G$  的变化进行了计算. 结果表明, 对这种窄带半导体, 当表面反型后, 随着栅压的进一步增加, 表面能带仍继续弯曲, 而不象宽带半导体那样趋于饱和. 这是由于窄带半导体导带态密度较小, 因而反型层电荷密度的增加仍伴随着表面能带的进一步弯曲. 这一点对场感应结隧道电流的计算非常重要, 因为它取决于表面空间电荷区势场的具体形状.

### 1.3 沟道 $I$ - $V$ 关系和 $R_0A$ 乘积

利用电流连续性方程、广义欧姆定律和上述基本假设, 我们可以推出表面沟道电流的表达式为<sup>[17]</sup>

$$I_{SC}(V_G, V_D) = \text{Sgn}(V_D) \left\{ -2Z^2 \bar{\mu}_{ns} \int_0^{V_D} Q_n(V_G, V_C) \cdot J_{FIJ}(V_G, V_C) dV_C \right\}^{\frac{1}{2}}, \quad (1)$$

式中  $J_{FIJ}$  为流过场感应结的电流密度,  $Z$  为沟道宽度,  $\bar{\mu}_{ns}$  为沟道电子平均迁移率. 式(1)表明, 沟道电流  $I_{SC}$  通过反型层电荷密度  $Q_n$  和场感应结电流  $J_{FIJ}$  依赖于栅压  $V_G$  和结偏压  $V_D$ .  $Q_n$  越大,  $I_{SC}$  也越大. 当表面完全反型后,  $Q_n$  的变化范围不大, 这时  $I_{SC}$  的数值就主要取决于  $J_{FIJ}$ . 流过场感应结的任何电流成份都将对表面沟道电流有贡献.

容易证明, 表面沟道电流决定的  $R_0A$  乘积为

$$\begin{aligned} (R_0A)_{SC} &= A \left[ \frac{\Delta I_{SC}}{\Delta V_D} \right]_{V_D=0}^{-1} \\ &= \left\{ \bar{\mu}_{ns} Q_n(V_G, 0) \left( \frac{Z}{A} \right)^2 \left[ \frac{\Delta J_{FIJ}}{\Delta V_D} \right]_{V_D=0} \right\}^{-\frac{1}{2}} \\ &= \frac{A}{Z \sqrt{\bar{\mu}_{ns}}} \left[ \frac{(R_0A)_b}{Q_n(V_G)} \right]^{\frac{1}{2}}, \end{aligned} \quad (2)$$

式中  $(R_0A)_b$  是体 P-N 结电流决定的  $R_0A$  乘积,  $A$  是体 P-N 结面积. 沟道宽度  $Z$  可近似认为就等于体 P-N 结区周长. 同时简单假定表面沟道电子平均迁移率  $\bar{\mu}_{ns}$  就等于体内电子迁移率  $\mu_e$ , 后者是组分和温度的函数<sup>[18]</sup>. 式(2)表明,  $(R_0A)_{SC}$  与  $(R_0A)_b$  的平方根成正比, 与  $Q_n$  的平方根成反比.

二极管的总电流为体 P-N 结电流  $I_b$  和表面沟道电流之和, 即

$$I_D = I_b + I_{SC}. \quad (3)$$

如果体内和表面处的材料性质相同, 则体 P-N 结和场感应结的电流机制应是一样的, 都应包括下面几个分量:

$$J = J_d + J_{g-r} + J_{t1} + J_{t2} + J_{t3}. \quad (4)$$

式中各项依次对应于中性区少子扩散电流、空间电荷区产生-复合电流、直接带间隧道电流<sup>[19]</sup>、深能级辅助带间隧道电流<sup>[20]</sup>和深能级辅助隧道电流<sup>[21]</sup>. 如果采用空间电荷区均匀电场模型, 则上述各电流分量都有解析表达式, 这里不再重复给出. 值得注意的是, 只要作代换  $\psi_s \rightarrow V_{bi} - V_D$ , 则场感应结的电流表达式与体 P-N 结完全相同.

二极管总的 $R_0A$ 乘积也是体内和表面二部分贡献之和, 即

$$(R_0A)^{-1} = (R_0A)_b^{-1} + (R_0A)_{SC}^{-1}. \quad (5)$$

其中 $(R_0A)_{SC}$ 由式(2)给出,  $(R_0A)_b$ 为上述各电流分量的贡献之和, 即

$$(R_0A)_b^{-1} = (R_0A)_d^{-1} + (R_0A)_s^{-1} + (R_0A)_{i1}^{-1} + (R_0A)_{i2}^{-1} + (R_0A)_{i3}^{-1}. \quad (6)$$

根据实验条件用式(1)~(6)进行计算, 并与实验结果相比较.

## 2 实验

制备栅控二极管所用的材料是由半熔再结晶方法生长的, 标称组份为  $x=0.29$ 、 $0.32$ 、 $0.36$ 、 $0.38$  的  $Hg_{1-x}Cd_xTe$  单晶. 将未定向的原始晶片在  $330\sim 350^\circ\text{C}$  汞气压中进行长时间退火(约 2 个月)后得到弱 P 型样品, 其电学性质由本征点缺陷(一般认为是汞空位)决定.  $77\text{K}$  下的霍尔测量表明空穴浓度约  $2\sim 8\times 10^{15}\text{cm}^{-3}$ , 空穴迁移率约  $150\sim 500\text{cm}^2/\text{V}\cdot\text{s}$ . 采用平面工艺, 由离子注入  $B^+$  形成  $N^+$ -P 结. 室温下注入能量  $125\text{keV}$ , 注入剂量  $5\times 10^{13}\text{cm}^{-2}$ , 没有作专门的注入后退火, 一般认为  $N^+$  层导电性由注入损伤引起<sup>[2]</sup>.  $70\sim 80\text{nm}$  厚的阳极氧化膜和在其上蒸发淀积的  $200\sim 300\text{nm}$  ZnS 构成绝缘介质层. 栅电极是蒸发的 Au 层, 位于紧靠结的衬底一侧. 栅控二极管剖面图见图 1. P-N 结面积为  $0.4\times 0.4\text{mm}^2$ ; 栅极面积  $5.6\times 10^{-3}\text{cm}^2$ ; 绝缘层电容  $C_i \approx 2\times 10^{-8}\text{F}/\text{cm}^2$ . 器件安装在液氮杜瓦瓶或低温制冷机中测量. 在栅控二极管周围还做有一些 MIS 器件. MIS  $C-V$  测量表明, 在  $1\text{MHz}$  频率下  $C-V$  曲线仍呈现低频特性, 有滞后现象, 平带电压大约为  $-6\sim -7\text{V}$ , 对应界面有效固定正电荷密度  $N_{fc} \approx 8\times 10^{11}\text{cm}^{-2}$ , 与报道相符<sup>[22]</sup>. 这些结果表明经过阳极氧化后的 P 型  $HgCdTe$  表面已完全处于强反型状态, 因此, 采用这种方法钝化的  $N^+$ -P 二极管在 P 型衬底表面势不形成与体 P-N 结相并联的场感应结.

## 3 结果和讨论

### 3.1 反向 $I-V$ 特性

图 3 是测量的一个  $Hg_{0.68}Cd_{0.32}Te$   $N^+$ -P 栅控二极管在  $80\text{K}$  下的反向  $I-V$  特性和栅压的关系. 由 MIS  $C-V$  测量确定的表面平带电压为  $V_{FB} = -6.5\text{V}$ . 我们看到, 未加栅压时, 反向  $I-V$  特性很差, 在很小的反向偏压下就出现明显的软击穿, 这时的结特性几乎完全由场感应结决定. 当加负栅压 ( $V_G < 0$ ) 时, 呈现反向沟道电流饱和特性. 随着  $V_G$  负向增大; 反向饱和电流减小. 当  $V_G$  接近  $V_{FB}$  时, 沟道特性消失,  $I-V$  特性最佳. 这时的结特性可认为完全由体 P-N 结决定, 不再受表面漏电流影响. 如果再进一步负向增大  $V_G$ , 则反向击穿电压开始下降, 估计这是由于 P-N 结表面附近“角区”中的强电场导致局部隧道击穿的结果<sup>[23]</sup>. 实验表明 P-N 结的最大反向击穿电压一般出现在低于平带电压  $1\sim 2\text{V}$  的栅压处, 基本对应于 P 型衬底表面处于耗尽状态, 一般认为这时的表面电场最小. 对其它组份的栅控二极管得到类似的测量结果<sup>[17]</sup>.

图 4 给出了用式 (1) 和 (3) 模拟计算的反向  $I-V$  特性与栅压的关系, 其中场感应结电流  $J_{FIJ}$  和体 P-N 结电流  $I_b$  的计算考虑了直接带间隧道和深能级辅助带间隧道两种机制.

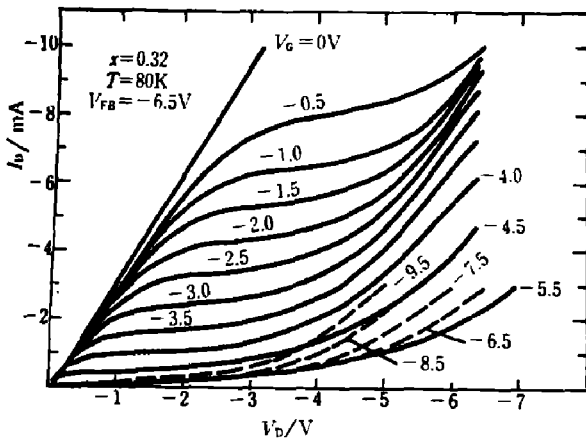


图3 不同栅压下测量的  $\text{Hg}_{0.68}\text{Cd}_{0.32}\text{Te}$   $\text{N}^+\text{-P}$  栅控二极管反向  $I\text{-}V$  曲线

Fig.3 Measured reverse  $I\text{-}V$  characteristics at various gate voltages for a  $\text{Hg}_{0.68}\text{Cd}_{0.32}\text{Te}$   $\text{N}^+\text{-P}$  gate-controlled diode

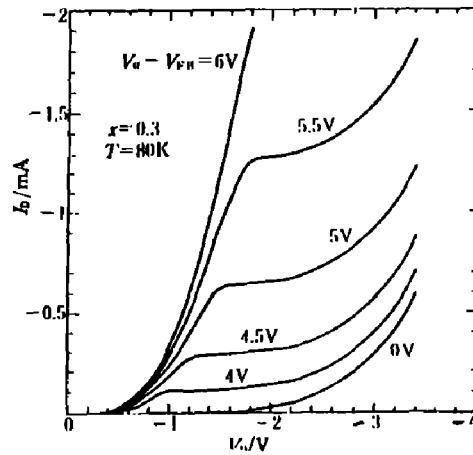


图4 计算的不同栅压下  $\text{Hg}_{0.7}\text{Cd}_{0.3}\text{Te}$   $\text{N}^+\text{-P}$  栅控二极管反向  $I\text{-}V$  特性

Fig.4 Calculated reverse  $I\text{-}V$  characteristics at various gate voltages for a  $\text{Hg}_{0.7}\text{Cd}_{0.3}\text{Te}$   $\text{N}^+\text{-P}$  gate-controlled diode

计算参数为: 组份  $x = 0.3$ , 温度  $T = 80\text{K}$ ,  $\text{N}$  区一侧施主浓度  $N_D = 1 \times 10^{18}\text{cm}^{-3}$ ,  $\text{P}$  区一侧受主浓度  $N_A = 5 \times 10^{15}\text{cm}^{-3}$ , 深能级位置  $E_T = E_v + E_g/2$ , 其它参数与实际器件相同. 比较图 3 和图 4, 可见实验曲线与计算结果定性相符, 但在数值上差异很大. 对于这里模拟的器件, 计算结果显示场感应结应有一接近  $1\text{V}$  的反向击穿电压, 而实验表明, 几乎所有的器件在零偏压附近就已开始出现第一次击穿. 另一方面, 不论是沟道饱和电流还是表面电流消除后的体  $\text{P}\text{-}\text{N}$  结电流, 实验值都远超过理论值. 这些结果表明除了这里考虑两种较为理想结构的带间隧道电流外, 在场感应结和体  $\text{P}\text{-}\text{N}$  结中可能还存在着其它形式的漏电机理, 从而导致场感应结过早击穿以及体  $\text{P}\text{-}\text{N}$  结出现过量软漏电.

### 3.2 正向 $I\text{-}V$ 特性

表面状态对  $\text{P}\text{-}\text{N}$  结正向  $I\text{-}V$  特性也有明显影响. 图 5 给出了一个  $x = 0.38$  的器件的正向  $I\text{-}V$  特性随外加栅压的变化, 可知随着外加栅压使表面由强反型趋于平带状态, 正向  $I\text{-}V$  特性得到明显改善, 过量电流大大减小. 图 6 是模拟计算的  $x = 0.3$  的单边  $\text{N}^+\text{-}\text{P}$  结正向  $I\text{-}V$  特性随栅压的变化. 对于正向, 只需考虑两种热电流机制: 中性区扩散电流和空间电荷区复合电流. 这样, 流过场感应结和体  $\text{P}\text{-}\text{N}$  结的正向电流可表示为

$$J_F = J_0 \exp\left(\frac{qV_D}{\beta kT}\right), \quad (7)$$

其中  $1 \leq \beta \leq 2$ .  $\beta = 1$  时对应扩散电流,  $\beta = 2$  时对应复合电流. 将式 (7) 代入式 (1) 中积分, 在  $\text{P}$  型衬底表面处于强反型时, 正向表面沟道电流近似为

$$I_{SC}(V_G, V_D) \approx I_0(V_G, V_D) \exp\left(\frac{qV_D}{\beta' kT}\right), \quad (8)$$

式中  $2 \leq \beta' \leq 4$ . 上式表明存在表面沟道电流时, 正向  $I\text{-}V$  特性的  $\beta$  因子比理想  $\text{P}\text{-}\text{N}$  结大 2 倍. 这一现象早在  $\text{Si}$   $\text{P}\text{-}\text{N}$  结中就得到过研究<sup>[24]</sup>.

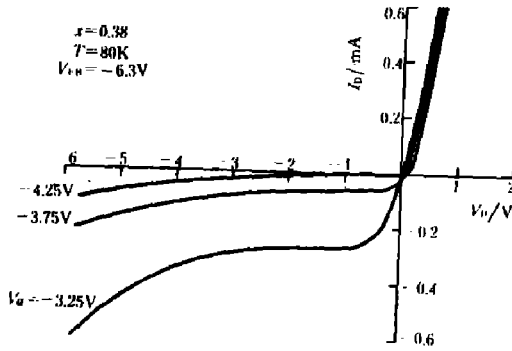


图5 不同栅压下测量的  $\text{Hg}_{0.62}\text{Cd}_{0.38}\text{Te N}^+\text{-P}$  栅控二极管正向和反向  $I\text{-}V$  曲线

Fig.5 Measured forward and reverse  $I\text{-}V$  characteristics at various gate voltages for a  $\text{Hg}_{0.62}\text{Cd}_{0.38}\text{Te N}^+\text{-P}$  gate-controlled diode

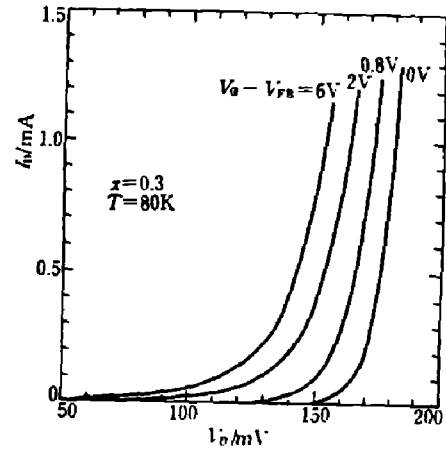


图6 计算的不同栅压下  $\text{Hg}_{0.7}\text{Cd}_{0.3}\text{Te N}^+\text{-P}$  栅控二极管正向  $I\text{-}V$  特性

Fig.6 Calculated forward  $I\text{-}V$  characteristics at various gate voltages for a  $\text{Hg}_{0.7}\text{Cd}_{0.3}\text{Te N}^+\text{-P}$  gate-controlled diode

图6清楚地显示了表面沟道效应引入的正向过量电流. 随着沟道效应的减弱, 正向导通电压增大,  $\beta$  因子趋于减小, 与实验结果(图5)定性一致. 计算中取衬底受主浓度  $N_A = 5 \times 10^{15} \text{cm}^{-3}$ , 并假定载流子寿命由通过单一SRH能级的产生-复合过程决定. 其参数为: 能级密度  $N_T = 5 \times 10^{15} \text{cm}^{-2}$ , 能级位置  $E_T = E_v + 0.4E_g$ , 少子俘获截面  $\sigma_n = 1 \times 10^{-15} \text{cm}^2$ , 多子俘获截面  $\sigma_p = 1 \times 10^{-17} \text{cm}^2$ . 在80K温度, 这组参数对应SRH少子寿命  $\tau_{no} = 5 \times 10^{-9} \text{s}$ , SRH多子寿命  $\tau_{po} = 2 \times 10^{-6} \text{s}$ , 中性区少子寿命  $\tau_e = 5 \times 10^{-9} \text{s}$ .

### 3.3 $R_0A$ 乘积

#### 3.3.1 $R_0A$ 乘积的栅压关系

图7是在  $T = 80\text{K}$  温度对几个典型器件测得的  $R_0A$ 乘积同栅压的关系. 可以看到, 当P型衬底表面强反型后,  $R_0A$ 主要受限于表面沟道电流, 且与栅压的关系较微弱. 当表面从反型转变为耗尽时,  $R_0A$ 随栅压迅速上升, 直到受限于体P-N结电流; 此后  $R_0A$ 将不再依赖于  $V_G$ , 直到  $V_G$  负向增加到使表面“角区”中的局部隧道在零偏压附近起作用为止, 此时  $R_0A$ 又随  $V_G$  开始下降. 实验表明, 对于我们的器件, 当外加栅压消除表面漏电后,  $R_0A$ 可提高1~2个数量级.

利用式(2), (5)和(6), 对不同组份的器件进行了模拟计算, 其  $R_0A$ 乘积的栅压关系如图8所示. 除使用实际器件结构的一些参数外, 其它参数取为:  $T = 77\text{K}$ ;  $N_D = 1 \times 10^{18} \text{cm}^{-3}$ ;  $N_A = 1 \times 10^{16} \text{cm}^{-3}$ ;  $N_T = 1 \times 10^{16} \text{cm}^{-3}$ ;  $E_T = E_v + 0.4E_g$ ;  $\sigma_n = 1 \times 10^{-15} \text{cm}^2$ ;  $\sigma_p = 1 \times 10^{-19} \text{cm}^2$ . 计算表明, 对式(6)所考虑的各电流机制, 在77K, 场感应结和体P-N结的零偏压电阻仅受限于深能级辅助隧道电流. 计算结果和实验结果定性相符, 尽管在数值上有很大差异. 图8的横坐标还同时给出了与栅压等效的界面固定正电荷密度  $N_{fc}$ . 可见, 对于这里所模拟的器件, 要避免P型衬底表面反型引起的  $R_0A$ 乘积下降,  $N_{fc}$ 须小于  $1 \sim 2 \times 10^{11} \text{cm}^{-2}$ . 随着衬底受主浓度的减小或组份下降, 要求  $N_{fc}$  更低<sup>[25]</sup>.

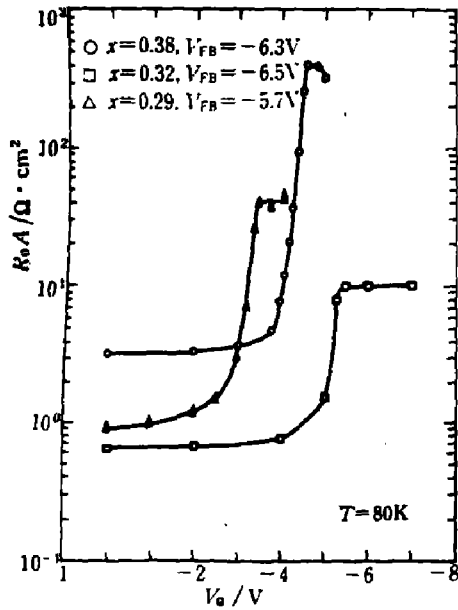


图7 80K 下测量的 3 种组份的  $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$   $\text{N}^+\text{-P}$  栅控二极管  $R_0A$  乘积的栅压关系  
Fig.7 Measured dependence of  $R_0A$  product on gate voltage at 80K for  $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$   $\text{N}^+\text{-P}$  gate-controlled diodes with various compositions

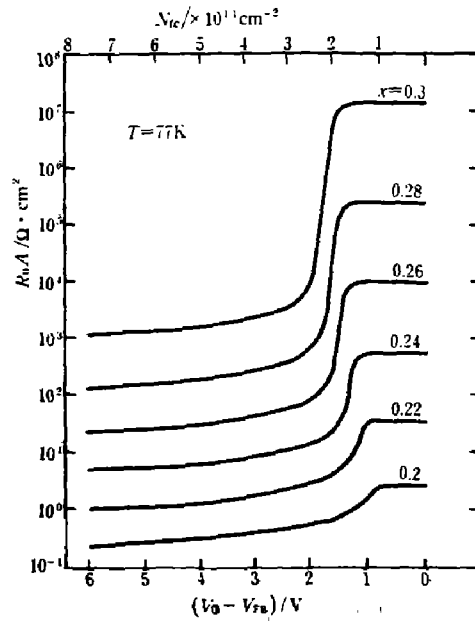


图8 计算的不同组份的  $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$   $\text{N}^+\text{-P}$  栅控二极管  $R_0A$  乘积的栅压关系  
Fig.8 Calculated dependence of  $R_0A$  product on gate voltage at 77K for  $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$   $\text{N}^+\text{-P}$  gate-controlled diodes with various compositions

### 3.3.2 高温区 $R_0A$ 乘积的温度特性

在高温区,  $R_0A$  乘积主要受热电流限制, 且  $R_0A \propto n_i^{-\alpha}$ . 对体 P-N 结,  $1 \leq \alpha \leq 2$ , 其中  $\alpha=2$  对应扩散限,  $\alpha=1$  对应产生-复合 ( $g-r$ ) 限. 在强反型状态, 由式 (2) 可知此时表面沟道电流限制的  $(R_0A)_{sc} \propto n_i^{-\alpha'}$ , 其中  $\frac{1}{2} \leq \alpha' \leq 1$ . 这表明由于沟道效应,  $R_0A$  与温度倒数的关系曲线的上升斜率减小. 图 9 给出了对  $x=0.3$  的器件计算的  $R_0A-10^3/T$  曲线, 其中实线为扩散电流的贡献, 虚线为  $g-r$  电流的贡献. 图中清楚地显示了随着栅压增大 (表面趋于强反型),  $R_0A$  乘积随温度下降而上升的变化斜率趋于减小. 图 9 中的计算参数与图 6 相同.

图 10 给出了对一个  $x=0.32$  的栅控二极管测量的高温区  $R_0A$  的温度关系. 虽然实际数值远低于计算数值, 但在高温区的变化趋势与上述分析大致相符. 该器件在无表面漏电效应时, 在高温区 ( $T > 167\text{K}$ ) 主要受  $g-r$  电流限制; 表面沟道效应使得  $R_0A$  的上升变缓. 在低温区 ( $T < 167\text{K}$ ),  $R_0A$  的上升更趋缓慢, 表明其它非热电流机制开始起作用.

### 3.3.3 低温区 $R_0A$ 乘积的温度特性

图 11 是对一个  $x=0.38$  的器件测量的  $R_0A$  乘积的温度特性, 最低温度测到接近 20K. 在整个低温区,  $R_0A$  都受表面漏电的影响, 且相对高温区而言对温度不甚敏感. 这表明在低温区, 不论是场感应结还是体 P-N 结都受到对温度不太敏感的电流限制, 而在高温区, 则为热电流限制. 随着栅压负向增加, 表面沟道效应减弱, 代表上述变化的这一温度转折点向低温区移动,  $R_0A$  逐渐提高, 最终达到体 P-N 结的水平. 因此, 当有表面漏电

存在时,  $R_0A$  在较高温度就趋于饱和. 对图 11 所示的器件, 未加栅压时, 转折温度大约在 200K 左右, 而当表面漏电消除后, 该温度降低到 125K. 对其它组份的器件测量得类似的结果<sup>[17]</sup>.

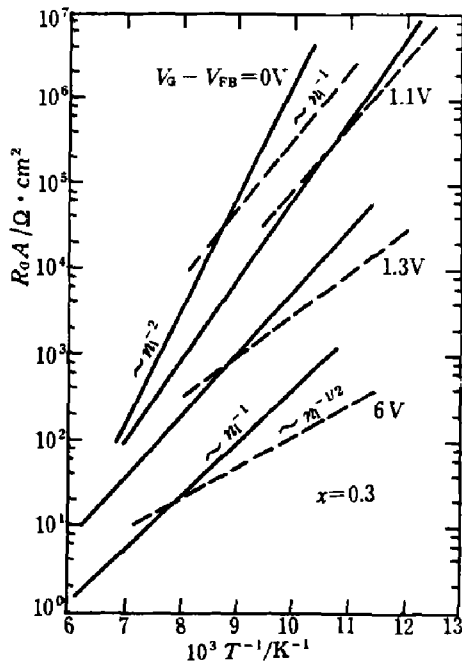


图 9 计算的不同栅压下  $\text{Hg}_{0.7}\text{Cd}_{0.3}\text{Te N}^+\text{-P}$  栅控二极管  $R_0A$  乘积在高温区的温度关系 (实线为扩散限, 虚线为产生-复合限, 计算参数同图 8)

Fig.9 Calculated temperature dependence of  $R_0A$  product at various gate voltages for a  $\text{Hg}_{0.7}\text{Cd}_{0.3}\text{Te N}^+\text{-P}$  gate-controlled diode in the high temperature range

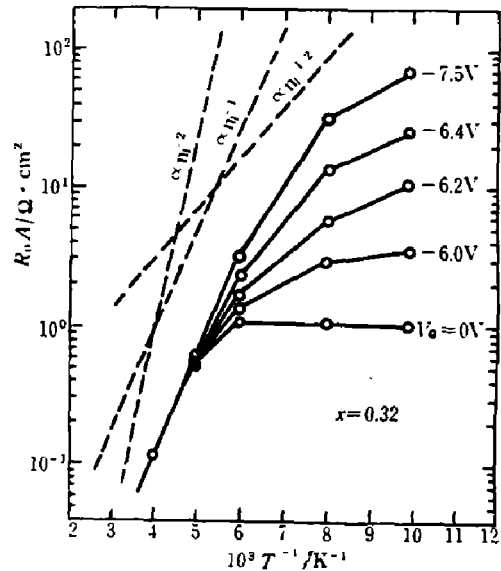


图 10 不同栅压下测量的  $\text{Hg}_{0.68}\text{Cd}_{0.32}\text{Te N}^+\text{-P}$  栅控二极管  $R_0A$  乘积在高温区的温度特性 (虚线表示对应热电流限的变化斜率)

Fig.10 Measured temperature dependence of  $R_0A$  product at various gate voltages for a  $\text{Hg}_{0.68}\text{Cd}_{0.32}\text{Te N}^+\text{-P}$  gate-controlled diode in the high temperature range

从图 11 还可看到,  $R_0A$  在低温区出现一些极大值和极小值, 与直接带间隧道电流<sup>[19]</sup>和深能级辅助隧道电流<sup>[21]</sup>的理论预计颇为相似. 反映出在低温下限制场感应结和体 P-N 结性能的主要还是各种隧道电流机制. 我们根据式 (2), (5) 和 (6), 在考虑了深能级辅助隧道、直接带间隧道和深能级辅助带间隧道后, 对  $x=0.3$  的器件作了模拟计算, 结果见图 12, 计算参数与图 6 相同. 由图可知, 对于我们考虑的几种隧道机制,  $R_0A$  主要受限于三种机制. 在高温区, 受限于深能级到价带隧道-复合电流, 有极小值出现; 在中温区, 受深能级到导带隧道-复合电流支配, 也有极小值出现; 在低温区, 则受深能级和辅助带间隧道电流限制. 计算得到的不同栅压下  $R_0A$  的温度变化趋势与实验结果定性符合, 尽管在数值上有几个数量级的差异. 我们推测, 这样的差异可能是由于我们所做的各种隧道电流的计算都是基于理想 P-N 结结构, 而实际 P-N 结中可能存在着各种结构缺陷和不均匀性, 从而导致局部隧道增强. 这一推测在我们的另一项工作中得到了证实<sup>[20]</sup>.



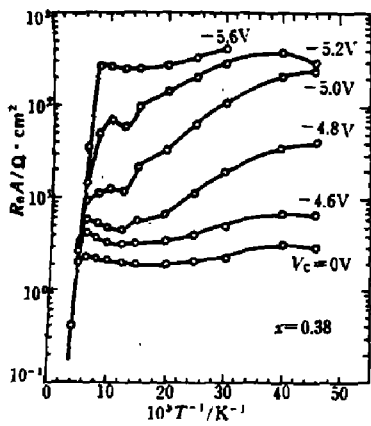


图 11 不同栅压下测量的  $\text{Hg}_{0.62}\text{Cd}_{0.38}\text{Te}$   $\text{N}^+\text{-P}$  栅控二极管  $R_0A$  乘积的温度特性  
Fig.11 Measured temperature dependence of  $R_0A$  product at various gate voltages for a  $\text{Hg}_{0.62}\text{Cd}_{0.38}\text{Te}$   $\text{N}^+\text{-P}$  gate-controlled diode in the whole temperature range

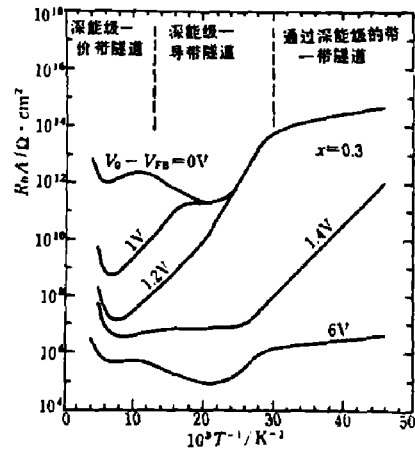


图 12 计算的不同栅压下  $\text{Hg}_{0.7}\text{Cd}_{0.3}\text{Te}$   $\text{N}^+\text{-P}$  栅控二极管的  $R_0A$  乘积在低温区的温度特性(计算参数同图 8)

Fig.12 Calculated temperature dependence of  $R_0A$  product at various gate voltages for a  $\text{Hg}_{0.7}\text{Cd}_{0.3}\text{Te}$   $\text{N}^+\text{-P}$  gate-controlled diode in the low temperature range

## 4 结论

本文表明,对  $\text{HgCdTe}$   $\text{N}^+\text{-P}$  结,当 P 型衬底表面反型后,表面沟道电流可以严重限制器件性能,使  $R_0A$  乘积下降好几个数量级.通过场感应结的各种电流分量都对表面沟道漏电有贡献,它们分别在不同的偏压和温度范围起主要作用.起源于扩散电流和产生-复合电流的表面沟道漏电使 P-N 结正向  $I\text{-}V$  特性的  $\beta$  因子比正常情况增大 2 倍.相应地使  $R_0A$  乘积随温度倒数的指数上升斜率减小 2 倍.在反向偏压下,带间隧道产生明显的反向饱和沟道电流,且场感应结击穿电压(一次击穿)远小于体 P-N 结击穿电压(二次击穿).在低温区,通过场感应结的各种隧道电流使  $R_0A$  的温度特性相对高温区远不敏感.为了防止 P 型衬底表面反型,必须尽量降低界面固定正电荷密度,避免采用像阳极氧化膜这样具有很高的固定正电荷密度的介质作钝化层.理论和实验结果比较表明,对于我们的器件,在体 P-N 结和场感应结中还存在着其它的未知漏电机机构,使得实验数据远低于理论值.我们认为这些漏电流可能与材料本身所含的各种结构缺陷有关.

## 参考文献

- 1 Grove A S. *Physics and Technology of Semiconductor Devices*, New York: Wiley, 1967, Chap.10
- 2 Reine M B, Sood A K, Tredwell T J. In R.K. Willardson, A.C. Beer eds, *Semiconductors and Semimetals*, New York: Academic, 1981, Vol.18, Chap. 6
- 3 Kolodny A, Kidron I. *IEEE. Trans. Electron Devices*, 1980, ED27; 37
- 4 Sood A K, Tobin S P. *IEEE Electron Device Letters*, 1980, EDL1: 1
- 5 Chu M, Vanderwyck A H B, Cheung D T. *Appl. Phys. Lett.*, 1980, 37: 486
- 6 Lovechion P, Sood A K. *SPIE*, 1980, 244: 19

- 7 Anderson W W. *Appl. Phys. Lett.*, 1982, 41: 1080
- 8 Anderson W W, Hoffman H J. *J. Vac. Sci. Technol.*, 1983, A1: 1730
- 9 Rosbeck J P, Blazejewski E R. *J. Vac. Sci. Technol.*, 1985, A3: 280
- 10 Nemirovsky Y, Adar R, Kornfeld A et al. *J. Vac. Sci. Technol.*, 1986, A4: 1986
- 11 Nemirovsky Y, Rosenfeld D. *J. Vac. Sci. Technol.*, 1990, A8: 1159
- 12 Hofstein S R, Warfield G. *IEEE Trans. Electron Devices*, 1965, ED12: 66
- 13 Inkson J C. *Solid-St. Electron.*, 1970, 13: 1167
- 14 Pierret R F. *Solid-St. Electron.*, 1974, 17: 1257
- 15 Grove A S, Fitzgerald D J. *Solid-St. Electron.*, 1966, 9: 783
- 16 Kane E O. *J. Phys. Chem. Solids*, 1957, 1: 249
- 17 袁皓心. 博士学位论文, 中国科学院上海技术物理研究所, 1990
- 18 Rosbeck J P, Starr R E, Price S L et al. *J. Appl. Phys.*, 1982, 53: 6430
- 19 袁皓心, 童斐明, 汤定元. *红外研究*, 1987, A6: 1
- 20 袁皓心, 童斐明, 汤定元. *红外研究*, 1990, 9: 415
- 21 Anderson W W, Hoffman H J. *J. Appl. Phys.*, 1982, 53: 9130
- 22 Dornhaus R, Nimtz G. In G Hohler ed. *Springer Tracts in Modern Physics*, Berlin Heidelberg: Springer-Verlag, 1983, 98: 277
- 23 Grove A S, Leistiko Jr O, Hooper W W. *IEEE Trans. Electron Devices*, 1967, ED14: 157
- 24 Sah C T. *IRE Trans. Electron Devices*, 1962, ED9: 94
- 25 Rogalsky A. *Infrared Phys.*, 1988, 28: 139

## EXPERIMENTAL AND THEORETICAL INVESTIGATIONS OF SURFACE CHANNEL LEAKAGE CURRENT IN $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ $\text{N}^+\text{-P}$ GATE-CONTROLLED PHOTODIODES

Yuan Haoxin, Tong Feiming, Tang Dingyuan

(Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 200083, China)

**Abstract:**  $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$  ion-implanted  $\text{N}^+\text{-P}$  gate-controlled photodiodes are fabricated. Measurements show that the P-N junction characteristics are limited seriously by surface channel leakage current due to strong inversion of P-side surface. A theoretical analysis about this leakage mechanism is carried out in detail. By taking into account the unique features of narrow band-gap  $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ , forward and reverse  $I\text{-}V$  characteristics and the temperature dependence of  $R_0A$  product determined by surface channel current are calculated as a function of the gate bias. A qualitative agreement between experimental and theoretical results is obtained.

**Key words:**  $\text{Hg}_{1-x}\text{Cd}_x\text{Te}$ , photodiodes, surface effect, leakage current.