

基于二极管 3D 精确模型的 0.42 THz 分谐波混频器

刘戈^{1,2}, 张波^{1,2*}, 张立森², 王俊龙², 邢东², 陈哲³, 樊勇¹

(1. 电子科技大学 电子科学与工程学院, 四川 成都 611731;

2. 中国电子科技集团第十三研究所 集成电路国家重点实验室, 河北 石家庄 050000;

3. 云南大学 信息学院, 云南 昆明 650500)

摘要: 基于电子科技大学与中国电子科技集团第十三研究所自主联合设计的肖特基二极管研制宽带 360~440 GHz 分谐波混频器。详细描述二极管建模, 以模拟在极高频复杂电磁环境中由于二极管结构引入的相关寄生效应。在软件 HFSS 与 ADS 中, 通过场与路结合的方法对分谐波混频器进行优化。实测结果显示在本振信号为 210 GHz 本振功率 6 dBm 的驱动下, 在 406 GHz 可得到最小变频损耗 9.99 dB, 在 380~430 GHz 范围内, 变频损耗小于 15 dB, 在 360~440 GHz 范围内, 变频损耗小于 19 dB。

关键词: 分谐波混频器; 变频损耗; 寄生参数; 肖特基二极管
中图分类号: TN773.2 文献标识码: A

0.42 THz subharmonic mixer based on 3D precisely modeled diode

LIU Ge^{1,2}, ZHANG Bo^{1,2*}, ZHANG Li-Sen², WANG Jun-Long²,
XING Dong², CHEN Zhe³, FAN Yong¹

(1. School of Electronic Science and Engineering, University of Electronic Science and
Technology of China, Chengdu 611731, China;

2. National Key Laboratory of Application Specific Integrated Circuits, Hebei Semiconductor Research Institute,
Shijiazhuang 050000, China;

3. School of Information Science and Engineering, Yunnan University, Kunming 650500, China)

Abstract: A broadband 360~440 GHz subharmonic mixer based on Schottky diode designed by UESTC and fabricated by CETC-13 is presented. Diode modeling is described to simulate the electromagnetic environment due to geometry-dependent parasitic effects in the extremely high frequency band. The whole subharmonic mixer is optimized by means of combination of field and circuit in HFSS and ADS. Measured results show that the sub-harmonic mixer yields minimum conversion loss of 9.99 dB at 406 GHz, while the conversion loss was less than 15 dB over 380 GHz to 430 GHz and less than 19 dB over 360 GHz to 440 GHz when LO power was 6 dBm at 210 GHz.

Key words: subharmonic mixer, conversion loss, parasitic parameters, Schottky diode

PACS: 07. 57. Kp

引言

太赫兹波^[1] (100 GHz~10 THz) 相对微波而言具有更强的方向性, 更高的分辨率, 更大的信息容量, 更小的电气尺寸, 更强的穿透性和更低的光子能量等优点, 使其在宽带通信、生物学、物体成像、遥感、射电天文学和地球科学等领域得到广泛的应

用^[2]。在太赫兹频段, 由于缺少前端低噪声放大器, 通常采用超外差形式的接收机, 将太赫兹波转变为低频信号进行信号处理。混频器作为超外差式接收机的第一级, 在实现下变频的同时保持相位及幅度信息不变^[3]。

国外的太赫兹分谐波混频器发展已较为成熟, 如美国、欧洲各大国家实验室和大学机构以及日本

收稿日期: 2017-11-29 修回日期: 2018-01-08

基金项目: 国家自然科学基金(61771116 91738102)

Foundation items: Supported by the National Natural Science Foundation of China (61771116 91738102)

作者简介(Biography): 刘戈(1988-), 女, 辽宁海城人, 博士生, 主要研究领域为毫米波、太赫兹器件。E-mail: liuge041314@163.com

* 通讯作者(Corresponding author): E-mail: zhangbo.uestc@163.com

Received date: 2017-11-29 revised date: 2018-01-08

等国家都取得了显著的成果,分谐波混频器的工作频率现已高达将近 3 THz^[4]. 其中弗吉尼亚大学研制的 400 GHz 分谐波混频器,在 420 GHz 得到双边带噪声温度 1000 K,变频损耗 8 dB^[5].

分谐波混频器最关键的器件为肖特基二极管,因具有室温工作、噪声低、结构紧凑、易于集成和使用寿命长等优点得到广泛应用. 肖特基二极管是分谐波混频器中最重要的组成部分,因此在设计时需要充分考虑. 二极管封装引入的寄生参数和二极管电磁耦合引起的功率损耗极大的影响了平面肖特基二极管频率响应和变频损耗^[6]. 在 HFSS 中建立了二极管的三维模型,用于分析二极管的电磁环境,通过场与路结合的方式,联合使用 HFSS 和 ADS 进行分谐波混频器综合仿真,从而得到最佳变频损耗. 混频器采用 50 μm 石英基片,通过 flip chip 方式将二极管倒扣粘贴在石英基片上. 最终的石英电路以及肖特基二极管均由电子科技大学设计并由中国电子科技集团 13 所加工.

1 二极管建模及分析

肖特基二极管由德国物理学家 Walter Schottky 在 1937 年提出,早期的肖特基二极管 Whisker Contact Diode 即触须接触式二极管,拥有极低的寄生参数,在低频时性能极佳,但是其结构限制了它在高频时的应用,难以和其他平面电路集成,因此渐渐被平面肖特基二极管取代. 平面二极管目前主要有三种类型:表面沟道型二极管,空气桥型二极管以及准垂直型二极管^[7]如图 1 所示,它们都可以进行电路集成,但是空气桥型二极管和准垂直型二极管寄生参数更小,但是加工难度更大,本论文中采用表面沟道型二极管.

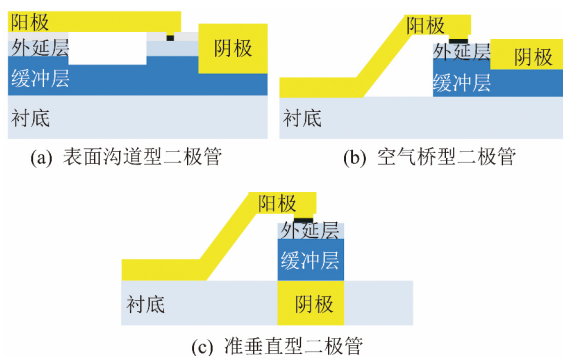


图 1 平面肖特基二极管
Fig. 1 Planar Schottky diodes

对于基于肖特基二极管的混频器来说,变频效率的降低主要是由于串联电阻和寄生电容的影响^[8-9]. 由于这些寄生参数的存在,变频效率在 300 GHz 将至少恶化 1 dB,而在 1.5 THz 时恶化将高达 4 dB^[10],因此降低二极管的寄生参量尤为重要. 图 2 所示为肖特基二极管示意图,主要由阳极阴极、二氧化硅层、外延层、缓冲层和支撑衬底构成. 电磁波通过二极管的阳极空气桥到达低掺杂的外延层,高掺杂的缓冲层,最后到达二极管的阴极. 二极管阳极和外延层形成肖特基接触,产生非线性效应. 缓冲层和二极管阴极形成欧姆接触,二氧化硅层起保护作用,衬底起支撑作用. 基于几何结构的电耦合等效成寄生电容,而空气桥间的磁耦合可等效为寄生电感. 寄生电容 C_{pp1} 、 C_{pp2} 分别代表了通过空气和衬底的阳极和阴极之间的电耦合. 空气桥和缓冲层间的边缘场等效为 C_{fb} ,空气桥和外延层之间的边缘场等效为 C_{fe} ,具体的电磁耦合等效图见图 3.

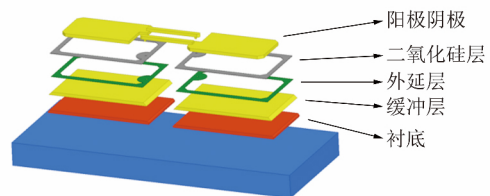


图 2 二极管的各层示意图
Fig. 2 Layer diagram of the Schottky diode

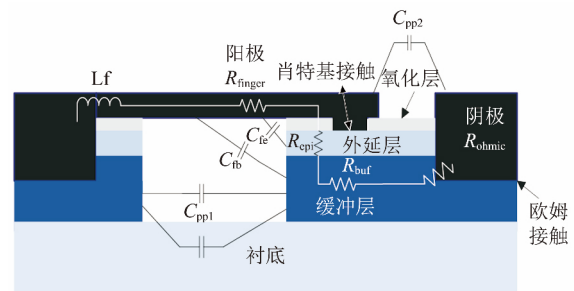


图 3 二极管的横截面图
Fig. 3 Cross-sectional view of the diode

串联电阻 R_s 由外延层电阻 R_{epi} ,缓冲层电阻 R_{buf} 欧姆接触电阻 R_{ohmic} ,空气桥电阻 R_{finger} 构成,见式(1)^[11-13]. 外延层电阻是串联电阻中最主要的部分,因为掺杂浓度低,电阻率大,有更多的功率会消耗在外延层电阻上. 因此外延层要尽可能的薄,同时又要大于耗尽层厚度,见式(2)、(3),结合国内制造工艺最后确定外延层参数为掺杂浓度 2×10^{17}

cm^{-3} 其中 μ_{epi} 为外延层电子迁移率 t_{epi} 为外延层厚度 $W(V_j)$ 为耗尽层宽度 A 为阳极面积 e 为元电荷 ($1.6 \times 10^{-19} \text{C}$) $N_{D\text{-}epi}$ 为外延层掺杂浓度 V_{bi} 为肖特基结内建电势.

$$R_S = R_{epi} + R_{ohmic} + R_{buf} + R_{finger} \quad (1)$$

$$R_{epi}(V_j) = \frac{t_{epi} - W(V_j)}{eAN_{D\text{-}epi}\mu_{epi}} \quad (2)$$

$$t_{epi} > W(V_j) = \sqrt{\frac{2(V_{bi} + V_j)\epsilon_s}{eN_{D\text{-}epi}}} \quad (3)$$

$$R_{buf} = \frac{1}{2eN_{D\text{-}epi}\mu_{buf}D} \quad (4)$$

$$t_{buf} > \sigma_{buf} = \frac{1}{\sqrt{\pi f_0 \mu_0 \sigma_{buf}}} \quad (5)$$

$$R_{ohmic} = \frac{\rho_c}{A_{ohmic}} \quad (6)$$

$$C_{j0} = \frac{\epsilon_s A}{W(0)} + \frac{3\epsilon_s A}{D} = A \left(\sqrt{\frac{eN_{D\text{-}epi}\epsilon_s}{2V_{bi}}} + \frac{3\epsilon_s}{D} \right) \quad (7)$$

$$f_c = \frac{1}{2\pi C_s C_{j0}} \quad (8)$$

高掺杂的缓冲层电导率要高于外延层,因此缓冲层电阻对于变频损耗的影响并不如外延层电阻那样大. 要降低缓冲层电阻就要提高缓冲层的掺杂浓度,但是高掺杂浓度不易实现,同时缓冲层厚度要至少大于一个趋肤深度,见式(4)、(5). 最后结合国内实际工艺确定二极管缓冲层掺杂浓度为 $5 \times 10^{18} \text{cm}^{-3}$ 其中 $N_{D\text{-}buf}$ 为缓冲层掺杂浓度 μ_{epi} 为缓冲层电子迁移率 D 为阳极直径. 欧姆接触电阻见式(6), A_{ohmic} 为欧姆接触面积 ρ_c 为欧姆接触电阻率,通常为 $10^{-6} \Omega \text{cm}^2$ 数量级. 空气桥的材料为金,与外延层电阻相比可以忽略. 表 1 所示为二极管主要材料及参数.

C_{j0} 是二极管非线性模型中的另一个主要参数,它决定了二极管的最佳工作频段^[14-15],见式(7),其中 ϵ_s 为 n 型半导体的介电系数,式中第二项为对于直径为 D 的实际肖特基接触边缘效应的修正.

首先通过理论计算得出二极管设计初始值,然后中电 13 所根据初始值制作二极管,采用半导体参数测试仪对制作出的混频肖特基二极管进行了直流参数提取,图 4 为混频肖特基二极管实测 $I-V$ 曲线. 经计算得出串联电阻为 7Ω 理想因子为 1.22,反向饱和电流为 32.4fA ,二极管的零偏置电容为 2fF . 根据式(8)可得二极管截止频率为 11.3THz ,远远大于二极管的工作频率. 并在 ADS 中建立二极管的

等效模型,原理图如图 5 所示,仿真结果如图 6 所示,可见 $I-V$ 曲线仿真与实测结果较为一致,证明了所建立模型的有效性,为下一步电路设计奠定了良好基础.

表 1 二极管的主要参数

Table 1 Parameters of the diode

结构	厚度/ μm	材料
外延层	0.1	砷化镓
缓冲层	4	砷化镓
氧化层	0.4	二氧化硅
阴极厚度	1	金
阳极直径	1	金

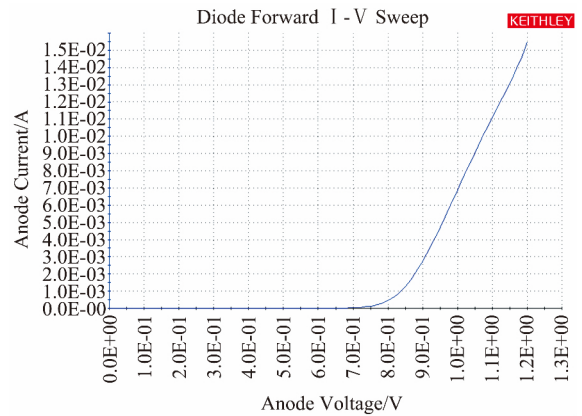


图 4 二极管的 $I-V$ 测试曲线

Fig. 4 Tested $I-V$ curves of the diode model

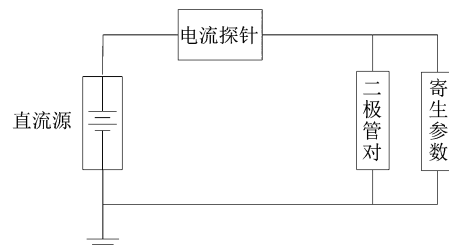


图 5 提取二极管 $I-V$ 曲线原理图

Fig. 5 Schematic diagram of the diode's $I-V$ curve extraction

2 整体仿真

420 GHz 分谐波混频器采用的结构如图 7 所示,包括射频波导到悬置微带的过渡,肖特基反向并联二极管对,本振低通滤波器,本振中频双工器及匹配电路. 射频波导尺寸为 $0.559 \text{mm} \times 0.279 \text{mm}$,本振波导尺寸为 $1.092 \text{mm} \times 0.546 \text{mm}$,射频端涂导电胶接地.

图 8 为二极管在 HFSS 中的三维模型俯视及侧

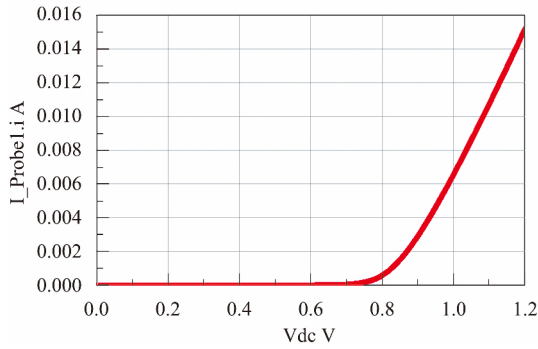


图6 二极管在 ADS 中的 I-V 仿真曲线
Fig. 6 Simulated I-V curves of the diode model in ADS

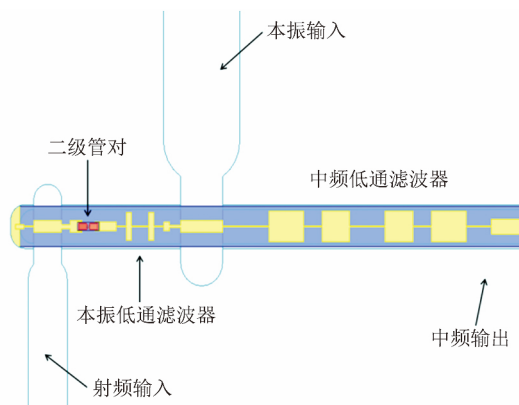


图7 420 GHz 分谐波混频器整体图
Fig. 7 Topology of the 420 GHz sub-harmonic mixer

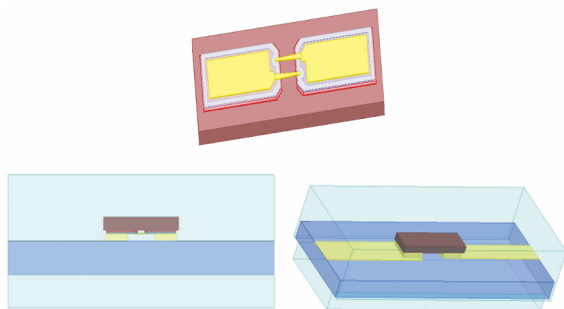


图8 倒扣型二极管的模型图
Fig. 8 Model of the flip chip diode

视图, 二极管采用 flip-chip 工艺倒扣粘贴在悬置的石英基片上, 其中石英基片宽度为 0.26 mm, 厚度 0.05 mm, 侧视图中石英基片上方的金属块是为了模拟装配二极管涂导电胶引入的误差, 其材料为银. 由于仿真软件 HFSS 不支持封闭的波端口, 需要对二极管模型进行处理, 打穿外延层将阳极金属结延伸至缓冲层, 采用场路结合的方式, 在仿真软件 ADS 中添加管芯模型进行联合仿真. 将射频波导到

悬置微带的过渡, 肖特基势垒二极管, 本振低通滤波器以及本振中频双工器各部分的仿真结果导出 SNP 文件, 然后在 ADS 中建立整体仿真, 调用二极管管芯模型, 设置好参数, 利用谐波平衡法, 以最低变频损耗为目标优化各匹配枝节, 得到最终结果.

3 实验测试

混频器电路生成在 50 μm 厚的石英基片上, 由于石英基片很脆, 因此不宜制作过长, 在中频低通滤波器后连接一段基片厚度 0.127 mm, 金属厚度 0.017 mm 的 Rogers 5880 软基片, 通过 K 接头连接至频谱仪进行测试. 腔体实物图如图 9 所示. 采用铜腔体外覆层, 尺寸为 20 mm \times 20 mm \times 20 mm, 二极管实物图如图 10 所示. 测试框图以及测试平台如图 11 和图 12 所示, 信号源提供 8.75 GHz 信号, 经由 8 倍频放大器后接 3 倍频器, 为分谐波混频器提供本振信号, 信号源提供 X 波段信号经由 3 \times 2 \times 2 \times 2 倍频放大后为分谐波混频器提供射频信号, 产生的中频信号经由 K 接头输出至频谱仪. 当本振信号为 210 GHz 驱动功率为 6 dBm 时, 在 380 ~ 430 GHz 范围内, 变频损耗小于 15 dB, 在 360 ~ 440 GHz 范围内, 变频损耗小于 19 dB. 在 406 GHz 有最小值 9.99 dB, 仿真以及测试曲线如图 13 所示. 仿真结果与测试结果有较小差别, 可能是由于腔体、基片加工, 人工装配及管芯参数的误差引起的.

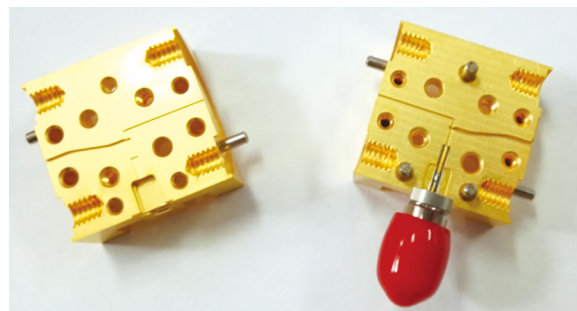


图9 420 GHz 分谐波混频器实物图
Fig. 9 Photography of 420 GHz sub-harmonic mixer

目前二极管参数主要是在直流低频测试下得到的, 通常认为随着频率的升高, R_s 会变大^[16], 但在高频条件下, R_s 较难准确预测. 而 R_s 会引入欧姆损耗, 部分射频及本振功率也会损失在 C_j 上, 更大的 R_s 和 C_j 都将导致变频损耗增大, 如图 14 所示, 当 C_j 为 1、2、3 fF 和 R_s 为 7、10、15 Ω 时, 变频损耗均有不同程度的恶化. 为了降低 R_s 就要增大外延层掺杂浓度, 减小外延层厚度, 增大阳极面积, 但是增大

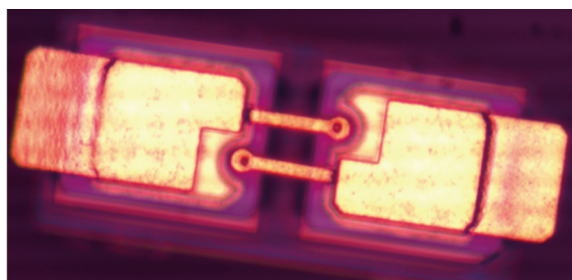


图 10 二极管实物图
Fig. 10 Photography of Schottky diode

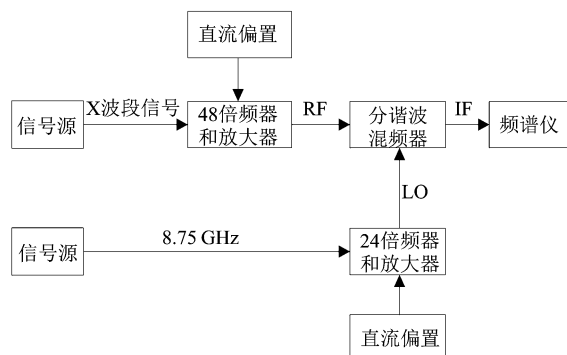


图 11 测试框图
Fig. 11 Block diagram of the test platform

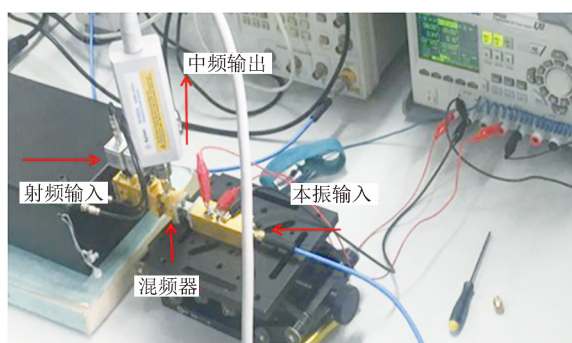


图 12 测试平台
Fig. 12 Photo of the test platform

外延层掺杂浓度、增大阳极面积的同时却增大了 $Cj0$,因此在设计应用于更高频段的二极管时需要折中考虑这些因素。

4 结论

设计了基于平面砷化镓肖特基势垒二极管的 420 GHz 分谐波混频器 ,首先建立二极管的三维模型 ,阐述了整个电路的设计过程 ,分析了一些重要的影响因素 ,加工实物并得到了最小 9.99 dB 的变频

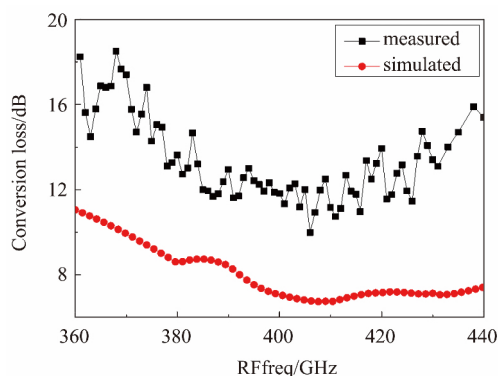


图 13 420 GHz 分混频器仿真及测试结果
Fig. 13 Simulation and measured results of the 420 GHz sub-harmonic mixer

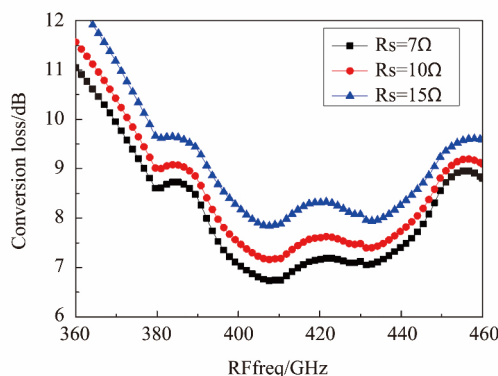
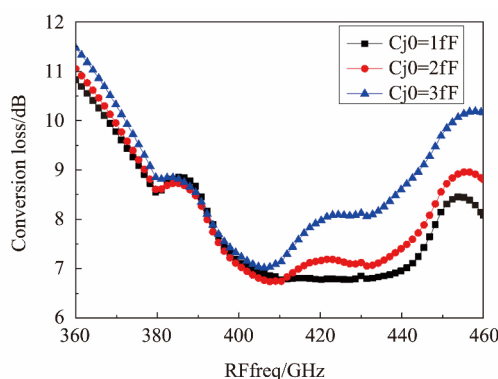


图 14 当 $Cj0$ 为 1, 2, 3 fF 和 Rs 为 7, 10, 15 Ω 时变频损耗的仿真结果
Fig. 14 Simulated results when the $Cj0$ is 1, 2, 3 fF and Rs is 7, 10, 15 Ω

损耗. 国内的大赫兹频段分谐波混频器的报道比较少 ,且主要集中于 W 波段 ,因此 ,该结果具有一定的意义 .从结果可见仿真和测试变频损耗具有相同的趋势 ,但具有微小的差距 ,今后的研究方向将集中于提取管芯参数以及太赫兹单片集成电路的研制 ,从而减小仿真与实测结果之间的误差 ,并向太赫兹更高频段发展 .

References

- [1] SIEGEL P H. Terahertz technology [J]. *IEEE Transactions on Microwave Theory and Techniques*, 2002, **50**(3): 910-928.
- [2] HOSAKO Iwao, SEKINE Norihiko, PATRASHIN Mikhail, et al. At the dawn of a new era in terahertz technology [J]. *Proceedings of IEEE*, 2007, **95**(8): 1611-1623.
- [3] GAIDIS M C, PICKETT H M, SMITH C D, et al. A 2.5 THz receiver front end for spaceborne applications [J]. *IEEE Transactions on Microwave Theory and Techniques*, 2000, **48**(4): 733-739.
- [4] BULCHA B T, KURTZ D S, GROPPI C, et al. THz Schottky diode harmonic mixers for QCL phase-locking [C]. 2013 38th International Conference on Infrared, Millimeter, and Terahertz Waves (IRMMW-THz), Mainz, 2013: 1-2.
- [5] HESLER J L, HUI Kai, HE Song, et al. A fixed-tuned 400 GHz subharmonic mixer using planar schottky diodes [C]. Tenth International Symposium on Space Terahertz Technology, 1999: 95-99.
- [6] ALIJABBARI N, BAUWENS M, WEIKLE R. Design and characterization of integrated submillimeter wave quasi-vertical schottky diodes [J]. *IEEE Transactions on Terahertz Science and Technology*, 2015, **5**(1): 73-80.
- [7] MEHDI I, SILES J V, LEE C, et al. THz Diode Technology: Status, Prospects, and Applications [J]. *Proceedings of the IEEE*, 2017, **105**(6): 990-1007.
- [8] CHEN Zhe, ZHANG Bo, FAN Yong, et al. Design of a low noise 190-240 GHz subharmonic mixer based on 3D geometric modeling of Schottky diodes and CAD load-pull techniques [J]. *IEICE Electronics Express*, 2016, **13**(16): 20160604.
- [9] HESLER J L, XU H, RECK T. Development and testing of a 2.5 THz Schottky mixer [C]. Infrared, Millimeter and Terahertz Waves (IRMMW-THz), 2011 36th International Conference on IEEE, 2011: 1-2.
- [10] YHLAND Klas. Simplified Analysis of Resistive Mixers [J]. *IEEE Microwave and Wireless Components Letters*, 2007, **17**(8): 604-606.
- [11] CHEN Zhe, ZHANG Bo, ZHANG Yong, et al. 220GHz outdoor wireless communication system based on a Schottky-diode transceiver [J]. *IEICE Electronics Express*, 2016, **13**(9): 20160282.
- [12] TANG Aik Yean, STAKE Jan, Impact of eddy currents and crowding effects on high-frequency losses in planar Schottky diodes [J]. *IEEE Transactions on Electron Devices*, 2011, **58**(10): 3260-3269.
- [13] XU H, SCHOENTHAL G, LIU L, et al. On Estimating and Canceling Parasitic Capacitance in Submillimeter-Wave Planar Schottky Diodes [J]. *IEEE Microwave and Wireless Components Letters*, 2009, **19**(12): 807-809.
- [14] TSENG Y C, BOKOR J. Characterization of the junction capacitance of metal-semiconductor carbon nanotube Schottky contacts [J]. *Applied Physics Letters*, 2010, **96**(1): 013103-013103-3.
- [15] DAHLBERG K. Development of on-wafer calibration methods and planar Schottky diode characterisation at THz frequencies [D]. Helsinki: Aalto University, 2014.
- [16] MAESTRINI A, WARD J S, GILL J J, et al. A 540-640GHz high-efficiency four-anode frequency tripler [J]. *IEEE Transactions on Microwave Theory and Techniques*, 2005, **53**(9): 2835-2843.