

文章编号:1001-9014(2016)04-0412-06

DOI:10.11972/j.issn.1001-9014.2016.04.006

长波碲镉汞变面积二极管器件

李雄军, 韩福忠, 李东升, 李立华, 胡彦博, 孔金丞,
赵俊, 朱颖峰, 庄继胜, 姬荣斌^{*}
(昆明物理研究所, 云南昆明 650223)

摘要:采用不同钝化工艺制备了一系列具有不同 P/A 比的变面积光电二极管器件. 在 77 ~ 147 K 温度范围对器件 R_0A 和 $1000/T$ 关系进行了分析, 结果表明在该温度区间器件暗电流主要以扩散电流占主导. 对器件的 R_0A 分布进行了研究, 77 K 下 HgCdTe 薄膜内的体缺陷及非均匀性对器件性能产生了重要的影响; 127 K 下由于体扩散电流增加, 缺陷对器件的作用显著弱化. 77 K 和 127 K 下器件 R_0A 随 P/A 比增大而减小, 表明表面效应对器件具有重要的影响. 基于 Vishnu Gopal 模型对器件 $1/R_0A$ 值和 P/A 关系进行了拟合分析, 证实了器件存在较大的表面漏电现象, 且通过表面钝化工艺的改进, 有效减小了表面效应对器件性能的影响.

关 键 词:长波碲镉汞; 变面积二极管; 表面钝化; R_0A ; P/A

中图分类号: TN215 文献标识码: A

Variable-area diodes with LW HgCdTe

LI Xiong-Jun, HAN Fu-Zhong, LI Dong-Sheng, LI Li-Hua, HU Yan-Bo,
KONG Jin-Cheng, ZHAO Jun, ZHU Ying-Feng, ZHUANG Ji-Sheng, JI Rong-Bin^{*}
(Kunming Institute of Physics, Kunming 650223, China)

Abstract: A series of variable-area photodiode devices with different P/A ratio were prepared by different passivation processes. The relationship between R_0A of the devices and $1000/T$ was analyzed in temperature range 77 ~ 147 K. The result shows that the dark current of device is dominated by diffusion current in the temperature range. The distribution of R_0A was studied. The bulk defects and non-uniformity in HgCdTe thin films have an important influence on the performance of the device at 77 K. Due to the increase of the bulk diffusion current at 127 K, the effect of the defect on the device is significantly weakened. R_0A values of the devices decrease with the increase of P/A ratio, which indicates that the surface passivation has an important effect on the device at 77 K and 127 K. The relationship between R_0A of the devices and P/A ratio was analyzed based on Vishnu Gopal model. The surface leakage of the device is confirmed, and the effect of surface passivation on the performance of the device is effectively reduced by the improvement of the passivation process.

Key words: LW HgCdTe, variable-area diode, surface passivation, R_0A , P/A

PACS: 07.57. Kp, 78.55. Et, 85.60. Gz

引言

变结面积光电二极管器件是碲镉汞(HgCdTe)红外探测器重要的表征手段. 器件的零偏阻抗—面积乘积(R_0A)随其结周长/面积比(P/A)的变化关

系为将表面效应和体效应分开以及评价表面钝化质量提供了重要的信息. 大面积器件的成品率和器件性能为评价材料晶体质量和均匀性提供了重要的手段.

由于一些竞争机制的存在, 通过变结面积器件

收稿日期: 2015-12-10, 修回日期: 2016-04-01

Received date: 2015-12-10, revised date: 2016-04-01

基金项目: 国防973项目(613230), 云南省创新团队计划(2014HC020)

Foundation items: Supported by National Defense 973 Project(613230); Yunnan Province Innovation Team Plan(2014HC020)

作者简介(Biography): 李雄军(1984-), 男, 云南大理人, 博士研究生, 主要从事红外探测器材料与器件的研究. E-mail: lixiongjun666@126.com

* 通讯作者(Corresponding author): E-mail: 790051959@qq.com

R_0A 数据分析来有效区分表面效应和体效应存在一定的困难。对于小面积二极管器件,如因表面钝化不佳引起的周长相关效应使得器件 R_0A 减小。但是,像位错以及沉积相等局部的和非均匀性体缺陷却对器件性能产生相反的影响。如果大面积二极管器件包含更多缺陷或致命性缺陷的几率更高,则小面积器件可能显示出更高的 R_0A 值。此外,横向扩散电流尽管实际上是体效应,但其表现出器件 R_0A 值和 P/A 比之间的关系与表面效应相似。这对变面积器件 R_0A 数据分析过程产生了困惑。

Grimbergen 模型^[1]有效区分了器件横向电流和源于结下方的体电流,但忽略了表面复合效应的影响。McLevige 等^[2]基于 Grimbergen 模型对 180 K 下中波变面积平面型器件和台面型器件进行了拟合分析,台面器件由于表面漏电流较小获得了较好的拟合结果,然而平面器件因为存在较严重的表面漏电现象拟合结果很差。Vishnu Gopal^[3,4]假设对器件 R_0A 产生影响的主要包括通过 pn 结的体扩散电流以及表面漏电流,且与表面漏电相关的有效表面面积为二极管周围少子扩散长度范围内的区域,推导出了器件 R_0A 值与 pn 结 P/A 比之间的关系式,并采用该模型对 Mclevige 的实验数据重新进行了拟合分析,台面器件和平面器件均获得了较好的拟合结果。此后 Vishnu Gopal 模型得到了很多研究团队^[5-9]的推崇,并被用于对各自实验结果的拟合分析。

Ashokan R 等^[5]对 Vishnu Gopal 模型进行了修正,并对中波 HgCdTe 器件进行了拟合分析,得到 80 K 下器件暗电流主要包括体电流、表面产生-复合电流以及横向电流。Lee M Y 等^[6]则采用 Vishnu Gopal 模型对不同表面处理制备的长波器件进行了分析,表明经 N_2H_4 处理的器件 $R_{D0}A_j$ 较 Br_2/CH_3OH 处理的器件增大了 60 倍以上。近年来国内的研究团队基于 Vishnu Gopal 模型主要对不同工艺制备的 HgCdTe 器件进行分析。Xu Jing-jie 等^[7]分析了经不同工艺(常规热蒸发和热气氛下热蒸发)生长的 CdTe 钝化的长波器件,结果表明采用新工艺制备的器件较常规工艺器件 $R_{D0}A_j$ 增大 10 倍, R_sA_s 则增大 3 倍。Xie Xiao-hui 等^[8-9]基于该模型研究了甚长波 HgCdTe 器件和采用不同表面处理工艺制备的长波器件,指出有效地表面处理及其它器件工艺的改进可降低器件漏电流,提高器件性能。

本文采用不同的表面钝化工艺制备了一系列不同 P/A 比的光电二极管器件。首先对器件进行了变温 $I-V$ 测试,研究了器件的电流机制-温度关系;然

后在扩散电流占主导的温度区间对各个器件的 R_0A 分布进行了比较,研究了表面效应以及体缺陷对器件性能的影响;最后基于 Vishnu Gopal 模型对器件 R_0A 值和 P/A 比之间的关系进行了拟合分析,研究了表面钝化对器件性能的影响。

1 实验

1.1 实验器件设计

本文设计了具有不同 P/A 比注入区的光电二极管器件。如图 1 所示,红色区域为 B 离子注入区,黄色方形区域为栅控二极管的栅电极,深蓝色线条为地线,并将所有的二极管都包含在其内部。其中注入区尺寸从小面积的 $6 \mu\text{m} \times 6 \mu\text{m}$ (A)、 $9 \mu\text{m} \times 9 \mu\text{m}$ (B₂)到大面积的 $100 \mu\text{m} \times 100 \mu\text{m}$ (F)。针对注入区面积为 $81 \mu\text{m}^2$ 、 $324 \mu\text{m}^2$ 和 $900 \mu\text{m}^2$ 三种规格,本文设计了具有不同 P/A 比的正方形和长方形两类注入器件,如表 1 所示。同时,为了研究同类器件性能的一致性以及 HgCdTe 材料的均匀性和器件工艺的稳定性,针对每一类型器件设计了 3 个相同的器件。

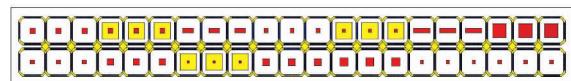


图 1 测试芯片上器件排布示意图

Fig. 1 Schematic diagram of device arrangement on a test chip

表 1 注入区面积相等但形状不同的器件列表

Table 1 A list of devices with equal size but different shape in the implant area

器件组号	注入区域	注入区面积/ μm^2	注入区周长/ μm	P/A 比/ cm^{-1}	数量/个
1	B ₁	81	39	4814.8	3
	B ₂		36	4444.4	3
2	C ₁	324	120	3703.7	3
	C ₂		72	2222.2	3
3	D ₁	900	312	3466.7	3
	D ₂		120	1333.3	3

1.2 实验器件制备及表征

实验所用的 HgCdTe 材料为液相外延(LPE)生长的长波 HgCdTe 薄膜,材料 Cd 组分 $x = 0.225$, 77 K 温度下所对应的截止波长 $\lambda_c \approx 10.0 \mu\text{m}$ 。HgCdTe 导电类型为 p 型,掺杂方式为 Hg 空位掺杂,Hall 测试所得空穴浓度 $p_0 = 2.0 \sim 5.0 \times 10^{16} \text{ cm}^{-3}$ 。HgCdTe 表面经 Br_2/CH_3OH 腐蚀处理后,采用改进前后的工艺条件依次溅射生长了 CdTe 和 ZnS

复合钝化层,膜厚分别为 $2000\text{ \AA}/4000\text{ \AA}$.采用光刻、刻蚀、金属膜沉积以及电极剥离等一系列器件工艺制备了不同 P/A 比的光电二极管器件.将排布有这些器件的芯片经减薄至约 $500\sim600\text{ }\mu\text{m}$ 后用石蜡粘在划片机上分别划成独立的实验测试芯片,并与对应的互连引出结构经过In缩球、倒装焊以及回流等工艺实现倒装焊接形成I-V测试芯片,芯片实物照片如图2所示.

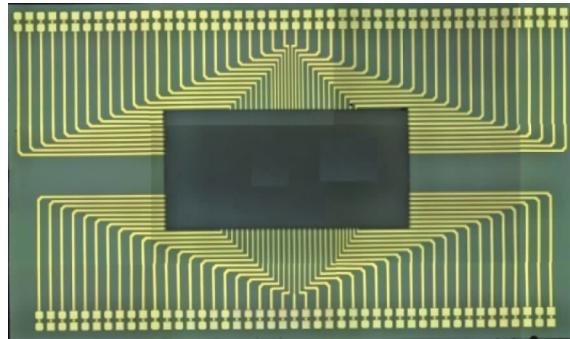


图2 倒装互连后的I-V测试芯片实物照片

Fig. 2 Photo of a chip after flip-chip interconnection for I-V test

将排布有不同 P/A 比器件的I-V测试芯片载入低温探针台系统,抽真空至约 10^{-3} Torr ,然后通过液氮制冷到约77 K.待温度平衡后,采用Agilent 4155C对器件进行I-V测试,随后不断升高温度对器件进行变温I-V测试.

2 结果与讨论

2.1 器件不同温度下电流机制分析

图3为采用改进钝化工艺制备的光敏面为 $30\text{ }\mu\text{m}\times30\text{ }\mu\text{m}$ 光电二极管器件在77~147 K温度范围内的I-V测试曲线和相对应的R-V曲线(表面钝化工艺改进后,器件I-V特性获得显著提高,并已做另文报道).随着温度升高,本征载流子浓度增大,扩散电流相应增加,导致器件暗电流增大,相应的器件动态微分阻抗则减小.

HgCdTe二极管器件最重要的三种暗电流机制包括扩散电流、产生-复合电流以及隧道电流.尽管三种电流机制均对器件暗电流具有贡献,但是每种电流机制都有各自的温度依赖性,并在特定温度范围内占主导.扩散电流通常在高温下起主要作用,产生-复合电流和隧道电流则在低温下占主导.

对于Hg空位掺杂HgCdTe n-on-p技术,少子扩散长度(L_e)通常为 $5\sim10\text{ }\mu\text{m}$ 且与掺杂浓度有

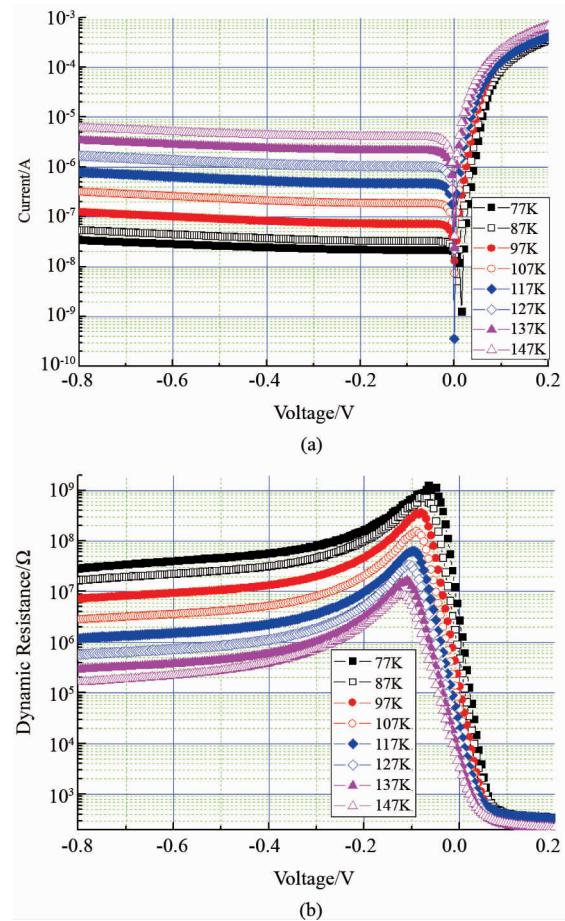


图3 不同温度下二极管器件测试曲线(a)I-V特性,(b)R-V特性

Fig. 3 The I-V curves of diode at different temperatures
(a) I-V characteristics, and (b) R-V characteristics

关^[10].此时,热产生载流子的收集区仅由少子扩散长度决定,因此相应的暗电流与HgCdTe薄膜厚度无关.基于扩散电流机制的器件 R_0A 与温度的关系^[10-11]:

$$(R_0A)_{\text{diff}} = \frac{k_B T}{q^2} \sqrt{\tau_e p_0} \quad , \quad (1)$$

其中, n_i 为本征载流子浓度, D_e 和 τ_e 为少子扩散系数和少子寿命, q 、 k_B 和 T 分别为电子电荷、玻尔兹曼常数和绝对温度, p_0 则为空穴浓度.

由与Hg空位相关的俄歇复合及S-R复合决定的寿命与空穴浓度存在以下关系^[10]:

$$\tau_e^{-1} \propto p_0^2 \quad . \quad (2)$$

因此,在扩散电流占主导情况下器件 R_0A 主要与 n_i 有关.根据文献[12],材料禁带宽度 E_g 和 n_i 与HgCdTe薄膜Cd组分(x)和 T 之间的关系:

$$E_g(x, T) = -0.295 + 1.87x - 0.28x^2 + (6 - 14x + 3x^2)10^{-4}T + 0.35x^4 \quad , \quad (3)$$

$$n_i = (1 + 3.25k_B T/E_g) 9.56 \times 10^{14} E_g^{3/2} T^{3/2} [1 + 1.9E_g^{3/4} \exp(E_g/2k_B T)]^{-1} \quad (4)$$

在 x 一定时, n_i 仅与温度 T 有关, 故此时器件 $R_0 A$ 理论值主要由温度 T 决定。

图 4 为器件 $R_0 A$ 与温度的关系, 图中还给出了基于扩散电流模型得出的器件 $R_0 A$ -温度关系理论曲线。从图中可以看出, 器件 $R_0 A$ 实验值与理论曲线非常接近, 说明器件在 77~147 K 温度范围内暗电流的主要成分为扩散电流。在较高的温度(117~147 K)区间实验值与理论曲线重合, 表明器件在该温度范围内以扩散电流占主导; 在较低的温度(77~107 K)区间, 实验值与理论曲线出现了较小的偏差, 且随温度降低该差值有所增大, 表明随着温度的降低与表面相关的漏电流或与缺陷相关的电流成分对器件的性能产生了一定的影响。

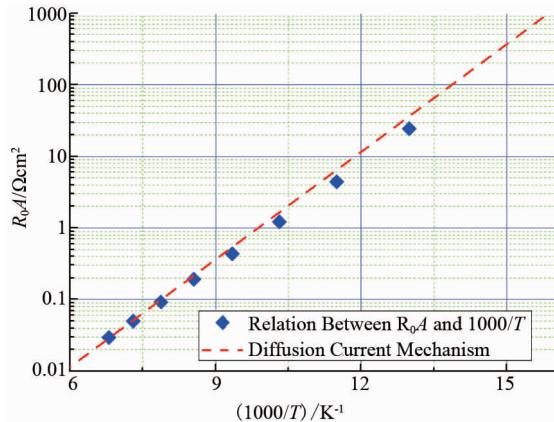


图 4 二极管器件 $R_0 A$ - $1000/T$ 关系

Fig. 4 The relationship between $R_0 A$ and $1000/T$ for the diode

2.2 体缺陷及表面效应对器件性能的影响

如图 5 所示为 77 K 温度下不同钝化工艺制备的不同注入尺寸光电二极管器件 $R_0 A$ 分布。具有相同注入区尺寸的 3 个二极管器件 $R_0 A$ 分布均较为离散, 特别是对于较大的注入区($100 \mu\text{m} \times 100 \mu\text{m}$)器件, 其 $R_0 A$ 分布离散性更大。这表明所用的 HgCdTe 薄膜具有较高的体缺陷密度并存在一定的非均匀性, 对二极管器件产生了较大的影响。特别是对于大注入区器件, 其结区包含缺陷的几率增加, 所含缺陷的数量也增多, 因此对器件性能影响也更大。结区内的缺陷将在带隙中引入产生-复合中心, 减小少子寿命导致器件扩散电流增加; 同时也可能形成产生-复合电流, 使得器件暗电流增大; 此外, 由于缺陷的存在将有助于陷阱辅助隧道电流的形成, 对器件暗电

流产生贡献。因此, 器件内的缺陷导致暗电流增大, 器件性能变差, 器件 $R_0 A$ 值则相应减小。

图 6 为相应器件在 127 K 温度下的 $R_0 A$ 分布, 具有相同注入区尺寸的 3 个二极管器件 $R_0 A$ 分布已较为收敛, 且器件 $R_0 A$ 值随注入区面积增加而增大。这是因为随着温度升高, 本征载流子浓度大幅增加, 器件暗电流以扩散电流机制占主导, 且此时的器件扩散电流较与缺陷相关的电流大得多, 因此缺陷对器件性能的影响显著减弱。

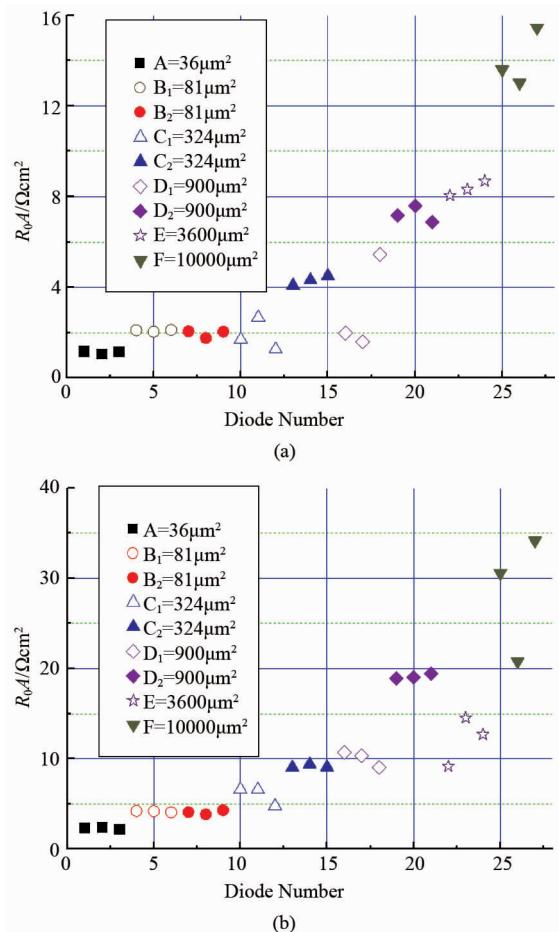


图 5 77 K 下不同 P/A 比二极管器件 $R_0 A$ 分布 (a) 常规钝化工艺,(b) 改进后的钝化工艺

Fig. 4 $R_0 A$ distribution plots for diode device with different P/A ratio at temperature of 77 K processed with (a) general passivation, and (b) improved passivation

在体电流主要为扩散电流的前提下, 产生于器件体内的暗电流与二极管的结面积成比例, 相应的器件暗电流密度及 $R_0 A$ 值则与结面积相关性较小; 然而产生于器件表面结区的暗电流则与结区周长成比例^[2], 因此器件 $R_0 A$ 将随周长增加而减小。

如图 5, 图 6 所示, 不管是 77 K 还是 127 K 温度下, 对于所有不同 P/A 比的光电二极管器件, 随着

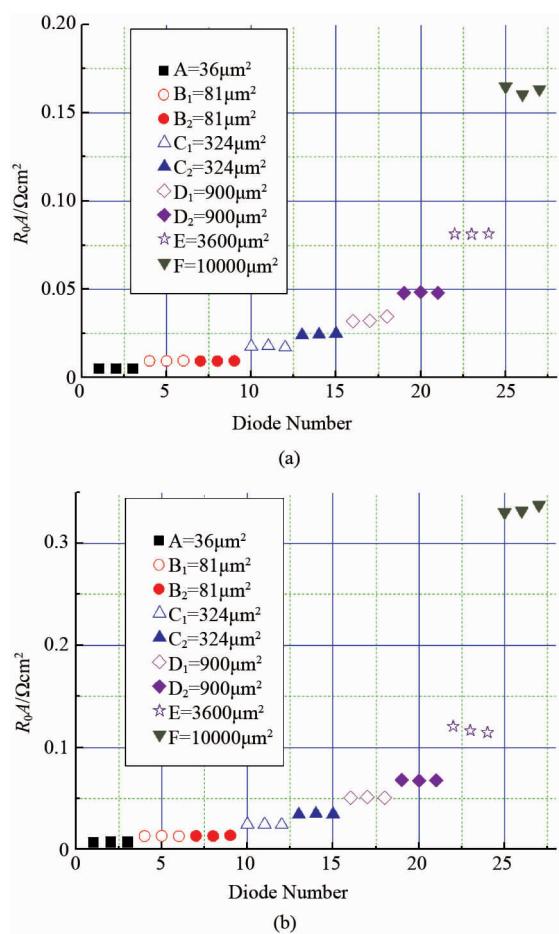


图 6 127 K 下不同 P/A 比二极管器件 $R_0 A$ 分布 (a) 常规钝化工艺,(b) 改进后的钝化工艺

Fig. 6 $R_0 A$ distribution plot for diode device with different P/A ratio at 127 K fabricated with (a) general passivation, and (b) improved passivation

注入区面积减小(P/A 比值相应增大),器件 $R_0 A$ 值减小;对于注入区面积相同但周长/面积比(P/A)不同的二极管器件,同一组器件中 P/A 比值较大的长方形注入区二极管 $R_0 A$ 值均小于 P/A 比值较小的正方形注入区二极管器件,且 P/A 比值差别越大, $R_0 A$ 值大小差异越显著.这些结果均表明 HgCdTe 表面/界面特性对器件性能具有影响.

2.3 界面状态对二极管器件性能的影响

为了更好地研究表面/界面对 HgCdTe 光电二极管器件的影响,分别将 77 K 和 127 K 获得的器件 $R_0 A$ 值进行平均后研究了 $1/R_0 A$ 和 P/A 之间的关系,并采用 Vishnu Gopal 的理论模型^[3]对测试数据进行了二项式拟合分析,如图 7 和图 8 所示.

$$\left(\frac{1}{R_0 A}\right)_{\text{planar}} = \frac{L_e^2}{4} \frac{1}{R_s A_s} \left(\frac{P}{A}\right)^2 + \left(\frac{L_e}{R_s A_s} + \frac{x_j}{R_{D0} A_j}\right) \left(\frac{P}{A}\right) + \frac{1}{R_{D0} A_j}$$

其中 $R_{D0} A_j$ 、 $R_s A_s$ 分别为体扩散电流和表面漏电流的

量度, x_j 、 L_e 分别为器件结深和少子扩散长度.

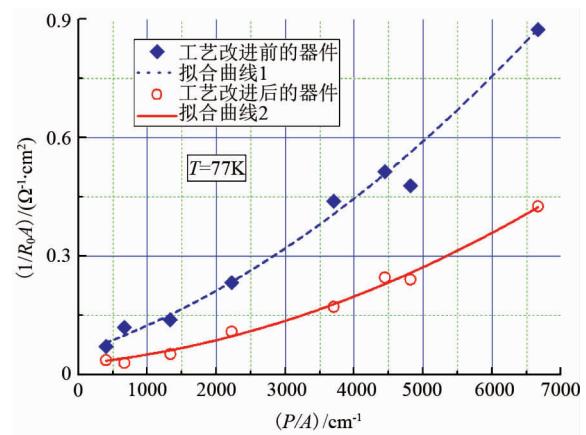


图 7 77 K 下长波器件 $1/R_0 A$ 与 P/A 之间的关系

Fig. 7 The relationship between $1/R_0 A$ and P/A for the LW device at 77 K

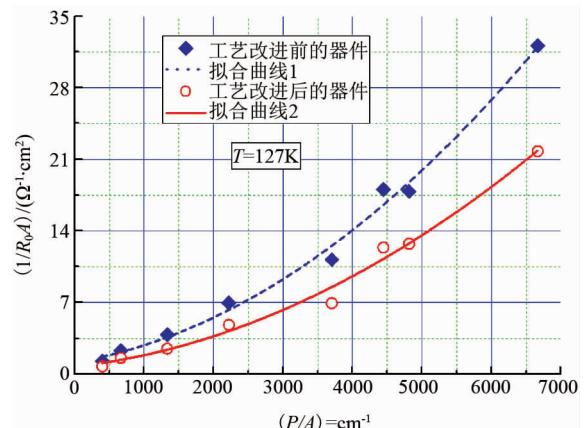


图 8 127 K 下长波器件 $1/R_0 A$ 与 P/A 之间的关系

Fig. 8 The relationship between $1/R_0 A$ and P/A for the LW device at 127 K

不同器件在 77 K 和 127 K 温度下的 L_e 通过激光诱导光电流法(LBIC)测试分析获得,并已进行另文报道.基于 Vishnu Gopal 模型和少子扩散长度,对器件 $1/R_0 A$ 值和 P/A 关系二项式拟合计算结果如表 2 所示.77K 下,通过表面钝化工艺改进后制备的器件 $R_{D0} A_j$ 、 $R_s A_s$ 分别为 $36.81 \Omega \text{cm}^2$ 和 $30.61 \Omega \text{cm}^2$,较常规器件($18.03 \Omega \text{cm}^2$ 和 $9.27 \Omega \text{cm}^2$)大;新工艺器件的 $R_{D0} A_j$ 值和 $R_s A_s$ 值相当,而常规工艺器件的 $R_s A_s$ 值仅为 $R_{D0} A_j$ 值的一半.127 K 下,由于扩散电流随温度大幅增加,器件 $R_0 A$ 则减小.然而,新工艺制备的器件 $R_{D0} A_j$ 值和 $R_s A_s$ 值均较常规工艺制备的器件大,这些结果表明通过钝化层生长工艺的改进,有效减小了表面漏电流对器件总暗电流的

贡献,提高了器件性能。

表 2 器件拟合计算结果

Table 2 Summary of the fitting parameters

温度/K	钝化工艺	$L_e/(\mu\text{m})$	$R_{D0}A_f/(\Omega\text{cm}^2)$	$R_sA_s/(\Omega\text{cm}^2)$
77	常规工艺	5.93	18.03	9.27
	改进工艺	8.78	36.81	30.61
127	常规工艺	8.06	0.85	0.31
	改进工艺	9.11	1.05	0.53

3 结论

采用常规表面钝化工艺和改进后的钝化工艺制备了一系列具有不同 P/A 比的变结面积光电二极管器件。在 77 ~ 147 K 温度范围内对器件进行了 $I-V$ 测试,并对器件 R_0A 和温度之间的关系进行了分析,结果表明在 77 ~ 147 K 温度区间器件暗电流主要以扩散电流占主导,在 77 ~ 107 K 温度范围内与表面相关的漏电流或与缺陷相关的电流成分对器件的性能产生了一定的影响。对器件的 R_0A 分布进行了研究,77 K 下材料的体缺陷及非均匀性对器件性能产生了重要的影响;127 K 下由于体扩散电流大幅增加,缺陷对器件作用显著弱化。77 K 和 127 K 下器件 R_0A 随 P/A 比的减小而增大,表明表面效应对器件具有重要的影响。基于 Vishnu Gopal 模型对器件 $1/R_0A$ 值和 P/A 关系进行了二项式拟合分析,证实了器件存在较大的表面漏电现象,且通过表面钝化工艺的改进,有效减小了表面效应对器件性能产生影响。

致谢

笔者由衷地感谢红外探测器中心材料部为实验提供了高质量的 HgCdTe 薄膜样品,感谢器件部各工段在制备相关实验器件过程付出的辛勤努力和卓有成效的工作。

References

- [1] Grimbergen C A. Influence of geometry on interpretation of current in epitaxial diodes [J]. *Solid-State Electronics*, 1976, **19**(12): 1033 ~ 1037.
- [2] McLevige W V , Williams G M, DeWames R E, et al. Variable-area diode data analysis of surface and bulk effects in MWIR HgCdTe/CdTe/sapphire photodetectors [J]. *Semicond. Sci. Technol*, 1993, **8**:946 ~ 952.
- [3] Gopal V. Variable-area diode data analysis of surface and bulk effects in HgCdTe photodetector arrays [J]. *Semicond. Sci. Technol*, 1994, **9**:2267 ~ 2271.
- [4] Gopal V. Modelling a junction diode in a two dimensional array [J]. *Int. J. Electronic*, 1997, **83**(2):191 ~ 200.
- [5] Ashokan R, Dhar N K, Yang B, et al. Variable area MWIR diodes on HgCdTe/Si grown by molecular beam epitaxy [J]. *Journal of Electronic Materials*, 2000, **29**(6): 636 ~ 640.
- [6] Lee M Y, Lee H C. Novel surface treatment of HgCdTe using hydrazine [C]//Proc. of SPIE, 2004, **5406**: 821 ~ 828.
- [7] Xu J J, Zhou S Min, Chen X G, et al. Improvement of CdTe passivation by vacuum evaporation on HgCdTe infrared focal plane arrays [C]//Proc. of SPIE, 2012, **8419**: 84192D-1 ~ 84192D-6.
- [8] Xie X H, Hua H, Qiu G Y, et al. Study of the characteristics of VLWIR HgCdTe photovoltaic detectors in Variable-area Diode Test Structures [C]//Proc. of SPIE, 2011, **8193**:819335-1 ~ 819335-7.
- [9] Xie X H, Liao Q J, Zhu J M, et al. Surface treatment effects on the $I-V$ characteristics of HgCdTe LW Infrared photovoltaic detectors [C]//Proc. of SPIE, 2012, **8419**: 84191G-1 ~ 84191G-5.
- [10] Gravrand O, Chorier P. Status of very long infrared wave focal plane array development at DEFIR [C]//Proc. of SPIE, 2009, **7298**:729821-1 ~ 729821-12.
- [11] Juang F S, Su Y K, Chang S J, et al. Dark currents in HgCdTe photodiodes passivated with ZnS/CdS [J]. *Journal of The Electrochemical Society*, 1999, **146**(4):1540 ~ 1545.
- [12] CHU Jun-Hao. *Narrow band gap semiconductor physics* [M]. Beijing: Science Press(褚君浩. 窄禁带半导体物理学, 北京:科学出版社), 2005.