

文章编号:1001-9014(2016)04-0418-07

DOI:10.11972/j.issn.1001-9014.2016.04.007

# 基于 Schottky 二极管和 Hammer-Head 滤波器 0.67 THz 二次谐波混频器

蒋 均<sup>1,2</sup>, 何 月<sup>1,2</sup>, 王 成<sup>1,2</sup>, 刘 杰<sup>1,2</sup>, 田 遥 岭<sup>1,2</sup>, 张 健<sup>1,2</sup>, 邓 贤 进<sup>1,2\*</sup>

(1. 中国工程物理研究院电子工程研究所, 四川 绵阳 621900;

2. 中国工程物理研究院微系统和太赫兹研究中心, 四川 绵阳 621900)

**摘要:**通过测量肖特基二极管的  $I-V$  和  $C-V$  曲线,建立等效电路模型. 利用三维电磁场和谐波平衡仿真工具分别进行三维结构仿真和电路宽带匹配,最终实现混合集成方式的 0.67THz 谐波混频器设计. 测试结果表明:混频器中心频率为 0.685 THz, 射频 3 dB 带宽为 47 GHz, 双边带变频损耗 13.1 ~ 16 dB, 在 685 GHz 双边带噪声温度最低值为 11500 K.

**关 键 词:**0.67 THz; 谐波混频器; Y 因子测试; 肖特基二极管

**中图分类号:**TN454    **文献标识码:**A

## 0.67 THz sub-harmonic mixer based on Schottky diode and hammer-head filter

JIANG Jun<sup>1,2</sup>, HE Yue<sup>1,2</sup>, WANG Cheng<sup>1,2</sup>, LIU Jie<sup>1,2</sup>, TIAN Yao-Ling<sup>1,2</sup>,  
ZHANG Jian<sup>1,2</sup>, DENG Xian-Jin<sup>1,2\*</sup>

(1. Institute of Electronic Engineering, China Academy of Engineering Physics, Mianyang 621900, China;

2. Microsystem and Terahertz Research Center, Institute of Electronic Engineering,  
China Academy of Engineering Physics, Mianyang 621900, China)

**Abstract:** Equivalent circuit for the Schottky diode was established based on measurement results of  $I-V$  and  $C-V$  curves. The design of 0.67THz sub-harmonic mixer included three-dimensional structures and broadband matching circuits. Results show that the 3dB bandwidth of RF is 47GHz with the center frequency at 0.685THz. The double-sideband conversion loss is between 13.1dB and 16dB. The lowest double-sideband noise temperature is 11500K at 685GHz.

**Key words:** 0.67 THz, sub-harmonic mixer, Y-factor testing, Schottky diode

**PACS:** 07.57. Kp

## 引言

目前可实现太赫兹频段混频的混频管有肖特基二极管,SIS(超导体—绝缘体—超导体)混频管以及HEB(热电子测热辐射)混频管. 后两者均要求液氦实现低温工作环境,限制了其实际应用. 肖特基势垒二极管混频器可常温工作、可检测信号带宽较宽、易

于系统集成以及制造周期短、灵活性高等优势. 因此,对肖特基二极管展开系统深入研究,将有助于突破太赫兹波混频技术.

太赫兹低端频段谐波混频器在国外已相对成熟, 电路形式有混合集成和单片集成, 采用的传输线形式囊括标准微带线、鳍线、悬置微带线等. 综合分析国外太赫兹混频器发展历程<sup>[1-4]</sup>, 总结如下: 频率

收稿日期:2015-11-07,修回日期:2016-04-01

基金项目:国家重点基础研究发展计划(“973”计划)(2015CB755406)

Foundation items: Supported by National Program on Key Basic Research Project of China(2015CB755406)

作者简介(Biography): 蒋 均(1987-), 男, 重庆市忠县人, 博士研究生. 主要研究领域为太赫兹倍频混频组件技术研究. E-mail: 000jiangjun@163.com

\* 通讯作者(Corresponding author): E-mail: dxjzmx@126.com

Received date: 2015-11-07, revised date: 2016-04-01

大多集中在太赫兹低频段( $<500$  GHz),上世纪 80 年代后主要是采用基波混频,典型变频损耗约为 7.5 ~ 9 dB;90 年代主要是谐波混频,典型变频损耗大概是 6.5 ~ 8 dB;而 90 年代后主要报道的太赫兹混频器实现方式是分谐波混频。目前国外肖特基二极管混频器经历了数十年的发展,从分立二极管发展到集成基片的肖特基集成电路,已经发展得较为成熟并逐步迈入实用化。2008 年,Neal R. Erickson 设计 1.5 THz 平衡上变频器<sup>[5]</sup>采用 JPL 的 MMIC 平面肖特基二极管技术,下变频测试结果双边带损耗 12.4 dB(RF@1621 GHz; IF 3 GHz; 直流偏置 1 mA)。2015 年,VDI 等已经将肖特基二极管谐波类混频器的频率推高至 3.2 THz<sup>[7]</sup>,采用 9 次谐波和 3 次谐波混频技术,变频损耗分别为 63 dB 和 45 dB@2 THz。2016 年,JPL 成功研制 520 ~ 620 GHz 发射前端<sup>[6]</sup>,采用集成 IC 技术途径,双边带损耗达 -7 dB,保持航天低噪声低损耗的特性。基于单片肖特基二极管核心和石英基片电路的太赫兹混频器可以工作到 500 GHz 频段。但是随着工作频率的上升,该技术途径日益困难,在 600 GHz 以上频段大都采用单片集成工艺,且性能具有一定优势,但对工艺线、器件性能以及工艺安装条件有着极为苛刻的要求,受限于物理原理及材料体系,器件性能难以获得进一步提高甚至超过当前世界级水平,学术界并未着眼于通过各种手段提高其性能,而是提高频率以及实用化,综合分析认为该器件处于缓慢发展的瓶颈期,而国内组装工艺以及电路实现上有很大提升空间。国内大于 500 GHz 的混频器少有报道,2015 年,赵鑫设计了目前国内最高频率的混频器<sup>[8]</sup>,该混频器分立方式,工作频段为 450 GHz,带内损耗为 14 ~ 17 dB,带宽为 18 GHz。2014 年,缪丽发表了 340 GHz 二次谐波混频器<sup>[9]</sup>,变频损耗为 9.78 ~ 12.74 dB,噪声温度为最小 883 K@327,带宽为 47 GHz。分立集成对半导体工艺要求不高,设计也相对灵活,成本较低,成为当前国内主要技术,如果能很好的解决微组装工艺,相信在性能上也将会有更大提升,频率可以得到进一步提升。

为了解决 0.67 THz 太赫兹接收机应用问题,立足国内工艺,采用了分立二极管和石英基片,研制了 0.67 THz 二次谐波混频器。由于 0.67 THz 对分立组件来说属于很高频率,对器件建模面临寄生参数多,尺寸小以及性能会随着频率增大而下降。文中将会按整个组件设计过程进行介绍:器件测试建模、二极管封装、匹配电路、联合仿真以及工艺研究等。

## 1 器件测试建模

### 1.1 肖特基二极管非线性混频理论

#### 1.1.1 非线性混频理论

由于肖特基势垒二极管具有高频特性好、开关响应迅速、噪声电平低、动态范围大,且结构相对简单等优点,肖特基二极管依靠其非线性 L/V 特性被广泛的用于微波毫米波及太赫兹器件,如混频及倍频器件。混频技术可以分为基波混频和谐波混频,肖特基二极管混频过程可以人为的分为大信号(LO 信号)和小信号(RF&IF)两个过程,首先需要对大信号进行  $n$  次倍频,在变阻管的条件下,倍频信号功率会随着倍频次数增加  $1/n^2$  减小<sup>[10]</sup>。考虑到 RF 和 IF 为小信号,在高次倍频的过程,他们的高次频率将完全忽略,所以认为稳态小信号作用的信号产物为  $nw_L + w_0$ ,其中  $w_L$  为本振频率,  $w_0$  为中频信号。实际工作中混频器不会将大小信号分开进行,但是这种方法应用到仿真领域,产生了重要的谐波平衡法仿真,所以理解大小信号法仍然是有相当重要意义的。当完成本振大信号的倍频后,小信号施加于被本振信号激励的肖特基二极管的时候,产生信号混频频率为:

$$\Delta v(t) = \sum_{n=-\infty}^{\infty} \Delta V_n \cdot e^{j(n\omega_L + \omega_0)t} \quad (1)$$

其中,  $m, n = \dots, -3, -2, -1, 0, 1, 2, 3, \dots$ , 上式中出现了负频率,是一些混频理论对于简化小信号分析时的考虑。

从以上分析不难发现,基波混频具有性能上的优势,而谐波混频器本振频率将大幅缩减,减少本振源成本在高频很有吸引力。根据变阻二极管 Manley-Rowe 关系<sup>[10]</sup>,高次谐波混频本振放入倍频效率理论上限为  $1/n^2$ ,本振利用率较低,原因在于肖特基二极管的非线性不强,这也成为制约高次混频发展的一个主要因素,阶跃二极管具有非常出色的非线性,在截止频率允许的情况下,是高次谐波混频最合理的选择。其次,因为本振利用率下降,需要增加本振功率输入,这会导致整个二极管电流电压增加,不仅会增加闪射噪声、热噪声降低其性能,同时会增加其散热以及击穿的风险,所以肖特基高次谐波混频器件功率承受能力将会是一个巨大挑战,成为另一个重要因素。最后,高次混频电路复杂性往往高于二次谐波混频电路,所以双工和滤波结构是一个电路上的制约因素,因为高次谐波必须要阻止所需谐波与基波之间的各次谐波,如果谐波次数过高,这将是

一个巨大挑战.

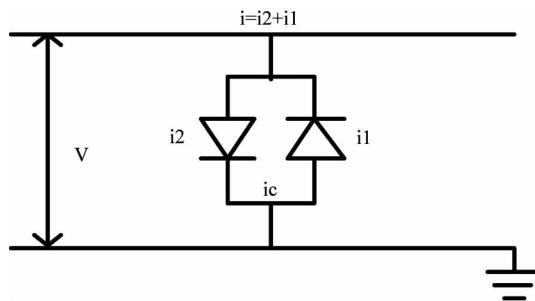


图 1 谐波混频原理图

Fig. 1 Currents in a harmonic mixer diode

如图 1 所示, 两个二极管反向并联时, 两管电流分别表示为  $i_1, i_2$  以及加载电压  $V$ :

$$\begin{cases} i_1 = I_{\text{sat}}(e^{\alpha V} - 1) \\ i_2 = -I_{\text{sat}}(e^{-\alpha V} - 1) \\ V = V_{\text{LO}} \cos(\omega_{\text{LO}} t) \\ i_e = I_{\text{sat}}[\cosh(\alpha V) - 1] \end{cases} . \quad (2)$$

通过对式(2)进行计算,  $i_e$  中会出现  $(2\omega_{\text{LO}} \pm \omega_s)$ ,  $(2n\omega_{\text{LO}} \pm \omega_s)$  等分量, 计算过程并不复杂, 其中常数项直接决定了理论变频损耗, 具体谐波混频器计算参考<sup>[11]</sup>.

### 1.1.2 噪声系数理论

在亚毫米波/THz 混频器中, 通常使用噪声温度而不是噪声系数来表示混频器的噪声性能. 这主要是因为噪声系数的定义不适用于混频器, 且噪声温度比噪声系数更直接更简单地表示出了混频器中的总噪声.

单边带(SSB)噪声温度: 输出噪声仅由单一输入频率而来, 不考虑镜频频段带来的噪声时得到. 双边带(DSB)噪声温度: 信号频段和镜频频段同时作为噪声输入时得到. 即是说在 SSB 噪声温度里面, IF 噪声仅仅来自于 RF 输入. 而在 DSB 噪声温度里面, IF 噪声由 RF 和镜频相等地提供. 图 2 为 SSB 和 DSB 噪声的原理框图:

混频器 RF 信号和镜频信号在输出噪声温度相等时, 输入双边带的混频器噪声温度仅为单边带混频器的一半:

$$T_{\text{SSB}} = 2T_{\text{DSB}} . \quad (3)$$

### 1.1.3 肖特基二极管建模

在太赫兹肖特基二极管混频的研制中, 二极管阻抗的精确计算是次谐波混频器仿真设计的前提, 阻抗匹配设计是混频拓扑结构设计的核心问题, 建模主要包括三个重要步骤: 1) 肖特基结集总等效电

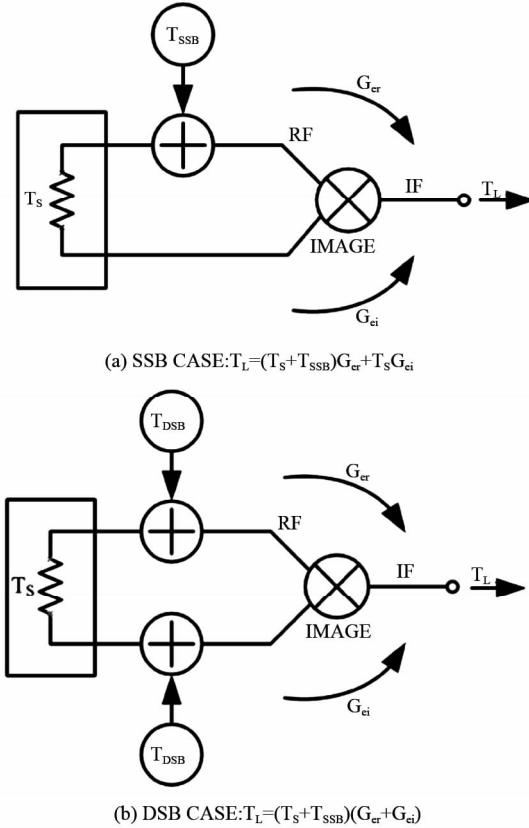


图 2 SSB 与 DSB 噪声温度原理框图

Fig. 2 Topology of SSB and SSB noise temperature

路模型; 2) 半导体三维电磁模型; 3) 完整的肖特基二极管模型的建立和模型验证. 参数的提取方法如图 3 所示, 最终提取到的二极管参数如表 1 所示.

表 1 反向并联肖特基二极管参数提取数值

Table 1 Two varistor diodes in anti-parallel configuration

势垒高度 $V_b$	饱和电流 $I_{\text{sat}}$	串联电阻 $R_s$	理想因子 $n$	结电容 $C_{j0}$	尺寸/ $\mu\text{m}$
0.69 V	9.11e~15A	13 Ohm	1.12	1.5 fF	75 × 50 × 10

为了模拟二极管主要非线性, 利用 ADS 二极管模型, 建立如图 4 所示二极管结模型, 其中包括了结区绕射电容  $C_{\text{edge}}$ , 直流扩散电阻  $R_s$ , 惯性电感  $L_s$ , 位移点容趋肤效应电阻  $Z_{sp}$  和欧姆接触电阻  $Z_c$ , 二极管参数经过测量得到, 其他参数可以参考<sup>[12]</sup> 进行推导得到.

为了验证参数正确性, 需要对二极管测试和仿真结果进行比对, 得到结果如图 6 所示.

测试结果表明: 该二极管具有较低界面缺陷, 因此 TURE ON 电压较高, 肖特基势垒明显; 理想因子 1.26, 隧穿效应并不明显; 串联电阻虽然相对较大, 但电容很小, 所以截止频率 ( $> 10 \text{ THz}$ ) 因计算得完全符合 0.67 THz 的需求.

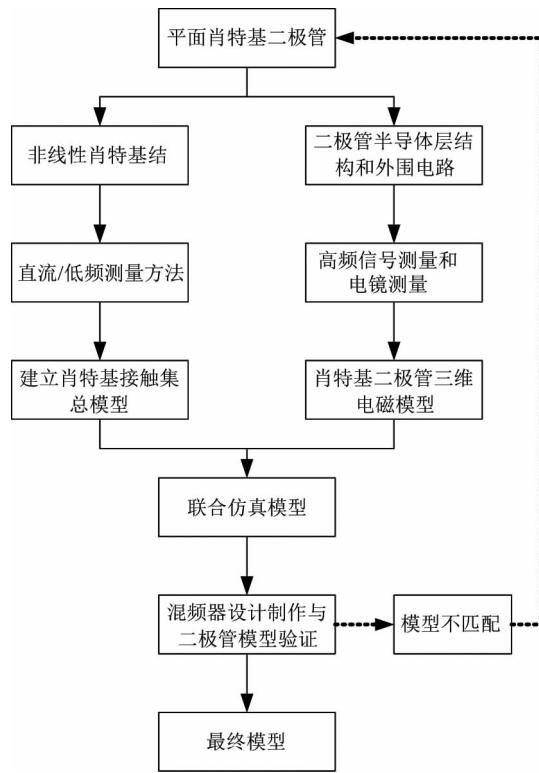


图3 肖特基二极管建模流程框图

Fig 3 Schematic for Schottky diode modelling

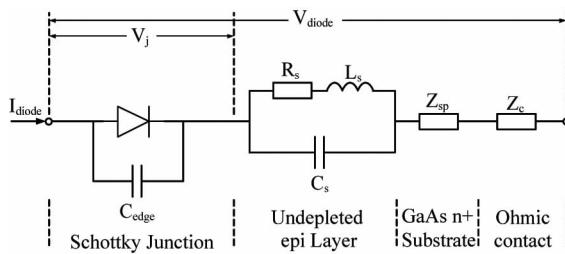


图4 二极管等效电路模型

Fig 4 Equivalent circuit of Schottky diode model

## 2 电路设计

0.67 THz 谐波混频器变频器采用二次谐波混频结构,本振频率为射频频率的一半,利用本振信号激励反向并联肖特基二极管对,该二极管对在本振信号的上半周期和下半周期均会导通呈现非线性  $I-V$  曲线,从而达到混频目的.这种混频结构的优点在于:(1)降低了本振频率至射频的一半,本振功率更加容易获得;(2)减少了变频交调和谐波分量,增强了接收信号的线性度;(3)整体接收系统的结构简化,功耗降低. 0.67 THz 谐波混频器的拓扑结构如下图6所示.

### 2.1.1 二极管阻抗计算

由于 0.67 THz 谐波混频工艺并不成熟,同时模

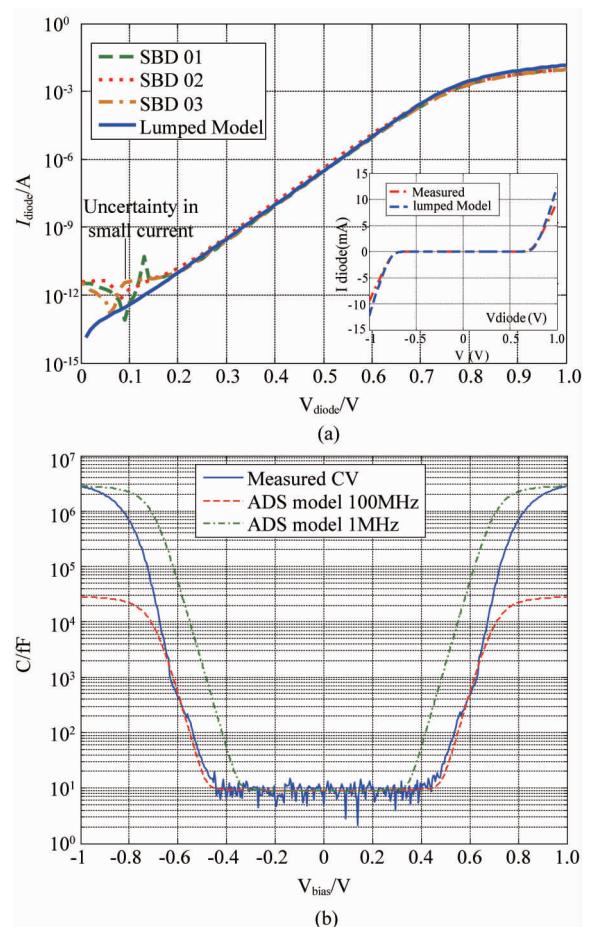
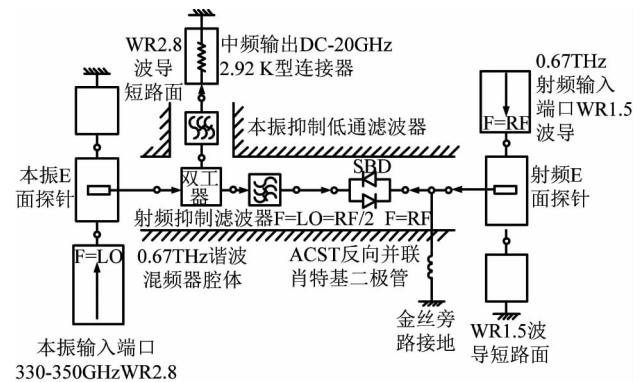
图5 二极管  $I-V$  曲线探针测试结果与模型仿真结果的对比(a),  $C-V$  曲线仿真与实测的对比(b)Fig 5 Simulation and testing curve of  $I-V$  (a), and  $C-V$  (b)

图6 0.67 THz 谐波混频器原理框图

Fig. 6 Circuit topology of the 0.67 THz sub-harmonic mixer

型也未验证,所以设计必须保证宽带性和高容错性最佳.二极管阻抗及其混频特性的计算是基于 ADS 谐波平衡仿真工具进行的,所采用的二极管模型为前文建立的模型.按照图 7 所示的原理图计算二极管的阻抗,图中使用了 4 个 S 参数文件理想滤波器来分配各频段的阻抗,高次谐波阻抗设置为 10

Ohm. 仿真中 RF 频点设置为 671 GHz, LO 频点设置为 335 GHz, 进行 LO 功率扫描(0 ~ 20 dBm), 其仿真过程需要对 RF、LO 和 IF 三个端口进行阻抗仿真, 采用是阻抗匹配实现宽带和高容错性, 通过一系列计算可以得到阻抗: ① 仿真中 RF 端口阻抗设定为 50 Ohm; ② 仿真中 LO 端口阻抗设定为 70 Ohm; ③ 仿真中 IF 端口阻抗设定为 85 Ohm; ④ 仿真中高次谐波端口阻抗设定为 10 Ohm.

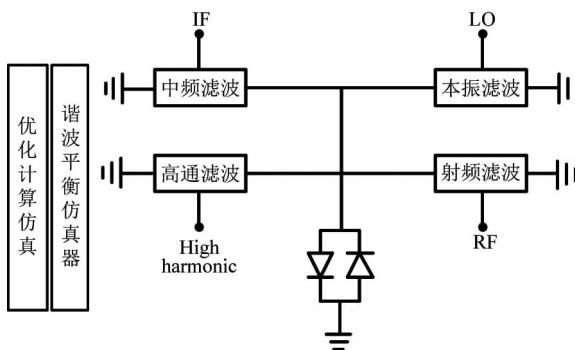


图 7 反向并联二极管阻抗计算原理图

Fig. 7 Calculation of matching impedance at anti-parallel schottky diode

### 2.1.2 谐波混频器理论仿真

针对图 7 类似结构,进行理论仿真,得到图 8 仿真结果,结果显示随着谐波次数增加,变频损耗增加,同时最小变频损耗点所需本振驱动也有相应的增加,这基本符合理论分析。同时看到差距并不明显,这主要有以下几个原因:1. 该结果是在特定阻抗条件下仿真的,保持上述 RF、IF 和 LO 端口阻抗不变,对所有谐波都不是最佳匹配点,存在失配大小的差距;2. 滤波结构为完美全反射,所以本振的各次谐波损耗也相应比实际情况大幅减小;3. 仿真中,并没有考虑二极管散热等问题,驱动功率不可能达到 20 dBm。

### 2.1.3 电磁无源仿真

混频器无源电磁结构按照分段仿真方法进行设计,主要包括:宽带射频输入探针段、射频抑制滤波器段、本振探针双工结构和中频低通滤波器等五个部分。国外混频文献以及国内相关文献都有详细讲述这种仿真过程<sup>[8,13]</sup>,相比较常用的高低阻抗低通滤波器结构,基于 hammer-head 高频谐振的低通滤波器结构具有高抑制、尺寸小等特点,利于减短 RF 抑制滤波器和 LO&RF 抑制滤波器集成在同一石英基片电路板上带来的基片过长的难题。无源结构整体仿真如图 8 所示,其中关键的结构就是尺寸较小的 Hammer-head 滤波器,以本振端口的滤波器为例,进

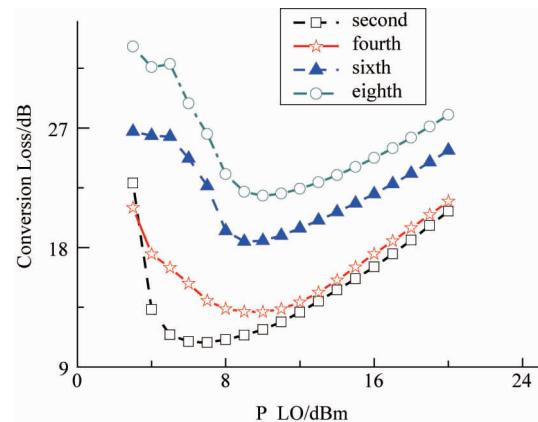


图 8 谐波混频变频损耗与本振功率和諧波次数的关系  
Fig. 8 Conversion loss vs power of LO and harmonics

行了等效电路分析主要是由  $\pi$  和 T 型低通滤波器级联组成。

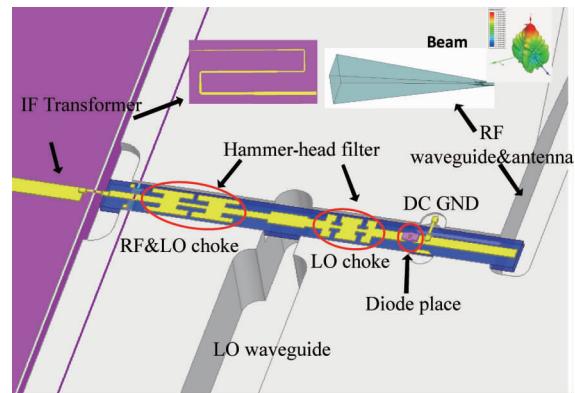


图 9 0.67 THz 次谐波混频器无源结构图  
Fig. 9 Topology of the 0.67THz sub-harmonic mixer

#### 2.1.4 谐波平衡整体仿真

0.67 THz 谐波混频器整体性能仿真与优化依靠电磁三维仿真得到无源结构 S 参数和谐波平衡仿真工具共同协作完成。图 10 所示为谐波平衡的仿真原理图。将无源结构阻抗匹配到  $Z_{RF} = 50 \text{ Ohm}$ ,  $Z_{LO} = 70 \text{ Ohm}$ ,  $Z_{IF} = 85 \text{ Ohm}$ ,  $Z_{Higher} = 10 \text{ Ohm}$ , 在不同本振频率下, 得到仿真结果如图 11 所示。

### 3 组件测试

### 3.1 测试理论

Y因子测试方法：将检测器分别置于高温和常温条件下，测取固定中频链路  $IF = 1 \text{ GHz}$  的功率变化量，联合公式方程算出混频器的变频损耗和噪声温度。已知接收机整体噪声温度存在式关系式：

$$T_{\text{total}} = T_{\text{SHM}} + \frac{T_{\text{IF}}}{G_{\text{SHM}}} , \quad (4)$$

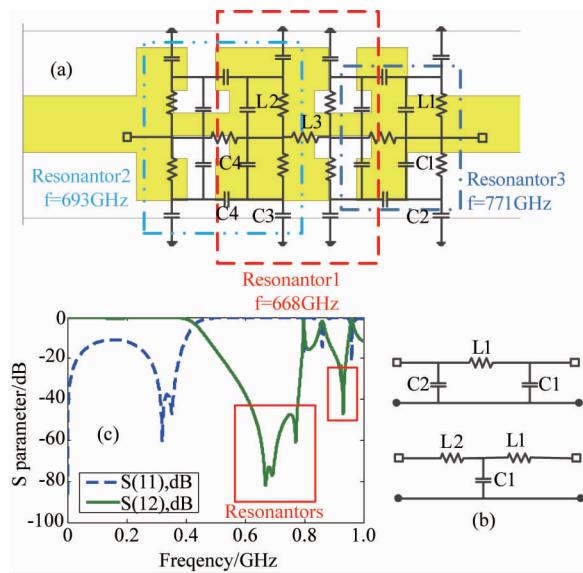


图 10 (a) LO 端口滤波器等效电路,(b) 等效电路单元,(c) 仿真结果

Fig. 10 (a) Schematic of the traditional 3-order stepped-impedance low-pass filter. (b) Equivalent circuit of T and  $\pi$  type low pass which is elementary of (a). (c) Result of this filter's S-parameter

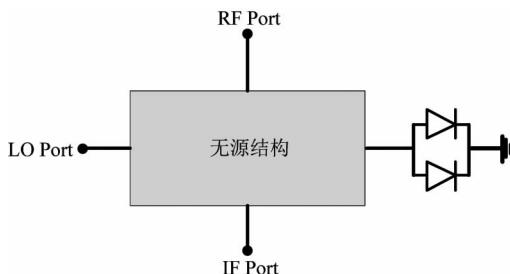


图 11 ADS 谐波平衡整体仿真分析原理图  
Fig. 11 ADS Harmonic-Balance simulation

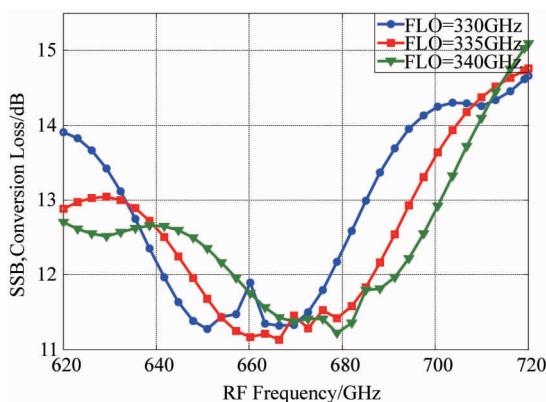


图 12 0.67 THz 谐波混频器不同本振频点下单边带变频损耗频率响应曲线

Fig. 12 Simulation of SSB conversion Loss of the 0.67 THz sub-harmonic mixer

其中,接收机噪声温度  $T_{\text{total}}$  的计算式为:

$$T_{\text{total}} = \frac{T_{\text{hot}} - YT_{\text{cold}}}{Y - 1} \quad . \quad (5)$$

当 IF 链路衰减值为 0 dB 时, 测试得到接收机噪声温度为:

$$T_{\text{total}_0} = T_{\text{SHM}} + \frac{T_{\text{IF}_0}}{G_{\text{SHM}}} \quad . \quad (6)$$

当 IF 链路衰减值为 1 dB(或其他衰减值)时, 测试得到接收机噪声温度为(7):

$$T_{\text{total}_X} = T_{\text{SHM}} + \frac{T_{\text{IF}_X}}{G_{\text{SHM}}} \quad . \quad (7)$$

最后联立该二元一次方程式, 计算得到: 等效噪声温度  $T_{\text{SHM}}$  和混频器增益  $G_{\text{SHM}}$ , 再换算出混频器的变频损耗, 这里测试得到的值均为双边带性能.

### 3.2 测试平台

在以往的研究中, 混频器的变频损耗是通过单音小信号注入的方法获得, 而双边带噪声温度通过 Y 系数法获得. 但这种方法的弊端是混频器的两个重要性能不是在同一 LO 激励状态下获得的, 增大了测试的不确定性. 图 13 提出了一种基于可变中频放大中频链路测试混频器双边带噪声温度和双边带变频损耗的同时测试方法. 这种测试方法对于混频器工作带宽比较宽的情况下, 扫描本振的工作频率点比较大, 测试平台中处理除了采用自动测试控制平台, 通过设计控制软件采用软件控制信号的方式实现测试自动化, 减少测试时间及提高测试灵敏度, 减少人为主观读数风险.

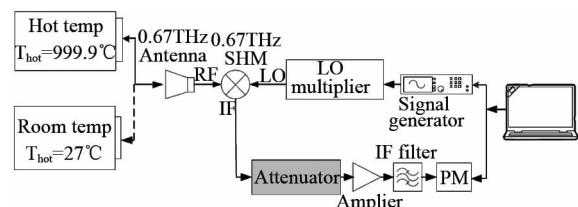


图 13 0.67 THz 谐波混频器测试性能原理框图

Fig. 13 Testing setup for the 0.67 THz sub-harmonic mixer Y-factor

### 3.3 测试结果与分析

图 14 给出 0.67 THz 实物图, 如所示测试结果表明: 0.67 THz 谐波混频器在 665 ~ 715 GHz 工作范围内, 双边带变频损耗小于 16 dB, 且变频损耗最小的点在 13.1 dB@ 685GHz. 仿真结果和测试结果的总体数据趋势是一致的, 两者相差约 3 ~ 4 dB, 但带宽特性变差. 由于 0.67 THz 谐波混频器是实阻抗匹配, 可以看出 0.67 THz 混频器性能指标并不是特别理想, 且工作范围内有波动; 由于装配工艺不精

确,中心工作频率出现上偏现象,中心工作频率由670 GHz 上偏到685 GHz。

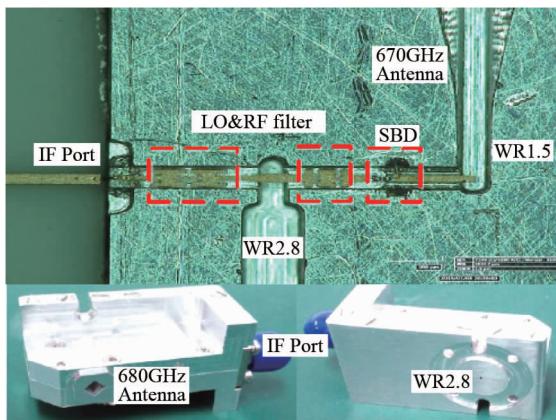


图 14 0.67THz 电路图和实物图

Fig. 14 Photograph of the 0.67THz sub-harmonic mixer

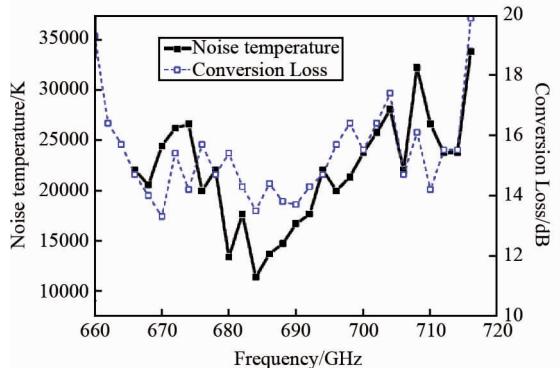


图 15 0.67 THz 混频器测试结果

Fig. 15 Frequency dependence of the noise temperature for the 0.67 THz SHM

表2给出了近年来国内外1THz频率以下的典型谐波混频器研究成果。

**表2 国外于1THz频段以下的典型混频器研究成果对比**  
**Table 2 Results of SHMs working below 1THz**

时间/年	工作频率 /GHz	双边带损耗/dB	本振功率 /mW	技术 /谐波	研究机构
2009	600	<20	-	集成/二次	Germany <sup>[14]</sup>
2008	874 (80~930)	11~20	-	集成/二次 集成/基波	JPL <sup>[5]</sup>
2016	520~620	7	3	集成/二次	JPL <sup>[6]</sup>
2014	313~360	9.8~12.7	4	分立/二次	中物院 <sup>[9]</sup>
2015	430~450	14.7~20	4	分立/二次	中科院 <sup>[8]</sup>
2015	660~710	13~20	6	分立/二次	中物院 This work

## 4 结论

0.67 THz 谐波混频器采用分立器件的方式,基

于一对反向并联肖特基二极管,利用三维电磁仿真和谐波平衡仿真工具结合分析实现;在设计上,采用 Hammer-head 紧凑滤波器和 30 μm 厚度石英基片,不仅成功减小高次模式也将石英电路长宽比从常规 20 缩减至 12.5,增加微组装成功率。测试上,搭建实验室混频器自动测试平台,实现混频器变频损耗和噪声温度同时准确测量。

## References

- Cohn M, Degenford J. E, Newman B A. Harmonic mixing with an antiparallel diode pair [J]. *IEEE Transactions on Microwave Theory and Techniques*, 1975, **23** (8): 667 – 673.
- Schneider M V, Snell W W. Harmonically pumped strip line downconverter[C]. In 4th European Microwave Conference, 1974: 599 – 603.
- Morales F R, Yngvesson K S, Gu D Z. Wideband IF-integrated terahertz HEB mixers: Modeling and Characterization [J]. *IEEE Transactions on Microwave Theory and Techniques*, 2010, **58**(5): 1140 – 1150.
- Stefan D. Vogel. Design and measurements of a novel sub-harmonically pumped millimeter wave mixer using two single planar Schottky-barrier diodes [J]. *IEEE Transactions on Microwave Theory and Techniques*, 1996, **44** (6): 825 – 831.
- Erickson N R. A Schottky-diode balanced mixer for 1.5 THz: 19th international symposium on space terahertz technology[Z]. 2008, 221 – 223.
- Treuttel J, Gatilova L, Maestrini A, et al. A 520-620-GHz Schottky receiver front-end for planetary science and remote sensing with 1070 K – 1500 K DSB noise temperature at room temperature[J]. *IEEE Transactions on Terahertz Science and Technology*. 2016, **6**(1): 148 – 155.
- Bulcha B T, Hesler J L, Drakinskiy V, et al. 1.9-3.2 THz Schottky based harmonic mixer design and characterization: Proceedings of the 45th European Microwave Conference[Z]. Paris, France: 2015.
- ZHAO Xin, JIANG Chang-Hong, ZHANG De-Hai, et al. Design of the 450 GHz sub-harmonic mixer based on Schottky diode[J]. *J. Infrared Millim. Waves*(赵鑫,蒋长宏,张德海,等. 基于肖特基二极管的450 GHz 二次谐波混频器. 红外与毫米波学报). 2015, **34**(3):301 – 306.
- Miao L, Jiang J, Wang C, et al. A 340 GHz sub-harmonic mixer based on planar Schottky diodes: IRMMW-THz[Z]. 2014.
- Page C H. Harmonic generation with ideal rectifiers[J]. *Proceedings of the Ire.* 1959: 1738 – 1740.
- 王家礼,郝延红,孙璐. 微波有源电路理论分析及设计[M]. 2011, 259 – 266.
- Champlin K S E G. Cutoff frequency of submillimeter Schottky-barrier diodes [J]. *IEEE Transactions on Microwave Theory and Techniques*. 1978, **26**(1): 31 – 34.
- CHEN Zhen-Hua, DING De-Quan, XU Jin-Ping. Design of W-band eighth harmonic mixer for broadband operation based on an improved model of Schottky diode model[J]. *J. Infrared Millim. Waves*(陈振华,丁德志,徐金平. 基于肖特基二极管改进模型的W波段宽带八次谐波混频器. 红外与毫米波学报). 2015,**34**(3):315 – 320.