

8mm 集成环形倒扣混频器设计和研制*

程知群 孙晓玮 钱蓉

(中国科学院上海微系统与信息技术研究所, 上海, 200050)

摘要 用 HP-ADS 软件优化设计了 8mm 集成环形倒扣混频器电路, 在射频频率为 35.1GHz, 本振频率为 35GHz 时, 三端口具有良好的隔离特性; 计算机仿真最佳本振功率为 6~15dBm, 变频损耗小于 5dB. 研制了集成倒扣 8mm 混频器芯片面积为 $3 \times 3.75 \mu\text{m}^2$, 实测结果与设计结果吻合较好.

关键词 环形混频器, 仿真, 研制, 倒扣.

DESIGN AND FABRICATION OF 8mm INTEGRATED FLIP-CHIP RING MIXER*

CHENG Zhi-Qun SUN Xiao-Wei QIAN Rong

(Shanghai Institute of Microsystem and Information Technology,
Chinese Academy of Sciences, Shanghai 200050, China)

Abstract 8mm integrated flip-chip ring mixer circuit is designed and simulated with HP-ADS software. The simulated three ports isolation is nicer when RF is 35.1GHz and local frequency is 35GHz. Simulated the best LO power is 6~15dBm with computer, conversion loss is less than 5dB. 8mm integrated flip-chip ring mixer with chip size $3 \times 3.75 \mu\text{m}^2$ is fabricated. Measured results are almost consistent with simulated results.

Key words ring mixer, simulation, fabrication, flip-chip.

引言

微波毫米波混频器是通信、雷达系统的微波接收机以及很多微波毫米波测试设备所不可缺少的组成部分, 二极管混频器由于噪声低、稳定性好特别是频率高等特点使其在毫米波与亚毫米波混频器中广泛应用^[1~4], 其中平衡混频器又较单端混频器性能明显改善, 主要表现在: (1) 噪声系数较好, 因为平衡结构, 可以抑制来自本振的相位噪声; (2) 本振功率要小. 平衡混频器的电路结构形式很多, 其中应用较多的有 3dB 电桥平衡混频器和环形平衡混频器等结构形式. 在毫米波段, 由于波长较短, 对 3dB 电桥结构来说, 每臂可能太短且太宽, 使电桥难于实现; 而对环形结构来说, 环的特性阻抗高, 微带线窄, 环的周长长, 因此, 制造误差和设计误差都较小. 本文选择环形桥结构平衡混频器, 用 HP-ADS 软件对

环形电桥以及射频、本振和中频三端口匹配电路进行了优化设计. 在射频频率为 35.1GHz, 本振频率为 35GHz 时, 三端口具有良好的隔离度, 端口的反射系数较小, 变频损耗小于 5dB, 最佳本振功率 6~15dBm, 1dB 压缩点输入功率为 12dBm; 实际研制了芯片面积为 $3 \times 3.75 \text{mm}^2$.

1 电路设计及其优化

图 1 是环形混频器结构示意图, 整个环的周长为 $1.5\lambda_g$, 各臂的特性阻抗 $Z = 2^{1/2}Z_0$ ($Z_0 = 50\Omega$), 电路设计的 RF 中心频率为 35.1MHz, 输出中频为 100MHz; 图中两个混频器支路放置在圆环的内部, 这种安排使两个混频管距离相互靠近, 从而可共用一个扇形线短路器构成微波接地, C 点为背面通孔直流接地点.

中频功率由环形电桥的 A 点引出, 该点正好和本

* 国家 863 (批准号: 20002AA135270) 资助项目
稿件收到日期 2002 - 11 - 27, 修改稿收到日期 2003 - 04 - 16

* The project supported by the National 863 program (No. 2002AA135270)
Received 2002 - 11 - 27, revised 2003 - 04 - 16

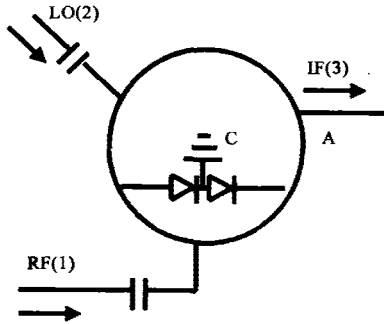


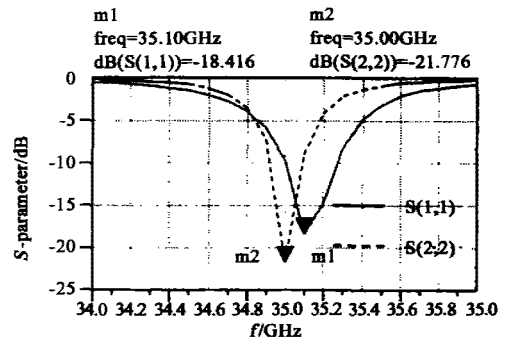
图1 环形混频器结构
Fig.1 Configuration of ring mixer

振端口及信号端口各相差半波长,因而都呈隔离状态.为了进一步改善信号和本振至中频的隔离,在中频引出端用了一段 $\lambda_g/4$ 高阻抗微带线.此电路不仅结构紧凑,而且很好地解决了中频引出端与信号(或本振)输入端的电路交叉问题,便于集成工艺实现.

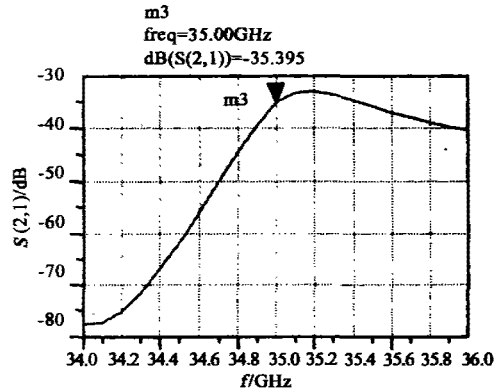
采用 ADS 软件对电路中各参数进行优化.优化的参数目标为射频(RF)和本振(LO)端口的信号反射尽可能小,变频损耗尽可能小,但两者又是相互矛盾的,因此优化时必须根据设计要求综合考虑.由图 2(a)知,射频和本振端口的回波损耗较小,射频输入端口在频率 35.1GHz 时, $S_{11} = -18.416\text{dB}$,本振输入端口在频率 35GHz 时, $S_{11} = -21.776\text{dB}$;由图 2(c)知,在 RF 功率为 -10dBm ,LO 功率为 10dBm 时,得到的中频功率为 -14.176dBm ,即混频器变频损耗为 4.176dBm ,因此,从优化结果看,端口反射系数和变频损耗都是比较理想的.射频和本振端口的隔离度也较高(如图 2(b)),在频率 35GHz 下, $S_{21} = 35.395\text{dB}$.图 3 给出了混频器中频输出功率随本振功率的变化曲线,可以看出,不同的本振功率中频输出功率不同,特别是当本振功率大于 15dBm 时,中频输出功率迅速下降,仿真结果表明,本振功率在 $6 \sim 15\text{dBm}$ 范围内,输出功率最大,这就确定了混频器的最佳本振功率在 $6 \sim 15\text{dBm}$ 之间.图 4 给出了混频器中频输出功率随信号输入功率的变化曲线,信号输入功率小于 10dBm 时,中频输出功率随信号输入功率线性增加,当信号输入功率为 15dBm 时,中频输出功率饱和,图中可以看出, 1dB 功率压缩点的输入功率为 12dBm .

2 集成倒扣混频器研制

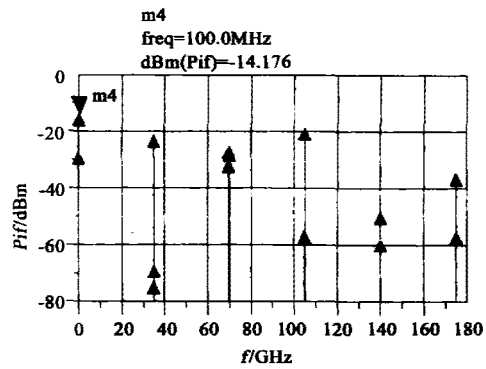
混频器采用半绝缘材料 GaAs 为基片,用半导



(a)



(b)



(c)

图2 RF 和 LO 两端口的 S 参数仿真值和混频器输出频谱
Fig.2 S parameter simulated results of both RF and LO ports and output spectrum of mixer

体微细加工技术研制芯片,混频二极管与电路之间采用倒扣技术连接,当芯片的尺寸小于倒装机吸孔尺寸时,普通倒装工艺无法进行.我们研究了一种特殊的工艺方法,解决了微小芯片倒装工艺技术.研制的混频器芯片面积为 $3 \times 3.75\text{mm}^2$,图 5 是研制的混频器实物照片.

3 结果与分析

混频器芯片的测试是在 Cascade Microtech 的微探针台上进行.3 路信号输入分别用 CPW 探针引入,信号源采用 HP-8722D 矢量网络分析仪,本振采用自

表 1 混频器测试结果
Table 1 Testing result of mixer

器件类别	信号		本振		中频		变频损耗 (dB)
	频率 (GHz)	* 功率 (dBm)	频率 (GHz)	* 功率 (dBm)	频率 (GHz)	* 功率 (dBm)	
样品	35.1800	-27	35.0162	15	163.8	-33.2	6.2
1 号	35.1800	-27	35.0158	15	112.2	-33.5	6.5
	35.1800	-27	35.015	15	235.0	-33.1	6.1
样品	35.1500	-27	35.0138	15	136.2	-33.2	6.4
2 号	35.1000	-27	35.0136	15	86.40	-33.5	6.9
	35.2000	-27	35.0146	15	185.4	-33.1	6.6
样品	35.1800	-27	34.9444	15	235.6	-33.4	6.2
3 号	35.1200	-27	34.9478	15	172.20	-33.1	6.1
	35.0800	-27	34.8510	15	129.0	-33.2	5.17

* 表中的信号功率扣除了连接电缆、探针和转换头的损耗后的数值

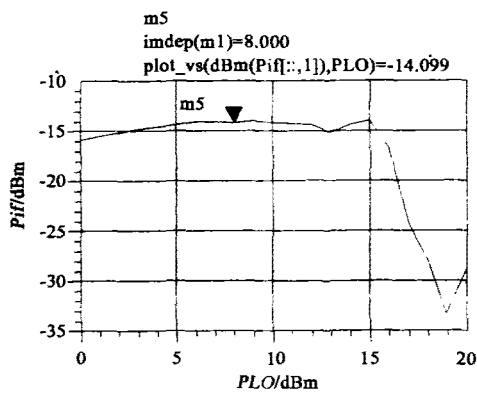


图 3 中频输出功率随本振功率的变化曲线
Fig. 3 Middle frequency output power as a function of LO power

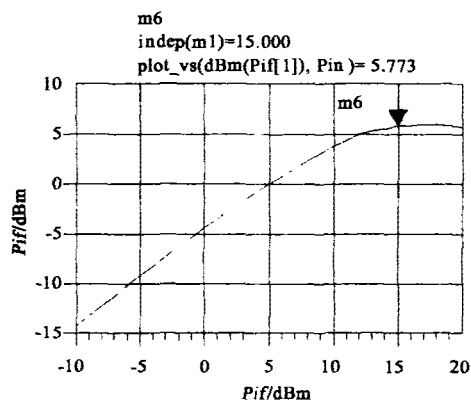


图 4 中频输出功率随输入功率的变化曲线
Fig. 4 Middle frequency output power as a function of RF power

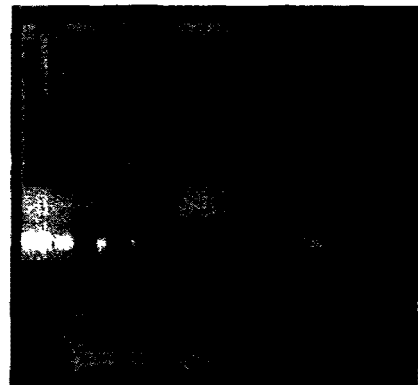


图 5 混频器照片
Fig. 5 Picture of mixer

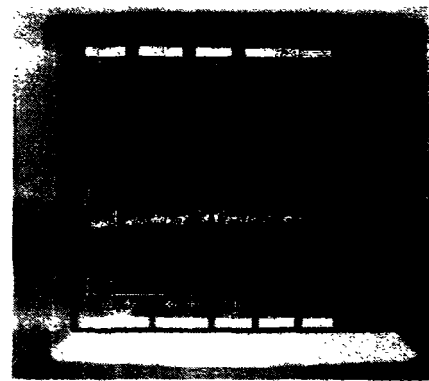


图 6 混频器中频输出频谱
Fig. 6 Output IF spectrum of mixer

行开发的 35GHz 振荡器作为本振信号,通过衰减器来控制本振功率的大小.用 HP-8563 频谱分析仪显

示输出信号频谱,HP-E44198EPM 功率计测试功率.分别对 3 个样片进行了测试,结果列于表 1 中.

测试在室温下进行,测量中固定本振频率、本振功率以及信号功率,通过改变信号频率,测出不同中频的输出功率大小.图6是混频器频谱分析仪测试典型照片.

表1的结果可以看出,混频器的变频损耗均小于7dB,对8mm混频器来说应该说是比较理想的,但比ADS软件仿真的结果要大.可能的原因有:一是实际研制的混频器直流接地采用了压金丝的方法引出接地,而没有用通背孔的方法接地,可能影响变频损耗;二是微波探针与混频器的接触损耗比我们实际计算的大.

4 结语

采用ADS软件对8mm集成环形倒扣混频器电路进行了优化、设计和工艺加工.实测结果为在35.1GHz的信号输入,中频为100MHz,变频损耗小于

7dB,各端口隔离良好,最佳本振功率为12dBm,与软件优化结果吻合较好.

REFERENCES

- [1] Kaleja Martin M, Herb Arnold J, Rasshofer Ralph H, *et al.* An I-Q mixer at 76.5GHz using flip-chip mounted silicon schottky diodes. *IEEE MTT-S International Microwave Symposium*, 2001, 3: 1653—1656
- [2] Hesler Jeffrey L, Hai Kai, He Song, *et al.* A fixed-tuned 400GHz subharmonic mixer using planar schottky diodes. *In: Tenth International Symposium on Space Terahertz Technology*, Charlottesville, 1999: 95—99
- [3] Lin C I, Simon A, Rodriguez-Girones M, *et al.* Anti-parallel planar schottky diodes for subharmonically pumped mixer. *1998 Institut für Hochfrequenztechnik*, 1998: 30—32
- [4] Virk R S, Maas S A, Case M G, *et al.* A low-cost W-band MIC mixer using flip-chip technology. *IEEE Microwave & Guided Wave Lett*, 1997, 7(9): 249