

HgTe/CdTe 超晶格的分子束外延生长 和电容-电压谱研究

邱岳明 刘坤 袁诗鑫

(中国科学院上海技术物理研究所, 红外物理国家实验室, 上海, 200083)

摘要 在 p-型 HgTe/CdTe 超晶格材料上制作金属-绝缘体-半导体 (MIS) 结构. 报道了 HgTe/CdTe 超晶格的分子束外延生长、器件制作和测量结果. 研究表明, 比较宽的 CdTe 势垒阻碍了少子 (电子) 到界面的迁移, 在 77 K 强反型区域的低频电容不能达到绝缘层电容, 类似于普通 MIS 器件的高频 $C-V$ 曲线.

关键词 超晶格, 分子束外延, MIS 结构.

引言

HgTe/CdTe 超晶格最早由 Schulman 等^[1]从理论上提出, 与 HgCdTe 材料相比, 具有截止波长容易控制、暗电流小等优点, 因而成为半导体研究的热点之一. 到目前为止, 用分子束外延已经长出晶格质量非常好的 HgTe/CdTe 超晶格^[2], 关于材料特性的研究报道也很多^[2~4], 并且已经成功地用于制作红外探测器^[5,6], 但对 HgTe/CdTe 超晶格表面和界面的研究结果很少^[7]. 众所周知, 在半导体器件中界面的性质对器件性能的影响很大, 有时甚至起决定性作用, 决定界面性能的关键是界面的钝化, 我们用分子束外延生长 CdTe 原位钝化 HgTe/CdTe 超晶格, 获得了比较理想的界面. 对 p 型 HgTe/CdTe 超晶格进行了 X 射线衍射测量, 用差分电容法研究了它的电容-电压 ($C-V$) 特性.

1 实验

HgTe/CdTe 超晶格材料是用沈阳科仪厂研制的 FW-III 型分子束外延系统生长的. 衬底采用 (001) GaAs, 在衬底与超晶格之间外延 $2\mu\text{m}$ CdTe 缓冲层, 超晶格的生长温度为 175°C , 阱宽和垒宽分别设计为 1.5nm 和 6nm , 共生长了 80 个周期, 最后在恒定生长温度下生长 50nm 的 CdTe 保护层. 在生长过程中用反射高能电子衍射仪实时监测生长过程.

霍尔测量显示该材料在 77 K 温度下是 p 型导电, 载流子浓度 $N_a - N_d = 1 \times 10^{17} \text{cm}^{-3}$,

迁移率为 $108 \text{ cm}^2/\text{V}\cdot\text{s}$. 图 1 是该样品的 X 射线衍射 $\theta-2\theta$ 曲线, 从图中能看到多级卫星峰, 表明超晶格具有较高的晶体质量和平整清晰的界面, 由峰间距得到超晶格的周期为 7.4 nm , 与设计参数基本吻合.

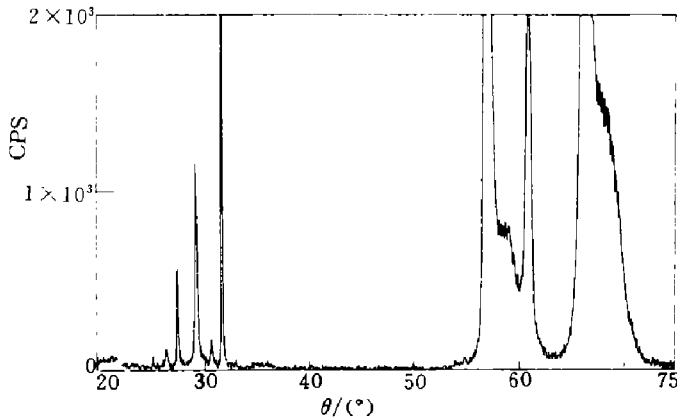


图 1 X 射线衍射 $\theta-2\theta$ 曲线
Fig. 1 X-ray diffraction $\theta-2\theta$ curve of the superlattice

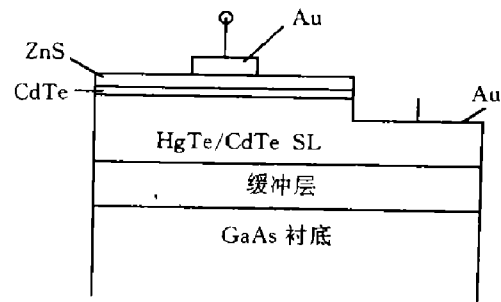


图 2 HgTe/CdTe 超晶格 MIS 结构示意图
Fig. 2 Schematic diagram of the MIS device on HgTe/CdTe superlattice

HgTe/CdTe 超晶格 MIS 结构的制作与 HgCdTe MIS 结构的制作类似. 由于超晶格表面淀积了 50 nm 宽带的 CdTe 层, 无需进行阳极氧化, 所以样品从分子束外延系统取出后可直接在上面淀积 ZnS 介质层, 层厚为 150 nm . 然后进行第一次光刻, 对一部分 ZnS 介质层进行保护, 用盐酸溶液腐蚀未保护的 ZnS 介质层, 再放入 5% 左右的 Br- 甲醇溶液漂去 CdTe 保护膜. 再进行第二次光刻, 刻出金属电极的图形, 蒸上 800 nm 左右的 Au 膜, 形成如图 2 所示的结构. 金属电极的面积为 $1.96 \times 10^{-3} \text{ cm}^2$. 最后将 MIS 器件装入金属杜瓦瓶待测.

2 测量结果与讨论

用差分电容法测量了不同温度下电容随偏压的变化曲线. 图 3 是测试信号频率为 21 Hz 时的 $C-V$ 曲线, 结果表明 77 K 温度下的 MIS 电容在强反型区域不能达到绝缘层电 C_0 , 类似于高频的 $C-V$ 曲线在室温 300 K 时 $C-V$ 曲线才显示出典型的低频特性. 另一个特点是在 77 K 温度下, 正、反向扫描有滞后效应, 通常这种滞后效应发生在高频情形下^[7]. 由正向扫描获得平带电压 $V_{FB} = 0.8 \text{ V}$, 若忽略功函数差, 则对应固定负电荷密度 $= 1.5 \times 10^{11} \text{ cm}^{-2}$, $\Delta V_{FB} = 0.5 \text{ V}$, 如仍认为是慢界面态, 则对应的慢陷阱密度 $= 9.6 \times 10^{10} \text{ cm}^{-2}$.

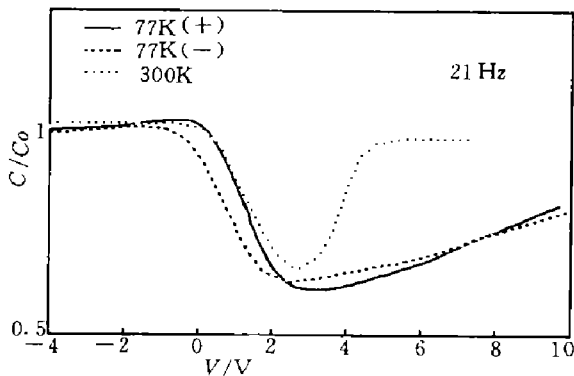


图 3 77 K 和 300 K 的低频 (21 Hz) $C-V$ 曲线 ((+) 代表偏压从负向正向扫描, (-) 代表偏压从正向负反向扫描)

Fig. 3 Low frequency (21 Hz) $C-V$ curves of the MIS structure measured at 77 K and 300 K , (+) represents the gate voltage scanned from negative to positive (forward), (-) represents the gate voltage scanned from positive to negative (backward)

根据 MIS 器件的理论^[8], 稳态条件下表面耗尽区的最大宽度为

$$W_m = \sqrt{4\epsilon_s kT \ln \frac{N_A/n_i}{q^2 N_A}}, \quad (1)$$

式中 ϵ_s 是材料的介电常数, 可用 $15\epsilon_0$ 替代^[7]; N_A 是材料的载流子浓度; n_i 是本征载流子浓度. 把 HgTe/CdTe 超晶格近似为 HgCdTe, 这样, 该样品室温下的表面耗尽区的最大宽度近似为 $W_m = 0.1 \mu\text{m}$, 而超晶格层的总厚度为 $0.62 \mu\text{m}$, 所以 $C-V$ 测量反映了 HgTe/CdTe 超晶格的界面特性.

令人惊奇的是该 MIS 结构的 21 Hz 的 $C-V$ 曲线类似于普通 MIS 结构的高频 $C-V$ 曲线, 事实上这正是该材料所具有的结构特性引起的. 图 4 是加有正偏压时该 MIS 结构的导带, 对于阱宽 1.5 nm、垒宽 6 nm 的结构, 每个量子阱其实是独立的, 相邻阱中的载流子波函数的交叠可以忽略. 在强反型区域, 电子遂穿 CdTe 势垒的几率非常小, 受势垒阻拦少数载流子(电子)的来源很有限, 表现为 21 Hz 的 $C-V$ 曲线有高频特性, 但随着温度的上升, 有大量的电子-空穴对产生, 此时界面反型层电子大量累积, $C-V$ 曲线才显示低频特性.

另外电子有效质量和界面态也可能起了一定作用, 电子有效质量的增加降低了电子迁移率, 也减小了随穿几率. 大量界面态的存在可能钉扎住费密面, 使界面难以反型, 考虑到原位生长了晶格匹配的宽带 CdTe 层, 界面态比较小, 可以忽略界面态的影响.

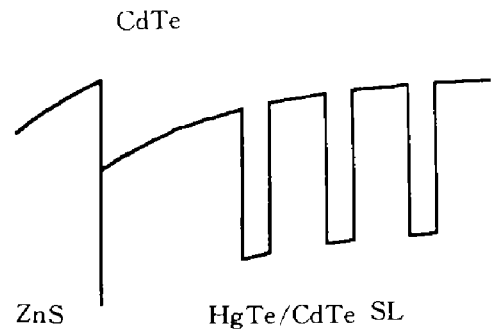


图 4 耗尽状态下的导带示意图
Fig. 4 Schematic structure of the conduction band of the MIS device in depletion

参考文献

- 1 Schulman JN, McGill TC. *Appl. Phys. Lett.*, 1979, **34**:663
- 2 Kraus MM, Regnet MM, Becker CR *et al.* *J. Appl. Phys.*, 1992, **71**:5610
- 3 Hoffman CA, Meyer JR, Bartoli FJ *et al.* *J. Vac. Sci. Technol.*, 1992, **B10**:905
- 4 Reisinger AR, Harris KA, Myers TH *et al.* *Appl. Phys. Lett.*, 1992, **61**:669
- 5 Harris KA, Myers TH, Yanka RW *et al.* *J. Vac. Sci. Technol.*, 1991, **B9**:1752
- 6 Qiu Y, He L, Li J *et al.* *Appl. Phys. Lett.*, 1993, **62**:1134
- 7 Goodwin MW, Kinch MA, Koestner RJ. *J. Vac. Sci. Technol.*, 1988, **A6**:2685
- 8 半导体器件物理, 施敏, 黄振岗译, 北京: 电子工业出版社, 1987. 264

MOLECULAR BEAM EPITAXY GROWTH AND CAPACITANCE-VOLTAGE MEASUREMENT OF HgTe/CdTe SUPERLATTICE

Qiu Yueming Liu Kun Yuan Shixin

*(National Laboratory for Infrared Physics, Shanghai Institute of Technical Physics,
Chinese Academy of Sciences, Shanghai 200083, China)*

Abstract Metal-insulator-semiconductor (MIS) structure were fabricated with p-type HgTe/CdTe superlattice. The MBE growth, device fabrication and measurement results are described. The results show that the wide CdTe barrier impedes the movements of minorities (electrons) to the interface and the low frequency capacity can't reach the insulator capacity at 77 K in the strong inversion region, which is very similar to high frequency $C-V$ curves of ordinary MIS structures.

Key words superlattice, molecular beam epitaxy, MIS structure.