文章编号:1001 - 9014(2017)02 - 0214 - 06 DOI:10.11972/j.issn.1001 - 9014.2017.02.015

基于肖特基变容二极管和改进型 CSMRs 滤波器单级 340 GHz 四倍频器

蒋 均[1,2], 刘 杰[1,2], 石向阳[1,2], 陆 彬[1,2], 邓贤进[1,2], 郝海龙[1], 张 健[1,2*]

(1. 中国工程物理研究院 电子工程研究所,四川 绵阳 621900;
2. 中国工程物理研究院 微系统和太赫兹研究中心,四川 成都 610200)

摘要:在四倍频器设计中首先对二极管进行 *I-V* 曲线、*C-V* 曲线、等离子振荡和趋肤效应等进行计算,完成肖特基二极管电路建模;通过谐波和三维电磁仿真工具优化电路中各次谐波最佳阻抗值;通过引入改进紧凑型悬置微带线震荡器(Compact Suspended Microstrip Resonators (CSMRs))滤波器,成功将二次和三次谐波短路,同时减小长宽比,满足装配条件。实验表明,四倍频在 334 ~ 346 GHz 频段内输出功率均大于 1 mW,最大输出 4 mW,当驱动功率为 100 mW 时,最高效率可达 3%。

关 键 词:太赫兹四倍频器;肖特基二极管;紧凑型;悬置微带震荡器
中图分类号:TN771 **文献标识码**: A

340 GHz frequency one stage quadrupler based on Schottky varactors and CSMRs filter

JIANG Jun[1,2], LIU Jie[1,2], SHI Xiang-Yang[1,2], LU Bin[1,2], DENG Xian-Jin[1,2], HAO Hai-Long[1], ZHANG Jian[1,2*]

(1. Institute of Electronic Engineering, China Academy of Engineering Physics, Mianyang 621900, China;
2. Microsystem and Terahertz Research Center, China Academy of Engineering Physics, Chengdu 610200, China)

Abstract: High frequency and power source is most important for terahtz technology, and multipliers is common electronic way. This quadrupler design is only one stage to avoid impedance mismatches between multipliers. A proposed Schottky diode model improves the accuracy of design, which has considered the behaviors of current voltage (*I/V*), capacitance voltage (*C/V*), plasma resonance, and skin effect. Theoretical analysis was carried out by using harmonic balance simulations programs and three-dimensional finite element simulation tools to find the optimum embedding impedance for a given diode. Compact Suspended Microstrip Resonators (CSMRs) minimize the length/width ratio and make short idlers at the 2nd and 3rd harmonics. The experiment shows: the quadupler works at 325 ~ 351 GHz and output power is above 1mW between 334 GHz and 346 GHz, and the highest efficiency is above 3% with input power of 100 mW.

Key words: terahtz quadrupler, schottky diode, campacted, compact suspended microstrip resonators
PACS: 85.30.Hi, 85.30.Kk, 84.30.Vn, 07.57.Hm

引言

太赫兹波是指频率在 0.3 ~ 3 THz 之间的电磁波,对应的波长为 1 ~ 0.1 mm[1]. 从电磁频谱中可以看出,太赫兹波包含了毫米波、亚毫米波的部分频段,与远红外相重合. 太赫兹波在电磁波频谱中所占

收稿日期:2015- 12- 16,**修回日期**:2016- 12- 13 **Received date**: 2015- 12- 16, **revised date**: 2016- 12- 13
基金项目:国家重点基础研究发展计划("973"计划)(2015CB755406)
Foundation items: Supported by National Basic Research Program of China (973 Program) (2015CB755406)
作者简介(Biography):蒋 均(1987-),男,重庆市忠县人,博士研究生. 主要研究领域为太赫兹倍频混频组件技术研究. E-mail: 000jiangjun@163.com
* **通讯作者(Corresponding author)**: E-mail: zhangjian@mtrc.ac.cn

的特殊位置使其在太赫兹感知成像、太赫兹高速通信和太赫兹雷达等领域都取得非常成功的应用. 至 2015 年,德国 IAF 户外 237.5 GHz 通信演示系统 20 m 通信速率达 100 Gbps[2],移动成像设备例如 Terasense 公司的太赫兹成像系统已面市,在生物成像和光谱分析方面发展同样迅猛,但大规模运用尚需时日,主要原因在于 THz 频段信号产生和接收检测技术未能完全突破,使得 THz 技术的发展远远落后于毫米波及红外,THz 技术的应用潜能还未能充分发挥[3],故此波段常被称为"太赫兹空隙"(terahertz gap).

在太赫兹倍频源发展起来之前,太赫兹频段的超外差接收机均使用气体 FIR 激光为本振,这样的振荡器体积重量大,操作困难,功耗大,且仅在特定频点可用. 而电真空器件工作在强电场/磁场条件下,使用寿命有限. 近年来高电子迁移率三极管(HEMT)和共振隧穿二极管得到极大发展,但是信号质量和稳定性不如肖特基二极管太赫兹源,所以射电天文学中的本振源和矢网扩展件大部分采用该技术.

太赫兹倍频源可以在 0.1 ~ 2.5 THz 频段内提供高频率稳定度、低相位噪声、输出功率从数百毫瓦(0.1THz)到数微瓦量级(2THz)的固态太赫兹源,倍频次数以二次倍频器级联为主. 但是,二次倍频级联方式不仅成本高,体积大且存在前后级失配的风险. 当前 HEMT(基于 GaAs、InP、GaN)、耿式二极管和 IMPATT 振荡器的发展,可以在 80 GHz 下实现 100 mW 以上功率输出,基于这些发展,高次倍频技术优势日渐凸显,结合高次倍频器,可以将频率源轻易的实现至太赫兹频段范围,从而得到一种低噪声全固态的本振源. 文献中对高次倍频少有提及,原因在于随着倍频次数的增加,电路变得复杂,带宽也变窄,但这并不影响其是通信本振源的最佳选择. 1979 年,Tohru Takada 等人第一次报道了 600 GHz 单点四倍频器[5],输出功率为-28 dBm,倍频效率 0.13‰. 随后在 1989 年,Timo J. Tolmunen 报道了一系列关于倍频器的文章,其中包括四倍频器和五倍频器[6-7],其输出频率为 140 ~ 155 GHz,输出功率为 1.5 ~ 2.7 mW.

设计一个 340 GHz 四倍频器主要包括以下内容:研究优化二三次谐波短路回路和超倍频程 CSMRs 滤波器的实现;肖特基二极管建立电模型和热仿真;关注减少 0.50 μm 石英薄膜电路长宽比,减少微组装难度.

1　理论分析和器件建模

基于肖特基变容管四倍频器的效率被二极管的参数、输入功率、偏置电压和各次谐波阻抗值等因素影响,利用二极管的排线性倍频原理,这里重点分析四次谐波产生以及高次谐波倍频理论. 根据 Manley-Rowe 规则[8]分析纯电阻性肖特基二极管很难产生高次谐波,理论值 $\eta_{max} = n^{-2}$,而工作在纯电抗状态下这一比例则可以提升 100%. 实际情况却并非如此乐观,在太赫兹低频段肖特基二极管工作状态包含了电容和电阻两种,一般遵循如下经验式:

$$\begin{aligned} &\mathrm{effic(var)} \approx \frac{1}{n} \leqslant 100\%\ ,\text{var actor} \\ &\mathrm{effic(res)} \leqslant \frac{1}{n^2}, \text{resistive} \end{aligned} \quad , \quad (1)$$

其中 n 表示倍频次数.

但变容二极管倍频器效率随着频率增加就越难达到经验值. 电阻性肖特基二极管产生四次倍频信号较低,原因是在二极管上 V 与电荷 Q 成平方关系,输出最大为二次谐波信号,难产生高次谐波,借助其强的二次非线性,可以利用二次和三次谐波. 四次倍频两个二次谐波或是基波与三次谐波求和. 以此得出在设计电路时必须将二次和三次谐波进行短路处理. 图 1 所示为各次谐波回路对四倍频效率的影响,其中 1-2-3-4 表示将 2 和 3 次谐波短路,1-2-4 表示仅 2 次谐波短路. 采用谐波电路仿真工具 ADS 和三维电磁仿真工具 HFSS 进行联合理论仿真,仿真中加入了本文所述二极管模型,电路其他部分全部采用理想滤波器,其中 $S_{11} = -1$ 为短路,$S_{11} = 1$ 开路,在理论仿真中不同谐波短路和开路就取相应频段 S_{11} 值. 优化阻抗仿真结果发现随着二次和三次谐波短路结构减少效率下降.

四倍频器设计用到了两个肖特基器件,每个器件有三个肖特基结,建模的初始条件为每个器件上的三个结区具有完全相同的尺寸和电特性,简化串联结构肖特基器件建模,考虑器件整体功能. 模型分为两部分[4,11],第一部分通过二极管三维电磁结构,利用结区插入空气同轴探针替代结区,通过三维电磁场仿真软件模拟肖特基二极管器件结构在太赫兹频段中的寄生参数;第二部分测试得到 I-V 曲线如图 2 所示,利用式(2)进行拟合:

$$\mathrm{In}(I) \approx \mathrm{In}(I_0) + \frac{qV}{nkT} \quad . \quad (2)$$

算出饱和电流以及理想因子,在 I-V 曲线上分别以

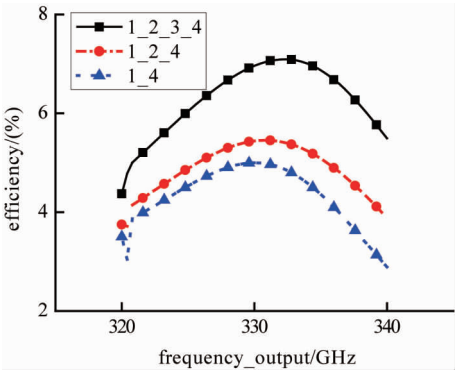

图1 输出电路具有不同回路仿真结果
Fig. 1 Simulated efficiencies for different types of output idlers

$I=10\ \mu A$,$100\ \mu A$,$1\ mA$ 的电压进行差值比可以计算得到 R_s. 结合模型第一部分的三维空气同轴结构,进行模型整体电容仿真,曲线如图2(b)所示,从而计算出整体电容. 计算得到二极管参数:串联电阻为 $R_S=0.05\ \Omega$,饱和电流 $I_o=4\times10^{-16}$ A,理想因子 $n=1.2007$,势垒高度 $V_j=0.84$ V,测量反向击穿电压 $V_{bv}=12.53$ V,结电容 $C_{j0}=28.6$ fF,$M=0.45$. 同时考虑到外延层 $L_i=94.8$ fH,$R_{epi}=1.45\ \Omega$、重掺杂和欧姆接触电阻 $Z_{sp}+Z_c=0.95\ \Omega$ 和边缘效应 $C_d=1.35$ fF,建立如图3所示的完整模型.

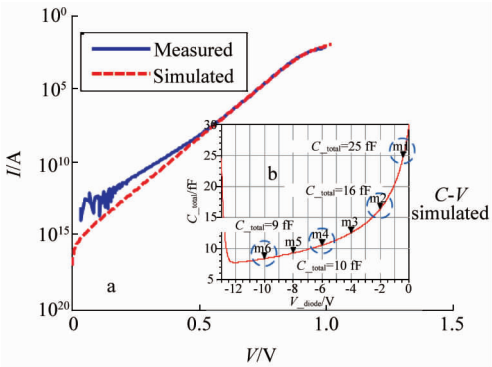

图2 (a)*I-V* 测试以及仿真曲线对比图,(b)*C-V* 曲线 ADS 仿真图
Fig. 2 (a) Measured and simulated *I-V* curves of diode, (b) *C-V* simulation curve of diode model in ADS

2 四倍频器电路结构设计

2.1 整体无源仿真

四倍频器电路主要基于0.5 μm 石英基片和金属腔体设计,设计输出频率为330~350 GHz,图4为无源电路整体仿真图,电路中主要包括 CSMRs 滤波器、输入探针、输出探针和匹配段.

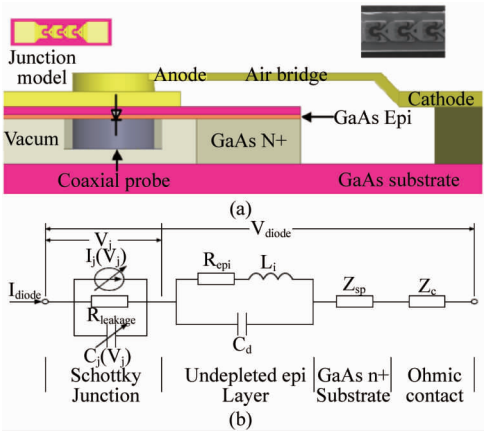

图3 (a)肖特基二极管结区三维图和同轴探针结构,(b)集成电路模型,包括 *I-V*、*C-V* 以及部分高频效应
Fig. 3 (a) 3D pictures of the Schottky junction and structure of the coaxial probe, (b) lumped model for single Schottky junction at high frequency

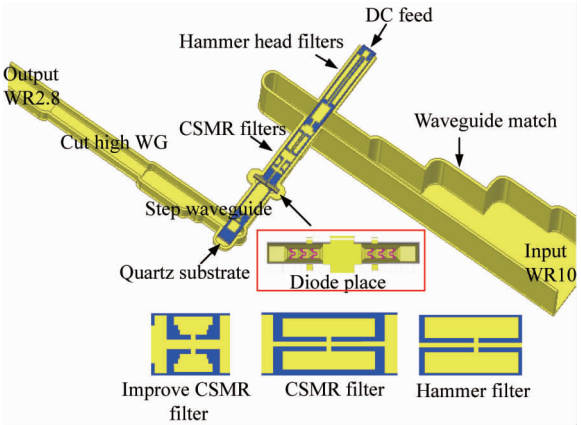

图4 340 GHz 四倍频器无源电路结构图以及二极管和滤波器详细图
Fig. 4 Configuration of 340 GHz quadrupler and detail of diode place and filters

输出结构主要包括了波导匹配台阶,将 WR2.8 波导减宽,用于抑制探针耦合过程中产生高次模式,由于3次谐波仍然处于 WR2.8 截止频率附近,在远离二极管的波导中需要一段减高波导抑制该谐波. CSMRs 滤波器包括一个改进型和一个紧凑型滤波,基于背面无金属0.50 μm 石英基片,两个谐振结构共同实现超过4个倍程的抑制带宽,这一结构长度远小于高低阻抗微带线滤波器,减小了长宽比,增加安装的可靠性. 输入结构采用波导匹配探针的方式,为了减小波导阻抗和石英基片横跨腔体长度,提高装配容错性,DC 滤波器上处理采用 Hammer-head 微带滤波器,相比 CSMRs 滤波器更容易实现,减少

悬置微带长度,减轻悬置微带上翘不平整度.

2.2　CSMRs 滤波器

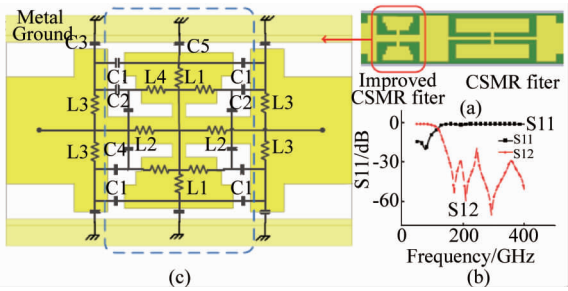

图 5　(a)CSMRs 滤波器仿真结构,(b)输入滤波器仿真结构,(c)改进型 CSMRs 滤波器结构和 L-C 等效电路模型
Fig. 5　(a) Simulated input CSMRs filters, (b) results of input filter, (c) improved CSMRs filters architecture and L-C equivalent circuit

在四倍频器设计中 CSMRs 滤波器是最重要改进部分,输入滤波器电路结构如图 5 所示,包括两个谐振单元. 图 5(b)给出输入滤波器的 S 参数,从图中分析得出该滤波器结构谐振点均在四倍频器的各次谐波附近,从斯密斯圆图可以得到各次谐波阻抗值分别为:40-10i Ohm @ 85 GHz, 0.6 + 5i Ohm @ 170 GHz, 0.75 + 7i Ohm @ 250 GHz 和 60-550i Ohm @ 340 GHz. 不难得出,该结构充分的实现了 2 次和 3 次谐波的短路,同时让阻抗值靠近输入输出频率真正匹配阻抗.

图 4(c)为改进型 CSMRs 滤波器电路结构和等效电路,与紧凑微带共振(CMRs)滤波器相比,接地电容从微带面积与地之间形成大电容变成到金属壁的边缘电容,C_3 和 C_5 接地电容值大大减小. 从谐振频率 $f_0 = 1/(LC)^{1/2}$ 分析,这有利于谐振频率提高,C_1、C_2 和 C_4 主要影响滤波器的抑制度,不必减小微带面积,保证 $L_1 \sim L_4$ 的调节空间,调整 T 型谐振器尺寸,容易改变 $L_1 \sim L_2$ 这两个最为关键的分量,C_1 和 C_2 也随之改变.

2.3　谐波平衡仿真

结合四倍频器无源结构三维电磁仿真结果,联合谐波仿真工具,可以得到组件性能的仿真结果,仿真原理图如图 6 所示. 当偏置电压为 9 V,得到在输入 83 GHz 信号时驱动功率随输入效率关系如图 7 (a) 所示. 当驱动功率为 100 mW 偏置电压 9 V 时,得到最高效率曲线图,如图 7 (b)所示.

由于四倍频器驱动功率相对较高,散热问题尤为重要,在设计电路时必须考虑,否则倍频器工作寿命将会大大缩短,必须控制结区温度在 120 ℃以内[9]. 为了实现这目标,二极管放置处做了如下处理:1)将二极管超过 1/3 长度放置在金属腔体,避免导电胶传热或金带,成为主要散热途径;2)将二极管放置对应的石英基片位置直接接触金属腔体增加散热途径.

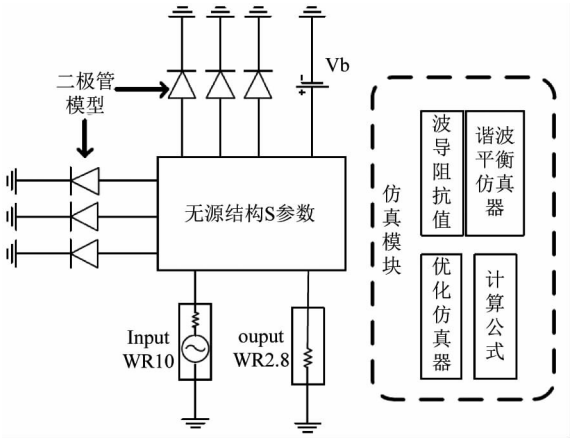

图 6　基于 ADS 的谐波仿真示意图
Fig. 6　Harmonic-Balance simulation in ADS

2.4　噪声分析

肖特基二极管倍频器沿用至今,特别是运用在矢网扩展这一类仪器中,主要它是一个电抗器件,具有良好的噪声特性,加入非常少的噪声. 在雷达和通信中,调相调幅都是常用手段,而肖特基变容二极管串联电阻热噪声和电路损耗热噪声才是主要噪声,因为变容二极管工作状态经过电流很小,可以控制在很小的范围,目前倍频源噪声来源主要分为以下几个部分[12]:第一,对于设计很好的倍频器,串联电阻产生的热噪声占优;第二,如果变容管难以驱动,发生雪崩击穿效应,将会产生较高的散射噪声;第三,载流子在强场下加速,高能下会导致其温度高于附近晶格,从而导致热电子噪声;第四,在强场条件下,因为散射可能导致其从高迁移率能量下散射至低迁移率谷底,这就是所谓的谷间散射;第五,在结区界面会产生低频噪声,通过二极管非线性调制到所需高频,从而产生相位噪声.

通过散热、电路低损的较好设计(目前我们的电路 HFSS 仿真耦合损耗大约在 0.7 dB),避免过度驱动和使用高质量变容管,可以得到将噪声降低到最低. 信噪比恶化完全取决于倍频次数,但影响相当有限,理想相位噪声恶化来源于倍频器除了频率倍增以外,相位同样倍增,所以整个倍频链路的噪声主要取决于低频源的相噪和大功率放大器噪声:

$$\nabla \mathrm{CNR} = 20 \log_{10}(n) \quad . \quad (3)$$

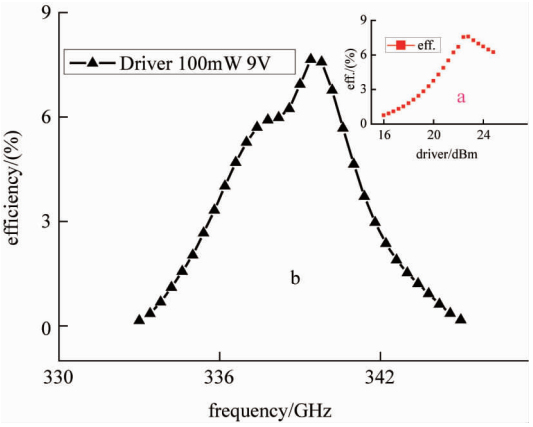

图7 谐波平衡仿真结果(a)不同驱动功率下倍频效率,(b) 100 mW 驱动功率下输出效率随频率的变化
Fig. 7 Results of Harmonic-Balance simulation for efficiency vs driver power (a), and efficiency vs output frequency at 100 mW input (b)

3 测试结果

340 GHz 四倍频实物如图 8 所示,基于预期采用的滤波短路结构,成功将 0.5 μm 的石英基片长宽比从以往的 25 降低至 16,将悬置微带部分从 15 降至 11. 测试分为两部分,首先利用 VDI-Erickson PM4 功率进行功率测试,测试条件为 100 mW 和 200 mW 功率驱动,偏压采用 +7 V,室温开放平台. 测试表明当 200 mW 驱动时可以得到最高 4 mW,当驱动功率增加,至 350 mW 可以将功率推高到将近 7 mW,但存在极大烧毁风险,最终功率测试结果如图 9 所示,四倍频器工作频段为 325 ~ 351 GHz,在 334 ~ 346 GHz 区间,输出功率均大于 1 mW. 第二部分测试是频率测试,从设计部分可以看到,为了避免低频信号泄露,采取了探针和减高波导的方式. 实验中采用两种方式验证输出频率:1)输出波导加入 340 GHz 3dB 带通滤波器,测量发现,信号输出相比之前减少满足 3 dB 关系;2)采用 340 GHz 接收机[10],可以通过接收机下混频信号,计算得到中频频率和实际计算结果相符合. 这两个实验最终可以证明该四倍频确实工作在相应频率且输出功率并无其他谐波泄露 340 GHz 测试平台如图 10 所示,其中包括了两个 PM4 功率计和一个 70 ~ 110 GHz 功率计,一个 W 波段四倍频器,W 波段放大器和 W 波段 10 dB 定向耦合器等. 图中是其中一组数据,功率计显示输入功率-10 dB 耦合为 8.275 mW,即实际驱动功率为 82.75 mW.

340 GHz 在 80 mW 驱动功率下测试得到相应

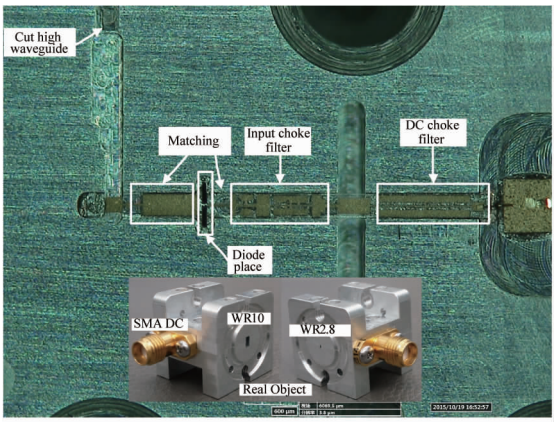

图8 四倍频器电路及实物图
Fig. 8 Photograph and detail of quadrupler

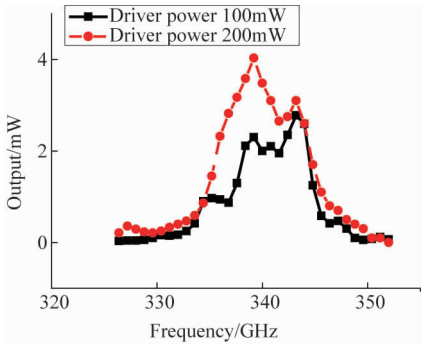

图9 四倍频器在不同驱动功率下输出功率
Fig. 9 Measured output power at frequencies between 310 GHz and 360 GHz with driving power at 100 mW and 200 mW

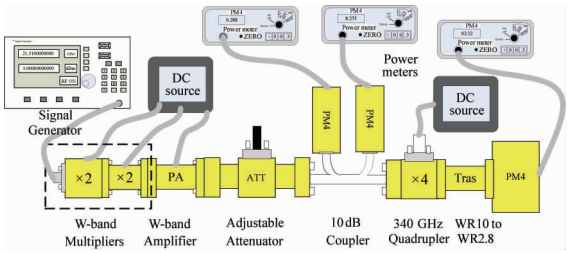

图10 340 GHz 四倍频器功率以及输入 S_{11} 测试平台
Fig. 10 340 GHz quadrupler and S_{11} testing platform

的倍频效率和反射系数如图 11 所示. 和图 9 相比,前级功率并没有完全校准到某一个定值且输入功率不够高,所以两张之间会有一定差距,驱动功率越高输出功率越大,1 mW 带宽越宽. 反射系数计算利用商用 W 波段 10 dB 定向耦合器完成,将反射功率的-10 dB 分量和入射功率-10 dB 分量分别通过功率计测量得到,再通过式(4)计算得到:

$$S_{11} = dB\left(\frac{10P_{\text{reflect}}}{10P_{\text{input}}}\right) \quad , \quad (4)$$

其中,$P_{reflect}$ 为反射-10 dB 耦合功率,P_{input} 为入射-10 dB 耦合功率.

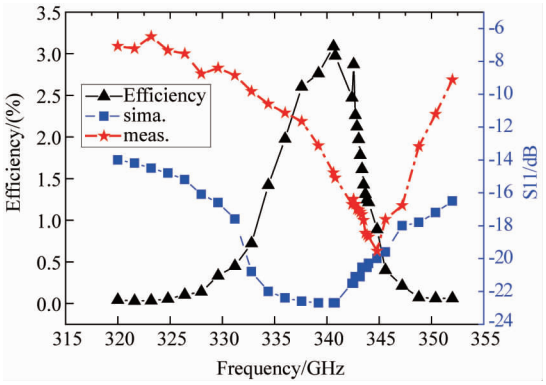

图 11　340 GHz 四倍频在 80 mW 驱动功率下测量结果
Fig. 11　340 GHz quadrupler test relusts at 80 mW driver power

4　结论

表 1 将 340 GHz 四倍频器与国外相似工作进行了对比,只引用了两篇国外文献,主要原因是四倍频器相关文献较少. 对比结果表明,在 300 GHz 以上的频段,该倍频器性能优异. 实验表明,驱动功率加大,倍频器[13]的输出功率进一步增加,当前级功率推至最高的 350 mW 时,最大可以达到 7 mW,这完全可以运用在 670 GHz 通信等系统中,为 679 GHz 谐波混频器提供本振功率. 同时,该四倍频器研究工作,也提出了一种超越 5 倍程的 CSMRs 低通滤波器结构,成功实现 2 ~ 3 次谐波短路,降低石英基片电路的长宽比,提高电路的容错性,将微组装安装工艺对组件的影响进一步降低. 最终,四倍频器工作频段为 325 ~ 351 GHz,在 334 ~ 346 GHz 区间,输出功率均大于 1 mW.

表 1　国外相似工作结果比较
Table. 1　Comparison with resemble works

Year	Output Freq.	Max Output	Max Eff.	Paper
1989	140 ~ 155 GHz	2.7 mW	10 %	[6]
1979	589 GHz	-1.6 μW	0.13 ‰	[5]
2015	332 ~ 345GHz	7 mW	4.2 %	This work

致谢

该工作是在中国工程物理研究院电子工程研究所以及太赫兹研究中心的帮助下完成,同时得到国家重点基础研究发展计划(“973”计划) No. 2015CB755406 的支持.

References

[1] Jones G A, Layer D H, Osenkowsky T G. *National association of broadcasters engineering handbook*[M]. Taylor and Francis. ISBN 1136034102, 2007.

[2] Koenig S, Lopez-Diaz D, Antes J, *et al*. Wireless sub-THz communication system with high data rate[J]. *Nature Photonics Letters*. 2013: 1 - 5.

[3] Armstrong C M. The truth about terahertz[J]. *Spectrum, IEEE*. 2012, **49**(9): 36 - 41.

[4] Champlin K S. Cutoff frequency of submillimeter Schottky-barrier diodes[J]. *IEEE Transactions on Microwave Theory and Techniques*, 1956, **26**: 31 - 34.

[5] Takada T, Ohmori M. Frequency triplers and quadruplers with GaAs Schottky-barrier diodes at 450 and 600 GHz[J]. *Microwave Theory and Techniques, IEEE Transactions on*, 1979, **27**: 519 - 523. .

[6] Tolmunen J T, Răisănen A V. An efficient schottky varactor frequency multiplier at millimeter waves part III: quadrupler [J]. *International Journal of Infrared and Millimeter Waves*, 1989, **10**(4): 475 - 504.

[7] Tolmunen J T. An efficient schottky varactor frequency multiplier at millimeter waves part IV: quintupler[J]. *International Journal of Infrared and Millimeter Waves*. 1989, **4**(10): 505 - 518.

[8] Chester H P. Harmonic generation with ideal rectifiers[J]. *Proceedings of the IRE*, 1959, pp: 1738 - 1740,.

[9] Aik Y T, Schlecht E, Lin R, *et al*. Electro-thermal model for multi-anode Schottky diode multipliers[J]. *IEEE Transactions on Terahertz Science and Technology*, 2012, **3**(2): 290 - 298.

[10] Wang C, Lu B, Lin C X, *et al*. 0.34-THz Wireless Link Based on High-Order Modulation for Future Wireless Local Area Network Applications[J]. *IEEE Transactions on Terahertz Science and Technology*, 2014, **4**(1): 75 - 85.

[11] JIANG Jun, ZHANG Jian, DENG Xian-Jin, *et al*. 340 GHz frequency multipler without matching circuit based on Schottky diodes[J]. *Infrared and Laser Engineering*(蒋均,张健,邓贤进,等. 340 GHz 基于肖特基二极管未匹配电路倍频源,**红外与激光工程**)2014: **43**(12): 4028 - 4034.

[12] Maas S A. *Nonlinear microwave and RF circuits*[M]. Second Edition ed. Boston London: ARTECH HOUSE, 2003: 366 - 371.

[13] JIANG Jun, HE Yue, WANG Cheng, *et al*. 0.67 THz sub-harmonic mixer based on Schottky diode and hammer-head filter[J]. *Journal of Infrared and millimeter Wawse*(蒋均,何月,王成,等. 基于 Schottky 二极管和 Hammer-head 滤波器的 0.67 THz 二次谐波混频器. **红外与毫米波学报**),2016,**35**(4): 418 - 424.