

文章编号: 1672-8785(2016)07-0023-06

高精度多波束激光雷达时间间隔 并行测量技术研究

吴 嗣^{1,2,3} 郭 颖^{1,2 *} 李 铭^{1,2} 黄庚华^{1,2}

(1. 中国科学院上海技术物理研究所, 上海 200083 ;

2. 中国科学院空间主动光电技术重点实验室, 上海 200083 ;

3. 中国科学院大学, 北京 100049)

摘 要: 基于延迟线内插原理, 设计了一种基于 FPGA 的多路时间间隔并行测量方法。该方法可以解决多波束激光雷达的同时测量问题, 其通道可达 52 波束。本文系统主要由脉冲整形电路、测量电路以及数据处理模块等组成。实验结果表明, 各通道的综合测时均方差范围为 59.55 ~ 70.06 ps, 各通道平均值的均匀性为 446.8 ps, 一致性误差较小。由于具有性能稳定、精度高、体积小以及使用方便等优点, 该系统可以为高精度多通道信息获取技术在多波束机载激光雷达中的广泛应用提供技术基础。

关键词: 线阵; 激光雷达; 多路时间间隔; 延迟线内插; FPGA ; 高精度

中图分类号: TN958.98 **文献标志码:** A **DOI:** 10.3969/j.issn.1672-8785.2016.07.004

Research on High Precision Time Interval Parallel Measuring Technology of Multi-channel Lidar

WU Si^{1,2,3}, GUO Ying^{1,2 *}, LI Ming^{1,2}, HUANG Geng-hua^{1,2}

(1. Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 200083, China;

2. Key Laboratory of Space Active Opto-electronics Technology, Chinese Academy of Sciences,

Shanghai 200083, China; 3. University of Chinese Academy of Sciences, Beijing 100049, China)

Abstract: A multi-channel time interval parallel measuring method based on FPGA is designed on the basis of the principle of delay line interpolation. This method can be used to solve the parallel measuring problem of a multi-channel lidar with up to 52 channels. The system in this paper mainly consists of a pulse shaping circuit, a measuring circuit and a data processing module etc. The experimental results show that the average variance of each channel is in the range 59.55 ps to 70.66 ps. The uniformity of each channel's average value is 446.8 ps. The consistency error is small. Because of the advantages of stability, high precision, small volume and easy use, the system can provide technical basis for the wide application of high precision multi-channel information acquisition technology in airborne multi-beam lidars.

Key words: linear array; lidar; multi-channel time interval; delay line interpolation; FPGA; high-precision

收稿日期: 2016-04-07

基金项目: 中国科学院微小卫星重点实验室开放研究基金

作者简介: 吴嗣(1990-), 男, 江西宜春人, 硕士研究生, 主要从事激光雷达和激光测距等方面的研究。

* 通讯作者: E-mail: guoying@joec.ac.cn

被测时间 T 由开始信号上升沿到时基信号最近上升沿之间的 ∇T_1 、结束信号上升沿到时基信号最近上升沿之间的 ∇T_2 以及通过脉冲技术法得到的参考时钟整数部分 nT_{clk} 等三部分组成:

$$T = \nabla T_1 + nT_{clk} - \nabla T_2 = nT_{clk} + (\nabla T_1 - \nabla T_2) \quad (1)$$

式中, T_{clk} 为参考时钟周期。如此便可将时间间隔 T 分为周期的整数部分 nT_{clk} 和周期的小数部分 ∇T_1 及 ∇T_2 。 nT_{clk} 可通过计数器直接测得(粗略部分)。其次是采用时间插值法对非整数部分 ∇T_1 和 ∇T_2 进行精确测量。

随着现代半导体工艺的迅猛发展,大规模延迟器件的集成已成为可能,国际上针对高精度时间测量的研究工作也逐渐开始转向延迟线内插技术。基于延迟线内插技术的时间测量电路主要是由一组相同的延迟器件构建而成的延迟“线缆”。其中每一个延迟器件的输出均被“抽头”至一个触发器上。图 3 所示为延迟线内插技术的基本结构^[5]。

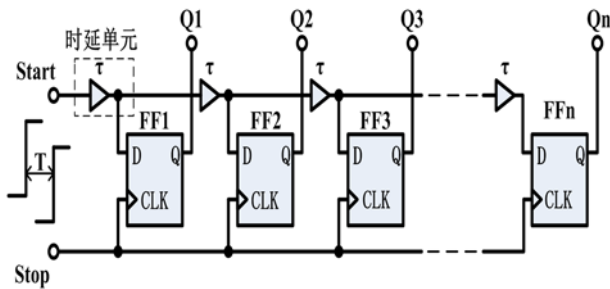


图 3 延迟线内插技术的基本结构

采用延迟线内插技术能够实现优于 200 ps 的综合测时精度,在达到高精度的同时,提高了时间测量系统的可配置性。

1.2 在 FPGA 内部实现延迟线内插 TDC

基于时间内插的方法有很多种,内插形式及结构也多种多样。由于数字集成电路和半导体技术的飞速发展, FPGA 逻辑器件具有特殊的硬件结构和较小的逻辑门延时,因此利用 FPGA 内部的逻辑结构组成抽头延迟线以实现高精度时间测量,已经成为了一种研究趋势^[6]。本文采用

的方案是基于两个单片 FPGA (Xilinx VIRTEX-IV LX80) 完成的。该系列 FPGA 的基本逻辑单元是可配置逻辑模块 (Configurable Logic Block, CLB)。每个 CLB 中有 4 个 SLICE, 每个 SLICE 都具有进位链 CIN 和 COUT, 在 FPGA 内排成两列;从 CIN 到 COUT 的时延很短,精度较好,所以可用作抽头延迟链的延迟单元。

为了获取最高的时间分辨率,通过对 FPGA 的内部结构进行分析,可以采用以下延迟单元方案来实现抽头延迟线: (1) 以 CLB 为延迟单元; (2) 以 SLICE 为单元; (3) 以 SLICE 内部的 MUX 为单元。本文以单个 SLICE 内部的 MUX 作为主要延迟器件(见图 4), 将一个 SLICE 分成两个延迟单元;利用软件约束控制延迟链的位置并将其串联起来,然后将激光的主波或回波时间作为单个进位链延迟线的输入;在单个 SLICE 内可以实现两个延迟单元,利用时钟信号对延迟线上的传输信号进行采样,并将数据锁存至寄存器内。因此,基于进位连线构成的延迟线不仅单元时延小,而且结构紧凑、实现简单,所以是实现高精度时间测时的首选。

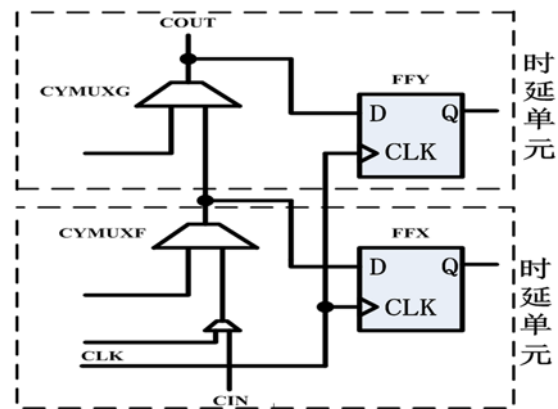


图 4 在单个 SLICE 内实现延迟单元

1.3 系统方案的实现

图 5 为基于 FPGA 的 TDC 系统的结构框图。该系统由脉冲整形电路、测量电路(粗计数电路和精测量电路两部分)以及数据缓存模块构成。其基本原理如下: FPGA 外部的各路事件信号通过 52 通道的脉冲整形电路整形后, 经过 FPGA 内部的延迟单元, 并通过测量开始信号与

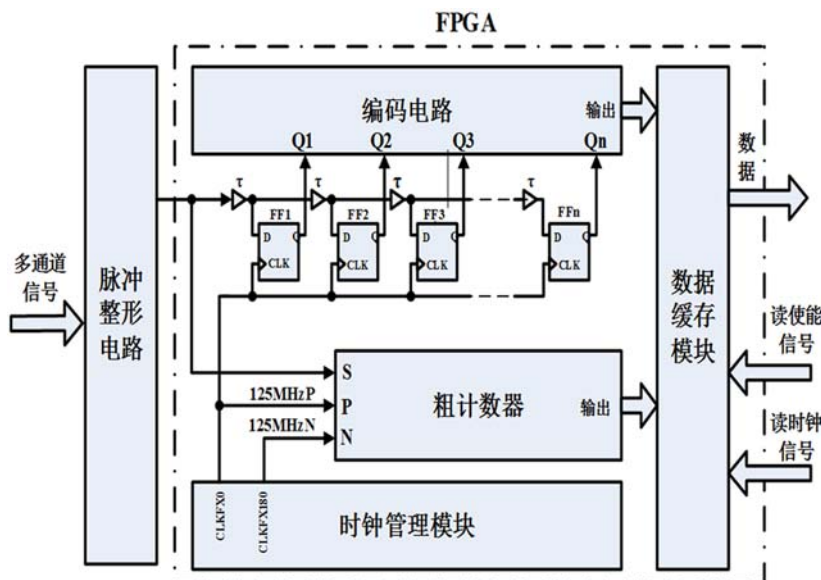


图 5 基于 FPGA 的 TDC 系统的结构框图

结束信号之间经过多少个时钟周期得到粗测量的时间；通过延迟单元量化得到小于时钟信号的精密时间间隔；为了便于读写，采用 FIFO 保存数据，并通过 FPGA 内部的存储模块 IP 核实现 FIFO；FPGA 通过 RS232 串口与外部进行数据传输。采用脉冲整形电路的目的是为了提高系统接口的兼容性，同时优化外部信号的质量，使输入信号满足 FPGA 内部逻辑的需求。为了实现严格的时序，精密时间测量与粗测时间测量必须同时进行。在高速信号中，由于时基不是远远大于信号延迟时间，精准地分析芯片内部连线必不可少，以使内部延时保持一致，进而减小误差。

利用 FPGA 内部的丰富资源，采用“粗”和“细”两种测量方法相结合的方式时间间隔测量。在获得高精度的同时，这样做不仅可以得到较大的测量范围，而且还可以消除模拟法的时间模糊。稳定的内部时钟可以通过 FPGA 内部的时钟管理器和锁相环获得。图 6 所示为本文最终基于 FPGA 设计和研制的时间测量电路。

2 实验及数据分析

本文采用美国斯坦福研究系统公司生产的 DG535 型数字延迟脉冲发生器作为标定源。该仪器可产生 4 通道独立延迟，其延迟精度为 5 ps，

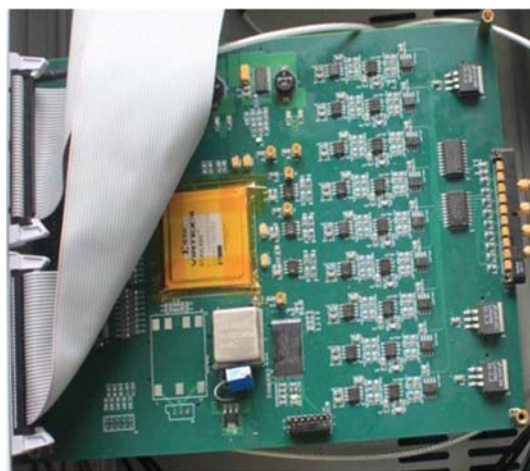


图 6 基于 FPGA 的 52 通道时间测量电路

RMS 抖动小于 100 ps，最大延迟为 1000 ns，最大触发频率为 1 MHz，且输出幅值和偏置电压可调。在测试过程中，由 DG535 型数字延迟脉冲发生器的两个不同通道来模拟脉冲激光测距中的 Start 和 Stop 信号。实验中，对同一通道进行多次测量后得到了一组测量值。以平均值代表真实值，并求其均方差值：

$$\sigma = \sqrt{\frac{\sum_{i=1}^n (x_i - \bar{x})^2}{n}} \quad (2)$$

σ 为精密度的量度指标。在各通道平均值的基础上，探究各通道平均值的均匀性，并以此说明各通道的一致性水平。

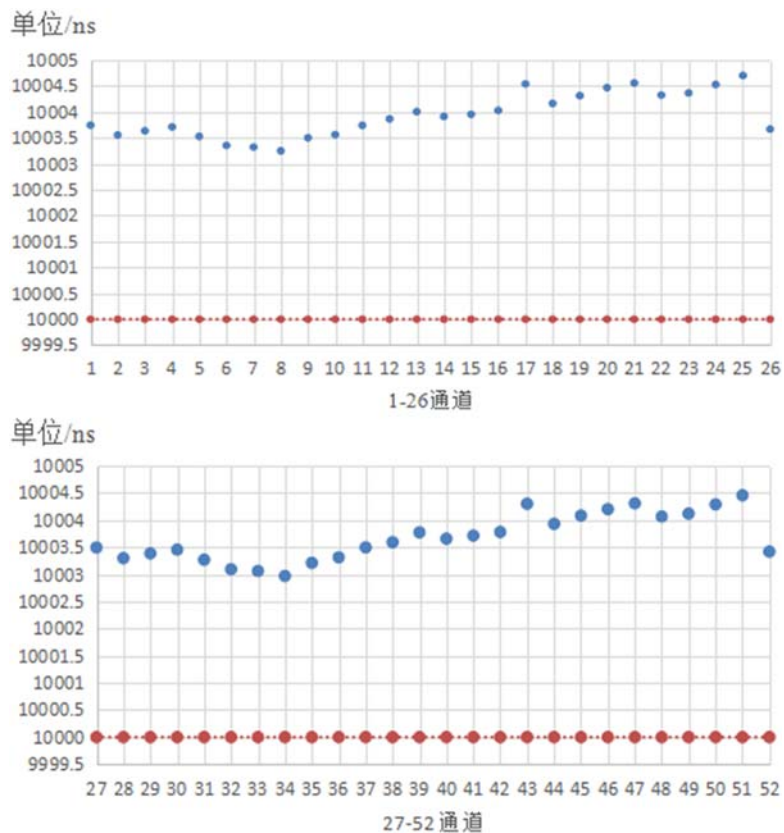


图 7 各通道的平均值

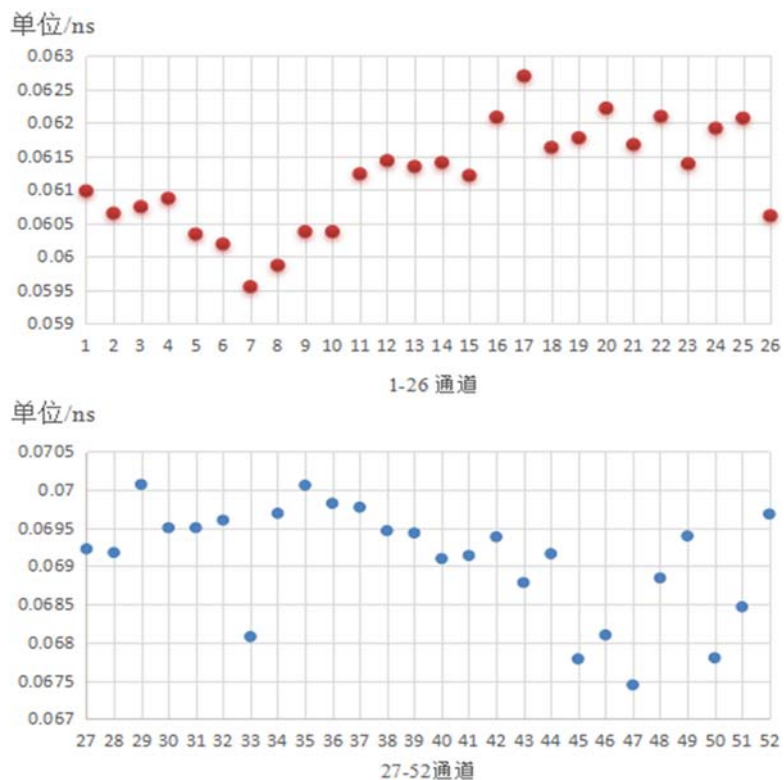


图 8 各通道的均方差值

我们将 DG535 型数字延迟脉冲发生器的输出延迟设置为 $10\ \mu\text{s}$ ，此时相应的实际测量距离为 $1.5\ \text{km}$ ，满足实验室实际所用机载激光雷达的测距范围。图 7 和图 8 所示分别为关于 $10\ \mu\text{s}$ 设定值 (图 7 中底部线条所示) 的平均值和均方差值的统计数据。

从图 8 中可以看出，在设定值 $10\ \mu\text{s}$ 处，各通道的最大均方差值为 $70.06\ \text{ps}$ (1σ)，最小均方差值为 $59.55\ \text{ps}$ (1σ)。综合图 7 和图 8 可知，各通道测时平均值的均方差值为 $446.8\ \text{ps}$ (1σ)，通道的均匀性和一致性均良好。

3 结束语

针对线阵激光雷达同时测量多路脉冲时间间隔的需求，本文提出了一种基于 FPGA 内插的高精度多波束激光雷达时间间隔并行测量技术。实验结果表明，这种时间间隔测量系统的均方差范围为 $59.55 \sim 70.06\ \text{ps}$ ；精度在百皮秒量

级，性能优良；不同通道的测量一致性误差为 $446.8\ \text{ps}$ ；由于应用了集成器件，该系统具有设计简单、体积小等优点，可用于多通道高精度激光测距、多波束机载激光雷达等场合。

参考文献

- [1] 赵一鸣, 李艳华, 商雅楠, 等. 激光雷达的应用及发展趋势 [J]. *遥测遥控*, 2014, **35**(5): 4–22.
- [2] 周国清, 周祥, 张烈平, 等. 雪崩光电二极管线阵激光雷达多路飞行时间并行测量系统研究 [J]. *科学技术与工程*, 2014, **14**(22): 62–67.
- [3] 张金, 王伯雄, 崔园园, 等高精度回波飞行时间测量方法及实现 [J]. *兵工学报*, 2011, **32**(8): 970–974.
- [4] 黄海舰. 基于 FPGA 时间内插技术的 TDC 设计 [D]. 武汉: 华中师范大学, 2013.
- [5] 刘东斌, 曹闹昌, 胡其明. 基于 FPGA 高精度时间间隔测量系统的设计与实现 [J]. *弹箭与制导学报*, 2009, **29**(2): 299–302.
- [6] 杨立涛. 基于 FPGA 的精密时间间隔测量 [D]. 兰州: 兰州大学, 2011.

(上接第 15 页)

参考文献

- [1] Lee E J H, Balasubramanian K, Weitz R T, et al. Contact and Edge Effects in Graphene Device [J]. *Nat. Nanotechnol*, 2008, **3**(8):486–490.
- [2] Mueller T, Xia F, and Avouris P. Graphene Photodetectors for High-speed Optical Communications [J]. *Nature Photonics*, 2010, **4**:297–301.
- [3] Limmer T, Feldmann J, and Da Como E. Carrier Lifetime in Exfoliated Few-layer Graphene Determined from Intersubband Optical Transitions [J]. *Phys. Rev. Lett.*, 2013, **110**:217406.
- [4] Liu T, Cheng C, Liao L, et al. Plasmon Resonance Enhanced Multicolour Photodetection by Graphene [J]. *Nature Commun.*, 2011, **2**:579.
- [5] Furchi M, Urich A, Pospischil A, et al. Microcavity-integrated Graphene Photodetector [J]. *Nano Lett.*, 2012, **12**:2773–2777.
- [6] Tongay S, Lemaitre M, Miao X, et al. Rectification at Graphene-semiconductor Interfaces: Zero-gap semiconductor-based diodes [J]. *Phys. Rev. X*, 2012, **2**(1): 011002.
- [7] An X, Liu F, Jung Y J, et al. Tunable Graphene-silicon Heterojunctions for Ultrasensitive Photodetection [J]. *Nano Lett.*, 2013, **13**:909–916.
- [8] Konstantatos G, Badioli M, Gaudreau L, et al. Hybrid Graphene-quantum Dot Phototransistors with Ultrahigh Gain [J]. *Nat. Nanotechnol.*, 2012, **7**:363–368.
- [9] Chen Y, Wu Q, Ma Y, et al. Plasmon-gating Photoluminescence in Graphene/GeSi Quantum Dots Hybrid Structures [J]. *Sci Rep*, 2015, **5**:17688.
- [10] Ajlani H, Othmen R, Oueslati M, et al. Graphene-capped InAs/GaAs Quantum Dots [J]. *Journal of vacuum science & technology. B*, 2013, **31**:020602.
- [11] Bkakri R, Kusmartseva O E, Kusmartsev F V, et al. Charge Transfer Properties in P3HT:Graphene Capped InAs/GaAs QDs Hybrid Heterostructure for Photovoltaic Application [J]. *Synthetic Metals*, 2015, **203**:74–81.
- [12] Rezgui K, Othmen R, Cavanna A, et al. The improvement of InAs/GaAs Quantum Dot Properties Capped by Graphene [J]. *Journal of Raman Spectroscopy*, 2013, **44**:1529–1533.
- [13] Di Bartolomeo A. Graphene Schottky Diodes: An Experimental Review of the Rectifying Graphene/semiconductor Heterojunction [J]. *Physics Reports*, 2016, **606**:1–58.