

文章编号: 1672-8785(2015)05-0016-05

用于列 ADC 电路的斜坡发生器设计

周 廉^{1,2} 宋伟清^{1,2} 白 涛^{1,2}

(1. 中国科学院上海技术物理研究所中国科学院红外成像材料与器件
重点实验室, 上海 200083; 2. 中国科学院大学, 北京 100039)

摘 要: 设计了一种用于 CMOS 图像传感器列级模数转换器 (Analog-to-Digital Converter, ADC) 电路的 10 位斜坡发生器。详细介绍了电路的整体结构、工作模式以及仿真结果。在电路中采用了两级转换的方式, 并设计了电阻阵列式多路斜坡发生器。在 Cadence 设计平台下, 对模拟电路进行了设计、仿真和版图设计。采用 0.5 μm 双层多晶三层金属 (Double Poly Triple Metal, DPTM) CMOS 工艺对电路进行了制作。仿真结果表明, 该设计基本满足相关要求。

关键词: 斜坡发生器; 模数转换器; 电阻阵列

中图分类号: TN710.2 **文献标志码:** A **DOI:** 10.3969/j.issn.1672-8785.2015.05.004

Design of a Ramp Generator for Column-Level ADC

ZHOU Lian^{1,2}, SONG Wei-qing^{1,2}, BAI Tao^{1,2}

(1. Key Laboratory of Infrared Imaging Materials and Detectors, Shanghai Institute of Technical Physics, Chinese Academy of Sciences, Shanghai 200083, China; 2. University of Chinese Academy of Sciences, Beijing 100039, China)

Abstract: A 10-bit ramp generator for column-level Analog-to-Digital Converter (ADC) circuits of CMOS image sensors is designed. The integral structure, operation mode and simulation result of the circuit is presented in detail. In the circuit, a two-stage conversion mode is used and a resistor-array ramp generator is designed. The circuit design, simulation and layout design are achieved on the platform of Cadence. The proposed ramp generator is taped out in an 0.5 μm DPTM CMOS process. The simulation result shows that this design meets the related requirements basically.

Key words: ramp generator; Analog-to-Digital Converter (ADC); resistor-array

0 引言

古谚有云:“一张图片胜过千言万语”。从史前岩画自然而又丰富的线条中即可窥见图形图像对人类社会发展的意义。日复一日, 年复一年, 人类诠释图像的方式在不断地继承发展与变化。图像采集系统在当今社会之中扮演着举

足轻重的角色, 而图像传感器正是这一系统的核心。20 世纪 70 年代, 随着 MOS 技术的逐渐成熟, 三种典型的固态图像传感器——电荷耦合器件 (Charge Coupled Device, CCD)、电荷注入器件 (Charge-Injection Detector, CID)、光敏二极管阵列 (Photodiode Array, PDA) 得到了发展。在这三种固态图像传感器中, CCD 的发展尤为迅速

收稿日期: 2015-03-23

作者简介: 周廉 (1990-), 男, 江苏高邮人, 硕士研究生, 主要从事模拟电路设计方面的研究。

E-mail: yzzhoulian@gmail.com

[1]。当然, CCD 技术也并非尽善尽美。随着应用范围的不断扩大, 其不足之处也渐渐显露出来。因此, 技术人员又着重研发了数种新型固态图像传感器技术。其中, 最引人注目的当属 CMOS 图像传感器, 其成像质量足以媲美 CCD 产品, 且在功耗和集成度等方面更具优势。如今摄像头已经成为手机不可或缺的一部分, 其中 CMOS 图像传感器功不可没。

作为混合信号处理系统中最关键的部分之一, ADC 决定了一个 CMOS 图像传感器能否正常工作。随着图像传感器分辨率的不断提升, 为了保持帧率不变, 需要进一步提高数据转换速率。于是许多传感器采用单斜列并行结构的模数转换器来降低功耗和提高转换速率。而单斜 ADC 中的一个重要组成部分就是斜坡发生器。传感器的噪声、固定模式噪声 (Fixed Pattern Noise, FPN) 和线性度等诸多特性在很大程度上都依赖于斜坡发生器的设计。

本文介绍了一种用于多路斜坡单斜结构 (Multiple-Ramp Single-slope, MRSS) ADC 的 10 位斜坡发生器。我们对单斜 ADC 进行改进后, 采用分两级进行模数转换的方法, 有效提高了转换速度。该设计兼具电路结构简单、功耗低、芯片面积小等优点, 适用于图像传感器的列级电路 [2-5]。

1 电路结构原理

作为一个核心模块, 斜坡发生器与比较器以及数字控制和寄存器等一起构成 ADC 电路, 其结构框图见图 1。

MRSS 结构综合了单斜 ADC 与逐次逼近 (Successive Approximation Register, SAR) ADC 的特点, 在速度方面远胜于单斜 ADC。该结构的核心思想就是将单斜结构中覆盖整个输入电压范围的斜坡电压 V_{ramp} 分成 m 个子斜坡, 其中每一个子斜坡覆盖输入电压总范围的 $1/m$ 。当一个列比较器连接到正确的子斜坡上 (输入信号落在该子斜坡的范围内) 时, m 个子斜坡一同输

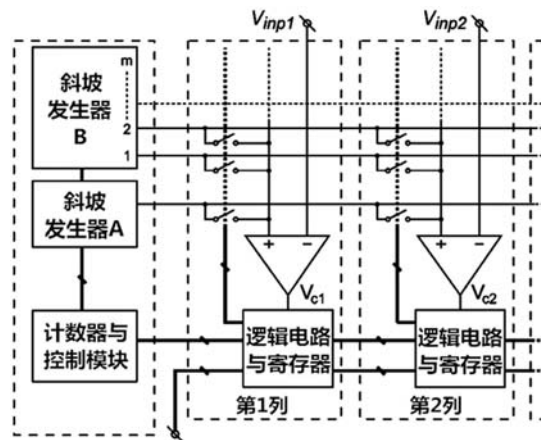


图 1 MRSS ADC 的结构图

出, 如此一来便大大缩短了转换时间。

图 1 为 MRSS 结构的模块图。其中, 子斜坡发生器 B 输出 m 路不同的斜坡电压, 列电路通过一系列开关将一个子斜坡连接到比较器的输入端。与单斜结构相比, 该结构只是在每一列多出了若干个开关以及额外的数字存储和逻辑部分。

图 2 则用时序图详细阐释了 MRSS 结构的工作原理。其中, AD 转换过程被细分为粗转换和精转换两部分。在粗转换部分进行高位 (p 位, $m = 2^p$) 数据转换, 所有的比较器都会接至“粗”斜坡发生器 A; 将输入信号与斜坡信号进行比较, 当两个信号相等时, 比较器的输出发生变化, 使触发器触发; 控制寄存器对同步 p 位计数器的输出进行存储, 得到转换结果中的高 p 位, 此过程需要 2^p 个时钟周期; 根据高 p 位的输出

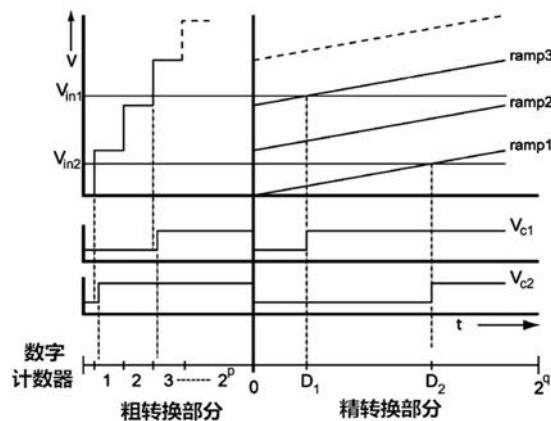


图 2 MRSS ADC 的工作时序图

结果, 每列通过译码器选择对应的一路“精”斜坡, 将斜坡信号与输入信号进行比较, 同理将低 q ($q = n - p$) 位转换的结果存储至寄存器, 此过程需要 2^q 个时钟周期。从中不难看出, 粗转换和精转换在本质上都是单斜结构的转换过程。

2 斜坡发生器的电路实现

2.1 关于斜坡发生器设计的一些思考

前面已经理清了 p 、 q 、 n 的含义及其相互间的关系。显然, 在 $n = 10$ ($p + q = n$) 这一固定条件下, 当 $p = q = 5$ 时, 总的转换时间最短。如此一来, 在低位数据转换期间, 需要 2^5 ($=32$) 路斜坡信号。为实现高精度数据转换, 要求该 32 路斜坡匹配良好。但是当斜坡数目较多时, 实现这种匹配的困难会有所增加。

另一方面, 每路斜坡信号都需要透过一个缓冲器来驱动大量的列比较器。最糟糕的一种情况就是, 某一路斜坡信号恰巧连接到所有的比较器上, 此时缓冲器的驱动能力必须能够出色应付这种情况。若斜坡的数目较多, 缓冲器的数目则会随之增加, 电路的功耗也会相应提高很多。因此, 必须兼顾转换速率与斜坡的数目, 以采取一个折衷的方案。

因此, 基于上述各种因素, 我们采用高 3 位、低 7 位 (即 $p=3$, $q=7$) 两级转换的方法。

2.2 斜坡发生器的设计

关于斜坡发生器采用何种结构的问题, 研究人员先前已作过许多探索, 并取得了一定的成果^[6]。总体来说, 这些设计的原理都是通过连续地增加或减少信号中的电压值、电流值或电荷量产生一个斜坡波形。电压型 DAC、电流型 DAC、电容型 DAC 或带有连续或分离的时间响应积分器都能够产生出不错的斜坡波形^[7-9]。

为了达到节约系统面积和功耗、减少缓冲器数目、减小运放失调等目的, 我们在比较各种 DAC 结构之后, 选用了电阻阵列型斜坡发生器。该结构较易设计, 并且对温度等外部因素的敏感度低。

ADC 在进行低 7 位数据转换时, 需要有 8 路斜坡信号, 共需使用 $8 \times 2^7 = 1024$ 个电阻, 这不

但要占用较大的芯片面积, 而且给版图设计也带来了困难。借鉴 MRSS 结构的设计思路, 子斜坡发生器也可以采用两级电阻梯阵列级联的电路结构。文献 [10] 首次提出了这种结构。图 3 为此电阻梯阵列结构的简化图。将 7 位数据再次拆分为高 3 位和低 4 位, 此时则需要 $8 \times (2^3 + 2^4) = 192$ 个电阻, 使芯片面积大大减小。

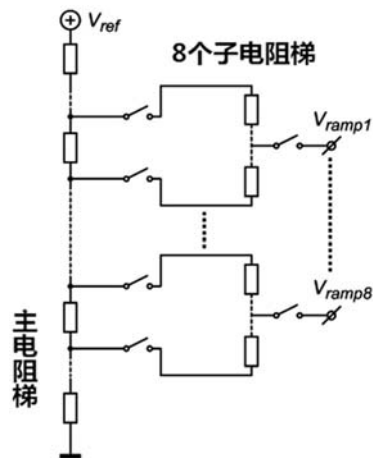


图 3 电阻阵列结构的简化图

在图 3 的两级电阻阵列结构中, 第二级电阻梯与主电阻梯中的电阻是并联的, 这会使得该电阻的有效阻值降低, 从而影响斜坡信号的精度; 另一种误差来源于连接两级电阻梯的开关的导通电阻。文献 [10] 通过在两级电阻阵列间增加缓冲器来减小第二级电阻梯对斜坡信号精度的影响, 此时 8 路斜坡共需增加 16 个缓冲器, 这便大幅提升了电路功耗及版图面积, 得不偿失, 所以缓冲器在此并不是很适用。合理设计第二级电阻的阻值和连接两级电阻梯的开关的导通电阻, 使其对精度的影响小于 0.5 个最低有效位 (Least Significant Bit, LSB)^[5], 不失为一种有效的解决方法。

在高速开关信号的作用下, 开关管可能会引入严重的沟道电荷注入。此时可将第二级电阻梯中的电阻及开关用工作在线性区的 NMOS 管替代。NMOS 管既可分压也可用作开关。如图 4 所示, NMOS 管 T_1 与 T_{16} 是两级电阻梯间的开关, 同时与 NMOS 管 $T_2 \sim T_{15}$ 组成了第二级电

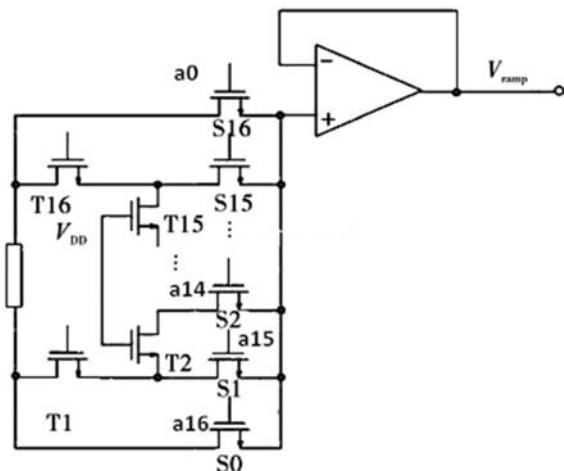


图 4 MOS 管替代电阻的结构

阻梯。NMOS 管 $T_1 \sim T_{16}$ 尺寸一致, 导通电阻值较大, 可以有效削弱第二级电阻梯阻值对斜坡信号精度的影响。 $S_0 \sim S_{16}$ 为 NMOS 开关, 它们处于电阻与缓冲器之间, 缓冲器输入端无电流流过, 这些 NMOS 管的尺寸也可以做得比较小 [11]。

$T_1 \sim T_{16}$ 工作在深三极管区, 其尺寸尽管相同, 但是由于栅源电压并不一致, 此时 MOS 管的导通电阻

$$R_{on} = \frac{1}{\mu_n C_{ox} \frac{W}{L} (V_{GS} - V_{TH})} \quad (1)$$

虽然并不严格相等,但是差别微小,匹配程度依然较好。

3 仿真结果与分析

采用 0.5 μm DPTM 工艺, 在 Cadence Composer 环境下, 使用 Spectre 软件对斜坡发生器进行了电路仿真。

图 5 为主斜坡发生器的瞬态图像。

转换时间 $T_1=0.8\text{ }\mu\text{s}$ 。

图6为子斜坡发生器的瞬态图像,此处截取一段子斜坡(1.125~1.250 V)。

转换时间 $T_2=12.0\ \mu\text{s}$ 。

斜坡发生器的满刻度值范围 (Full Scale Ran-

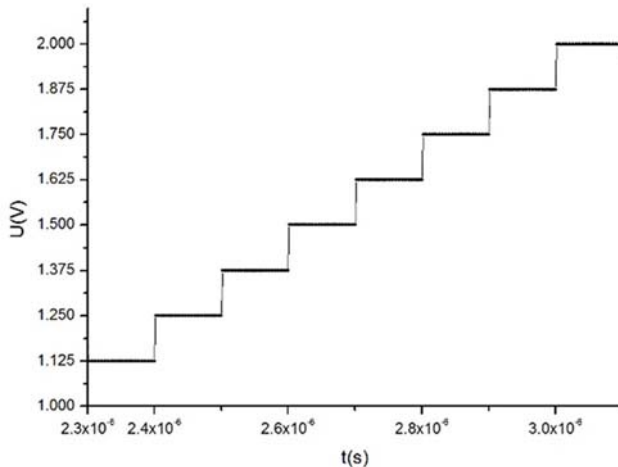


图 5 主斜坡发生器的瞬态图像

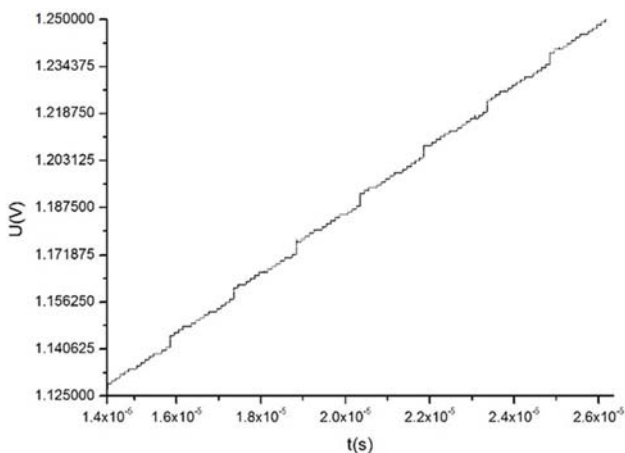


图 6 子斜坡发生器的瞬态图像

表1 斜坡信号发生器的参数设定

参数	信息
Process	DPTM 0.5μm CMOS
Supply Voltage	5 V
Resolution	10
Number of ramps	9
Swing Range	1 ~ 2 V

ge, FSR) 为 1 V, 总体转换时间 $T = T_1 + T_2 = 12.8 \mu\text{s}$, 采样率为 78.125 ksps。表 1 列出了斜坡信号发生器的设定参数。

由图 5 和图 6 可知,斜坡发生器输出的是一个均匀台阶上升的斜坡信号,符合 10 位精度的要求。

4 总结和展望

本文设计了一种用于 CMOS 图像传感器列 ADC 的 10 位斜坡发生器。当采用两级转换、电阻阵列排布的方式时,应用此斜坡发生器的 ADC 在转换速率上较相同精度的单斜 ADC 提升了 8 倍左右。

但该设计还需作以下改进:(1)缓冲器位于斜坡发生器的末端,其中运算放大器采用高增益的折叠共源共栅结构,它们的失调互不相关,可能会使子斜坡信号发生某些程度的偏移,从而影响 ADC 的精度。如何减少或者有效消除该影响,是今后改进的主要方向之一。(2)需要结合后续版图设计,研究降低噪声与串扰以及减小失配的可行方法。(3)将该设计应用到红外等其他成像系统中,以适应不同的环境需求,拓宽应用领域。

参考文献

- [1] 赵文伯,刘俊刚. CMOS 图像传感器发展现状 [J]. *半导体光电*, 1999, **18**(1): 11-14.
- [2] Snoeijs M, Albert T, Johan H, et al. Power and Area Efficient Column-Parallel ADC Architectures for CMOS Image Sensors [C]. Duisburg: the 4th Fraunhofer CMOS Image Sensor Workshop, 2008.
- [3] Lindgren L. A New Simultaneous Multislope ADC for Array Implementations [J]. *IEEE Trans on Circuits Syst*, 2006, **53**(9): 921-925.
- [4] Snoeijs M F, Donegan P, Theuvsen A J P, et al. A CMOS Image Sensor with a Column-level Multiple-ramp Single-slope ADC [C]. San Francisco: IEEE International Solid-State Circuits Conference, 2007.
- [5] Snoeijs M F, Theuvsen A J P, Makinwa K A A, et al. Multiple-ramp Column-parallel ADC Architectures for CMOS Image Sensors [J]. *IEEE Journal of Solid-State Circuits*, 2007, **42**(12): 2968-2977.
- [6] Wang Y, Lee S, Oh-Kim K. Comparison of Several Ramp Generator Designs for Column-parallel Single Slope ADCs [C]. Bergen: 2009 International Image Sensor Workshop, 2009.
- [7] Laflaquiere A. Ramp Generator: US, 6842135 [P]. 2005-01-11.
- [8] Krymski A. Ramp Generation with Capacitors: US, 6885331 [P]. 2005-04-26.
- [9] Lee K. Image Sensor with Analog-to-digital Converter that Generates a Variable Slope Ramp Signal: US, 6545624 [P]. 2003-04-08.
- [10] Holloway P. A Trimless 16b Digital Potentiometer [C]. Wilmington: IEEE International Solid-State Circuits Conference, 1984.
- [11] 高静,姚素英,徐江涛,等. 高速列并行 10 位模数转换电路的设计 [J]. *天津大学学报*, 2010, **43**(6): 489-494.

(上接第 11 页)

(2) 硅溶胶-次氯酸钠化学机械抛光液可以用于 CZT 的表面处理。

参考文献

- [1] 孙士文. 碲锌镉单晶生长与晶体质量研究 [D]. 北京: 中国科学院大学, 2014.
- [2] 王可. 碲锌镉晶体基片抛光工艺的实验研究 [D]. 大连: 大连理工大学, 2008.
- [3] 李岩. 碲锌镉晶体研磨与磨削的试验研究 [D]. 大连: 大连理工大学, 2008.
- [4] Timo Kuntzsch, Ulrike Witnik. Characterization of Slurries Used for Chemical-Mechanical Polishing (CMP) in the Semiconductor Industry [J]. *Chem Eng Technol*, 2003, **26**(12): 1235-1239.
- [5] Tomashik Z F, Tomashik V M. Chemical-Mechanical Polishing of CdTe and $\text{Zn}_x\text{Cd}_{1-x}\text{Te}$ Single Crystals by H_2O_2 (HNO_3) - HBr-Organic Solvent Etchant Compositions [J]. *Journal of Electronic Materials*, 2009, **38**(11): 1637-1642.
- [6] 张振宇. 软脆功能晶体碲锌镉化学机械抛光 [J]. *机械工程学*, 2008, **44**(12): 215-220.
- [7] 张振宇. 新型环保抛光液的制备及其对软脆 CZT 晶片的化学机械抛光 [J]. *中国机械工程学*, 2014, **25**(22): 3008-3012.
- [8] Zhang Z Y. Chemical Mechanical Polishing and Nanomechanics of Semiconductor CdZnTe Single Crystals [J]. *Semiconductor Science and Technology*, 2008, **21**(9): 1-8.
- [9] 胡伟. CMP 抛光半导体晶片抛光液的研究 [J]. *金刚石与磨料磨具工程*, 2006, **12**(6): 78-80.