

文章编号: 1672-8785(2014)10-0014-06

一体化 EMCCD 微光相机的设计

何家维 何 昕 魏仲慧 梁国龙

(中国科学院长春光学精密机械与物理研究所, 吉林 长春 130033)

摘 要: 电子倍增电荷耦合器件 (Electron Multiplying Charge Coupled Device, EMCCD) 是一种新型高灵敏度图像传感器。近年来, EMCCD 相机在微光探测领域的应用越来越广泛。为了在微光相机中应用新型 EMCCD 器件, 设计了一种探测能力强、数据更新快、具有一体化光纤接口的微光成像系统。主要研究了 EMCCD 相机的设计方法, 说明了 EMCCD 的工作原理, 论述了基于 TC253SPD-B0 的 EMCCD 微光相机的设计方案。用成像实验和信噪比测试实验验证了所设计的一体化微光相机的性能。结果表明, 该相机不仅可以实现 20 km 以上的数据传输和 30 f/s 的拍摄帧频, 而且还可实现弱光条件下的探测功能, 并具有较高的系统信噪比。

关键词: EMCCD; 微光探测; 相机; 光纤

中图分类号: TN386.5 **文献标志码:** A **DOI:** 10.3969/j.issn.1672-8785.2014.10.003

Design of Integrated EMCCD Camera for Low-Light Detection

HE Jia-wei, HE Xin, WEI Zhong-hui, LIANG Guo-long

(Changchun Institute of Optics, Fine Mechanics and Physics,
Chinese Academy of Sciences, Changchun 130033, China)

Abstract: Electron Multiplying Charge Coupled Devices (EMCCD) are new high-sensitivity image sensors. In recent years, EMCCD cameras are used in the field of low-light detection more widely. To use the new EMCCD in a low light camera, a low light imaging system with strong detection ability, fast data updating ability and an integrative fiber optical interface is designed. The design method of the EMCCD camera is studied mainly. The operation principle of the EMCCD is explained. The design scheme of the EMCCD low light camera based on a TC253SPD-B0 chip is presented. The performance of the integrative low light camera is verified in both an imaging experiment and a signal-to-noise ratio measurement experiment. The results show that the camera not only can implement the data transmission in a distance of more than 20 km and the frame frequency of 30 f/s, but also can implement detection under the condition of low light. It has a higher signal-to-noise ratio.

Key words: EMCCD; low-light detection; camera; optical fiber

0 引言

微光探测技术用于在低照度条件下对微弱

目标进行成像, 在军工、航天、天文、生命科学和安全监控等领域具有重要的应用价值^[1]。微光图像传感器研究始于 20 世纪 60 年代, 随后

收稿日期: 2014-07-24

基金项目: 中国科学院知识创新工程领域前沿项目

作者简介: 何家维 (1982-), 男, 黑龙江虎林人, 博士, 助理研究员, 主要研究方向为数字图像处理和 CCD 成像技术。E-mail: hejiawei3650@163.com

相继出现了多种高灵敏度微光探测器。基于全固态电子倍增技术^[2]的 EMCCD 器件是新出现的一种微光探测器。与其他器件相比, EMCCD 器件具有灵敏度高、体积小、寿命长以及积分时间短等优点。EMCCD 成像系统的设计和应用也逐渐成为微光探测技术领域的研究热点之一。

EMCCD 与传统 CCD 的主要不同之处是, 其串行读出寄存器后增加了固态电子倍增结构, 即信号电荷在进入读出放大器之前先进行电荷倍增放大, 克服读出噪声, 从而提高探测器的灵敏度^[3]。EMCCD 特有的电子倍增脉冲用于为固态电子倍增结构提供倍增电场, 因此 EMCCD 成像电路要求驱动能力更强、时序更精确。目前, 国内相关领域主要采用 E2V、Andor、Hamamatsu 和 Photron 等公司的 EMCCD 相机产品。我们不仅在技术上受控于人, 而且进口 EMCCD 相机主要面向实验室环境下的科学应用, 存在输出接口扩展性差、帧频低以及环境适应性不高等弱点。国内针对 EMCCD 的理论研究较多, 但对适于专用领域的科学级 EMCCD 相机的设计研究还相对较少。针对这些问题, 本文研究了一种具有光纤接口的科学级 EMCCD 微光相机的设计方法。通过优化设计相机时序和驱动电路, 可以提高相机的帧频和信噪比。该系统采用光纤接口作为相机的图像输出与控制接口, 实现了相机成像系统与光纤传输系统的一体化设计。这款相机解决了现有 EMCCD 相机存在的帧频低、传输距离近等问题, 使 EMCCD 成像技术能够在更多的专用科学领域得到广泛应用。

1 总体设计方案

1.1 EMCCD 探测器的选择

目前 EMCCD 传感器芯片主要由英国 E2V 公司和美国 TI 公司生产, 其 EMCCD 各具特点。E2V 公司的 EMCCD 一般有前照式和背照式两种, 其背照式 EMCCD 的量子效率非常高。E2V 公司的电子倍增时钟的脉冲峰峰值一般在 50 V 左右。这在一定程度上会增加驱动电路的复杂度, 也会限制读出频率, 其帧频一般在 5 Hz 左右。TI 公司的 EMCCD 则以前照式为主, 但其

EMCCD 的倍增驱动脉冲的电压幅值相对较低, 可实现约 30 Hz 的拍摄帧频。本文系统对相机的快速拍摄、轻小型化以及一体化性能要求较高, 因此选择 TI 公司的 TC253SPD-B0 型 EMCCD 作为探测器。其主要特点如下:

- (1) 分辨率为 656 (H)×496 (V), 像元尺寸为 $7.4\ \mu\text{m}\times 7.4\ \mu\text{m}$;
- (2) 具有电子快门和抗晕功能;
- (3) 电子倍增增益为 30 倍时的敏感度为 290 V/(Lx·s), 无倍增时的敏感度为 9.6 V/(Lx·s);
- (4) 暗电流噪声为 0.01 nA/cm² (25 °C, 积分时间为 16.67 ms);
- (5) 电子快门支持 1/30 ~ 1/5000 s 的积分时间;
- (6) 动态范围为 66 dB (典型电子倍增值时)。

1.2 一体化 EMCCD 微光相机设计方案

采用 EMCCD 可以显著提高相机的灵敏度, 若再采用光纤接口传输, 则还可以提高相机应用的便捷性。本文主要考虑这两方面问题来进行设计。为了满足不同的使用需要, 相机的主要性能要求如下: (1) 具有在短积分时间 (30 ms 以内)、高帧频 (30 f/s) 模式下进行微光成像的能力; (2) 图像数据经光纤接口进行远距离传输, 并可在远端实现数据采集。

图 1 为相机设计方案的结构框图。其中, EMCCD 传感器位于焦平面上, 用于接收光信号并完成光电转换; 基于 FPGA 的时序发生器根据外部触发信号和控制命令生成不同工作参数下的时序信号; 驱动电路用于将时序信号放大成驱动脉冲, 以驱动 EMCCD 完成电荷转移; CCD 输出的模拟视频信号经模拟前端电路缓冲, 由量化电路进行相关双采样和 A/D 转换; 经过量化处理后的数字图像被送至 FPGA 内的光纤通信控制器进行光纤接口转换; 最后, 图像数据通过单模 SFP 光纤模块上的 LC 光纤接口输出。

2 驱动电路与时序设计

2.1 TC253SPD-B0 探测器的驱动信号

CCD 器件是采用驱动电路来实现从时序逻

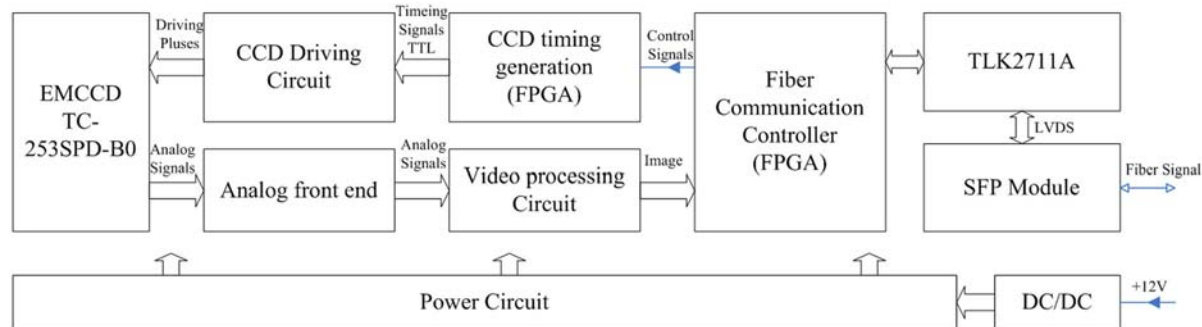


图 1 一体化 EMCCD 微光相机设计方案的结构框图

辑信号到驱动脉冲的转换，从而完成电荷转移的。TC253SPD-B0 探测器的驱动脉冲包括抗晕脉冲 ODB、倍增脉冲 CMG、垂直转移脉冲 IAG1/2 和 SAG1/2 以及水平读出时钟 SRG1/2。其中，ODB 脉冲的作用是抗晕、防止电荷溢出和清除电荷，该脉冲决定了积分时间；CMG 脉冲以像元时钟的频率变化，提供高压倍增电场，该脉冲具有高频、高幅的特点，其驱动电路是 EMCCD 相机设计中的一个难点；IAG1/2 和 SAG1/2 脉冲主要用于实现成像区与存储区的帧转移；SRG1/2 脉冲用于控制电荷在水平寄存器中的串行移动。以上各种驱动脉冲的高低电平幅值和负载驱动能力必须满足数据手册上的要求。这些驱动脉冲之间在时序上具有特定的相位关系。因此，驱动电路与各驱动信号时序设计的优劣在一定程度上决定了相机的成像性能。

2.2 相机的驱动电路设计

根据各驱动信号的特征，可以将本文相机的驱动电路分为三类：(1) 转移脉冲驱动电路（包括 IAG1/2、SAG1/2 和 SRG1/2 的驱动电路）。由于各个转移脉冲的电平幅值种类很多，且从负压开始，该电路需解决高频驱动以及各脉冲的高低电平幅值不同的问题。(2) 倍增脉冲 CMG 驱动电路。CMG 信号的最低压为 -2.8 V ，最高压为 15 V 。当上升沿时间取为 10 ns 时，该信号的转换速率达到 $1780\text{ V}/\mu\text{s}$ 。而一般 CCD 驱动芯片的最高转换速率仅为 $1500\text{ V}/\mu\text{s}$ 左右，因此 CMG 驱动电路需解决高频高幅脉冲驱动问题。(3) ODB 驱动电路。根据数据手册要求，ODB 信号在清除期的幅度为 12.5 V ，在抗晕状态下的

幅度为 5.3 V ，而在帧转移阶段的幅度为 4.8 V ，因此 ODB 驱动电路要能够根据时序信号生成一个具有三级电平的脉冲信号。

针对上述三类驱动电路，本文采用了三种不同的设计方法。其中，转移脉冲驱动电路采用 EL7457CS 驱动芯片加上钳位电路的方法来实现。EL7457CS 是一款 4 通道的 CMOS 驱动器，其带载能力达到 1000 pF ，支持最高达 40 MHz 的时钟频率。该芯片的 $-VS$ 最低为 -5 V ，而本文系统的大部分转移脉冲低压均超过 -5 V ，因此需为其输出设计一个二极管钳位电路，用于将输出信号的低压电平钳位到 -5 V 以下。图 2 为以 SAG2 为例的转移脉冲驱动电路的原理图。

由于 CMG 信号的转换速率极高，开关三极管开关电路和高速集成驱动芯片都很难实现。因此，我们采用分立元件的方法，设计了专用 DMOS 管以构成互补开关电路，从而实现此功能。DMOS 管具有输出功率高、响应速度快等优点，可以满足高转换速率的要求。图 3 为由 DMOS 互补开关电路输出的 CMG 信号波形图。

针对 ODB 信号的驱动，本文通过设计图 4 所示的驱动电路来生成三级电平的 ODB 脉冲信号。 $+5.3\text{ V}$ 和 $+4.8\text{ V}$ 两级基础电平的选择通过用 ODBIT 时序信号控制 MAX4660EUA 模拟开关来实现，模拟开关输出为 ODBIT# 基础电平；用 EL7156CS 驱动芯片对 CLEAR 时序信号驱动得到幅值为 $+7.3\text{ V}$ 的 CLEAR# 清除脉冲；由 AD811SQ 运算放大器构成加法器，并通过对 CLEAR# 和具有 $+5.3\text{ V}$ 和 $+4.8\text{ V}$ 两级电平的 ODBIT# 进行加法运算，可以得到 ODB 脉冲信

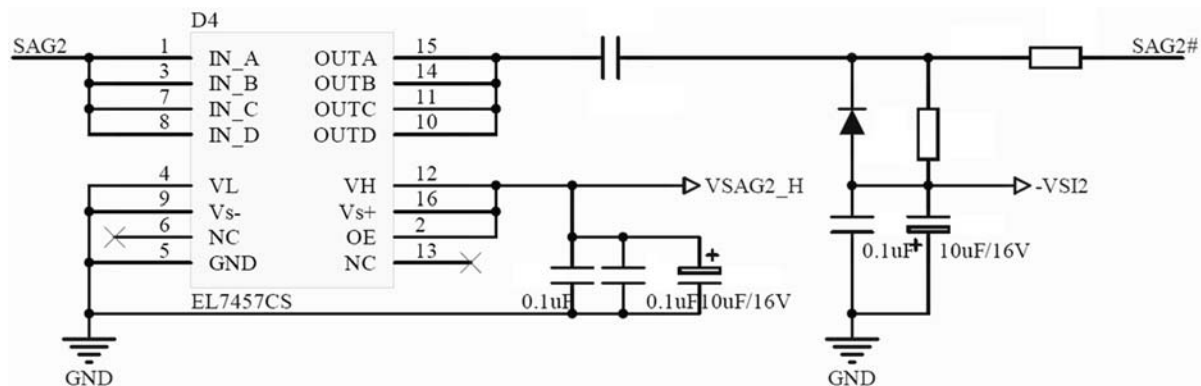


图 2 转移脉冲驱动电路

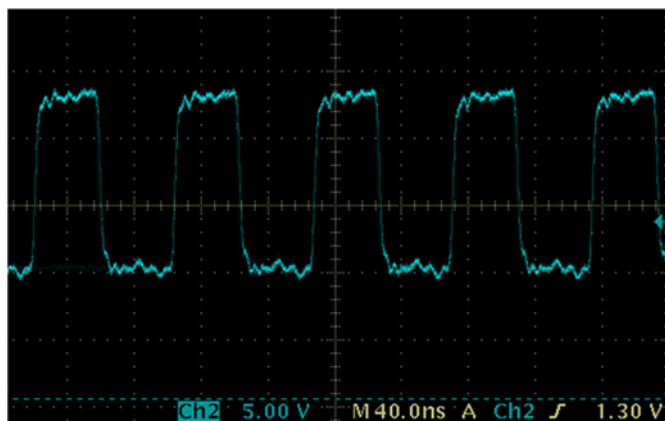


图 3 CMG 信号波形图 (测量仪器为 Tektronix TDS3032C 数字示波器)

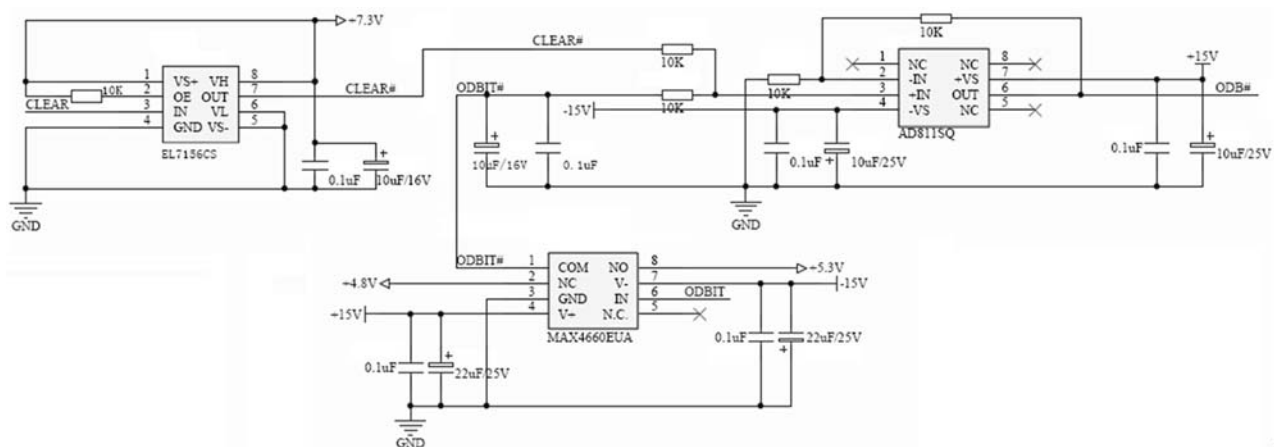


图 4 ODB 信号驱动电路

号。在 ODBIT 使能的帧转移阶段, 该电路的输出电平为 +4.8 V; 在清除阶段, CLEAR 为高, 则电路的输出电平为 +12.5 V; 在其他阶段, 电路的输出电平为 +5.3 V。

2.3 相机时序设计

相机使用 Xilinx 公司的 Sparten3 系列 FPGA

构建时序发生器, 负责工作时序控制。相机在帧同步信号的触发下开始周期性工作。每个工作周期由光积分阶段、快转阶段、读出阶段、清除和等待阶段等 4 个阶段组成。在每个阶段, 各时序信号间的相位关系严格对应。这种相位关系通过对同一时钟的同步计数来得以保证。通过

对基本 120 MHz 时钟 (由 DCM 将 60 MHz 晶振时钟倍频至 120 MHz) 进行分频, 可以实现各信号间的相位微调。

相机时序的工作过程如下: 外触发信号到来后, 立即开始光积分; EMCCD 曝光并进行光电转换, 到达积分时间后, 按顺序进入其他阶段, 开始电荷的转移存储。在快转阶段, 信号电荷以整帧的形式从成像区移至存储区; 在读出阶段, 在帧转移时钟和读出时钟的控制下, 信号电荷被依次串行读出; 在清除等待阶段, 进行电荷清除并等待下一个外触发信号的到来。在程序设计中, 可采用状态机的设计方法, 即每个阶

段为一个状态, 然后用 VerilogHDL 硬件描述语言编写状态机控制器, 以完成各时序信号的生成。状态机设计方案便于同步控制和调整, 可增加设计的稳定性。

3 模拟前端与数字量化电路设计

模拟前端的作用是对 CCD 输出的模拟视频信号进行匹配和缓冲^[4]。如图 5 所示, 本文采用由 AD811SQ 高速运算放大器构成的视频放大器来对 TC253SPD-B0 的输出视频信号进行放大。考虑到数字量化电路对信号幅值的要求和传感器的信号幅值, 这里采用了 2 倍的放大倍率。

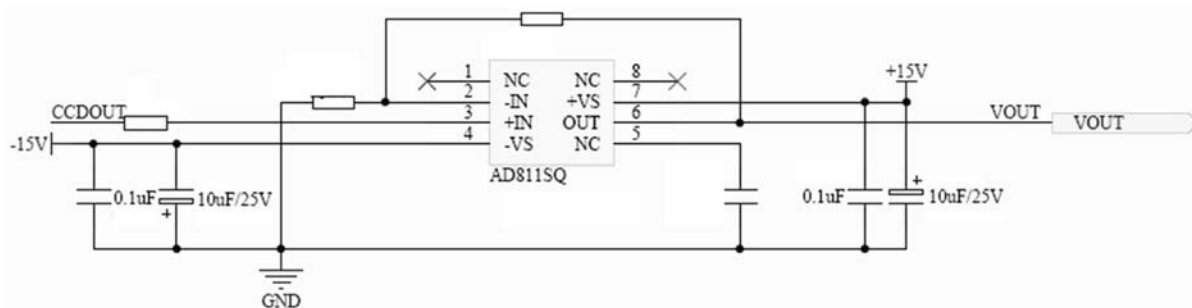


图 5 模拟前端电路

数字量化电路的作用是处理 CCD 传感器产生的视频信号, 抑制信号中的噪声, 调节信号偏置和增益, 并对处理后的视频信号进行 A/D 转换, 最后输出数字图像信号。这些功能分别通过相关双采样电路、增益偏置放大电路和 A/D 转换器完成。

相关双采样的主要目的是为了提高信噪比^[5]。CCD 预放器输出的视频信号中除了图像信号外, 还包括直流分量和噪声。若要获得高信噪比的目标图像, 则必须抑制这些噪声, 特别是降低复位噪声。目前, 降低噪声的方法有很多, 但应用最为广泛且有效的方法是相关双采样法。该方法利用 CCD 读出信号的复位电平中的噪声与信号电平中的噪声之间的相关性, 通过对复位电平和信号电平分别采样再进行差分放大的方法去除 CCD 信号中的复位噪声和 $1/f$ 噪声。经相关双采样后的信号通过增益偏置调节电路和 A/D 转换器, 最后输出数字图像信号。

由于上述功能电路较为复杂, 如果分别设计或者采用各自独立的芯片设计, 那么必然会降低设计的可靠性和稳定性。因此, 使用专用集成电路是一个合理的设计方案。本文采用 AD 公司生产的 AD9845B 集成 CCD 信号处理器来实现上述视频信号处理功能。AD9845B 是一种将相关双采样功能和 A/D 转换功能集于一身的专用集成电路芯片。该芯片不仅可以在很大程度上简化电路结构, 而且还可以提高系统的稳定性和可靠性。

4 光纤接口电路设计

为了提高本文设计的 EMCCD 相机的一体化程度, 我们采用光纤接口输出量化后的数字图像。由量化电路输出的图像数据通过 FIFO 进行时钟匹配, 然后通过 8b/10b 编码进入光纤通道。该数据经 SFP 光发射模块被转换成光信号 (每路光纤传输 16 位数字信号), 并在接收端由 SFP 接收光模块进行光电转换和 8b/10b 解码,

然后再被送至图像采集系统。以上各部分均通过 FPGA 内部的控制器进行控制, FIFO 也集成于 FPGA 内部。

在光纤接口电路设计中, 编码和时钟匹配是两个关键技术。8b/10b 编码由 TLK2711A 专用编解码芯片负责完成。FPGA 主要用于对 TLK2711A 的工作参数进行设定。在编码完成后, 该芯片通过 LVDS 总线将串行数据发送给 SFP 光模块。

由于相机输出的像素时钟为 12 MHz, 而光纤通信同步时钟为 80 MHz, 因此系统必须进行时钟匹配, 以完成数字时钟域的转换。本文则使用 FIFO (先进先出存储器) 完成此功能。数据按顺序从一个时钟域写入 FIFO, 同时又按顺序在另一个时钟域上读出。本文系统中, 这两个时钟域分别为 CCD 相机像素时钟域和光纤通信同步时钟域。选取一行的数据量作为 FIFO 容量, 在光纤通信同步时钟域通过计数器对图像进行重构, 重新生成行、场信号。通过计算两个时钟域

之间的时间差可以设计出合理的行场消隐期, 以免 FIFO 溢出。为了简化系统结构, FIFO 用 FPGA 进行构建。

设计并构建 1024×16 位的 FIFO 缓存一行数据和同步信号。rdreq 和 wrreq 分别为读写使能信号, rdempty 和 wrfull 分别为空、满信号。控制器用于控制在 FIFO 不空的时候读出数据, 从而控制一帧图像的写入、读出和重构。图 6 为系统时钟匹配的示意图。

5 实验

为了验证一体化 EMCCD 相机的性能, 我们在设计完样机之后, 进行了成像实验和信噪比测试实验。图 7 为采用 25 mm 焦距镜头拍摄的分辨率板和景物图像的截图。可以看出, 该相机具有较好的成像质量和较高的动态范围。其中, 分辨率板图像是在电子倍增增益约为 50 倍时拍摄的弱光图像, 说明该相机具有较好的微光探测能力。

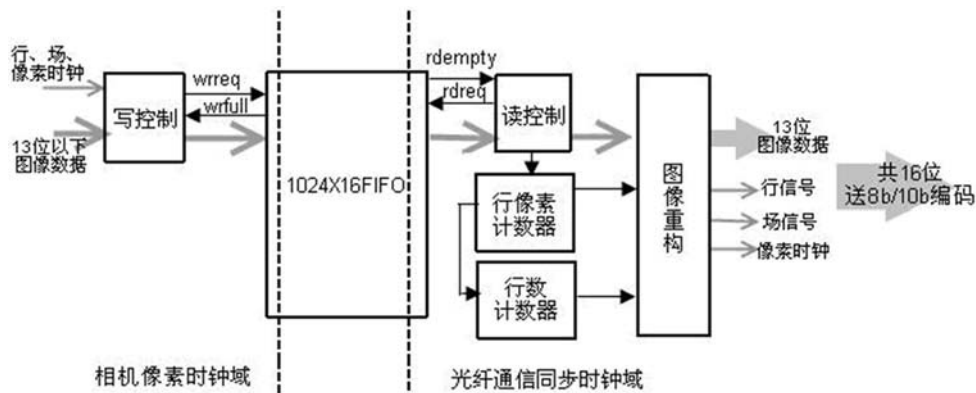


图 6 系统时钟匹配的示意图

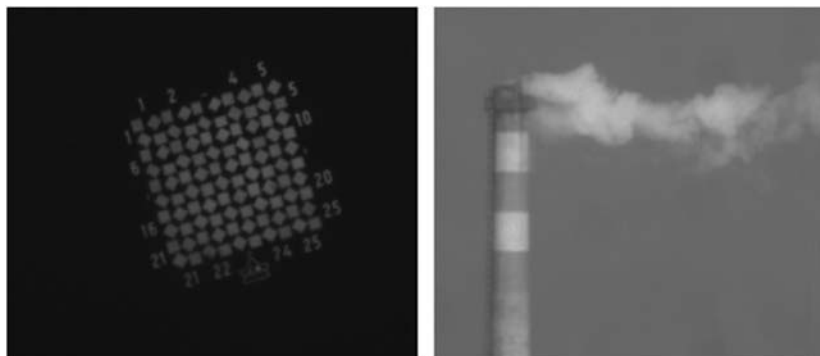


图 7 成像实验截图

(下转第 45 页)