

文章编号: 1672-8785(2013)12-0025-05

CCSDS 高光谱图像压缩算法的 FPGA 实现

张 雷 杨 阳

(沈阳航空航天大学, 辽宁 沈阳 110136)

摘 要: 最近空间数据系统咨询委员会 (Consultative Committee for Space Data System, CCSDS) 正式发布了 CCSDS 123.0-B-1 标准。该标准是星载高光谱图像无损压缩以及近无损压缩的国际通用标准。为了减少图像数据存储的容量, 降低传输带宽, 提高传输速率以及实现实时传输, 本文简要介绍了最新的 CCSDS 算法标准, 并采用该算法标准解决了高光谱图像的大容量问题。基于现场可编程门阵列 (Field-Programmable Gate Array, FPGA) 硬件的逻辑实现包括预测器的逻辑描述和编码器的逻辑描述。最后, 比较了基于 FPGA 硬件逻辑实现的高光谱图像无损压缩仿真以及该算法和 JPEG-LS 算法的压缩特性。结果表明, CCSDS 压缩算法可满足高光谱图像压缩比为 2:1 的要求。

关键词: 图像压缩; CCSDS 算法; FPGA 设计与实现; VHDL

中图分类号: TN919.8 **文献标识码:** A **DOI:** 10.3969/j.issn.1672-8785.2013.12.005

FPGA Implementation of Compression Algorithm for CCSDS Hyperspectral Image

ZHANG Lei, YANG Yang

(Shenyang Aerospace University, Shenyang 110136, China)

Abstract: Recently, the Consultative Committee for Space Data System (CCSDS) has released its CCSDS 123.0-B-1 standard officially. This standard is a general international standard for lossless and near lossless compression of hyperspectral images. To reduce the storage capacity of image data, decrease the data transmission bandwidth, increase the data transmission rate and implement the data transmission in real time, the newest CCSDS algorithm standard is presented in brief and is used to solve the large capacity problem of hyperspectral images. The FPGA-based logic implementation of this algorithm includes the logic description of both a predictor and a encoder. Finally, the lossless compression simulation of hyperspectral images based on FPGA is given. Its compression property is compared with that of the JPEG-LS algorithm. The result shows that the CCSDS compression algorithm can meet the requirement of compression ratio of 2:1 for hyperspectral images.

Key words: image compression; CCSDS algorithm; design and implementation of FPGA; VHDL

0 引言

近年来, 我国航天事业发展迅速, 成果丰硕。随着航空航天研究的不断深入以及应用领域的不断扩大, 高光谱图像的分辨率不断提高,

数据量急剧增大。星载高光谱仪器对图像数据的处理提出了更高的要求。在观测近地轨道卫星以及深空探测卫星的过程中需要传输和存储大量高分辨率的高光谱图像数据。为了降低传输带

收稿日期: 2013-10-20

作者简介: 张雷 (1972-), 男, 吉林白山人, 博士, 副教授, 主要从事图像压缩、星载图像处理等研究。

E-mail: rd.zhangl@126.com

宽,减少存储空间,CCSDS 针对大容量的高光谱图像数据处理提出了一些不同的 CCSDS 图像压缩标准^[1]。

1 CCSDS 算法简介

如图 1 所示,CCSDS 压缩算法包括两个功能模块,一个模块是预测器模块,用来去除高光谱图像数据间的冗余,另一个模块是编码器模块,用来对去除冗余后的数据进行编码^[2,3]。

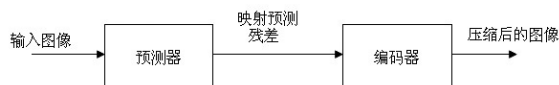


图 1 CCSDS 图像压缩算法的原理框图

1.1 预测器

预测器采用一种自适应线性预测方法,在局部的三维邻域中通过对邻域的采样值预测当前采样值。预测在单通道中按顺序执行。预测残差是预测值与实际样本值的差值,将其映射为无符号整数,需要时采用与输入图像数据样本值相同的位数表示。高光谱图像三维数据预测包括谱内预测和谱间预测,谱间预测的谱段数是可选的,如图 2 所示^[1-3]。

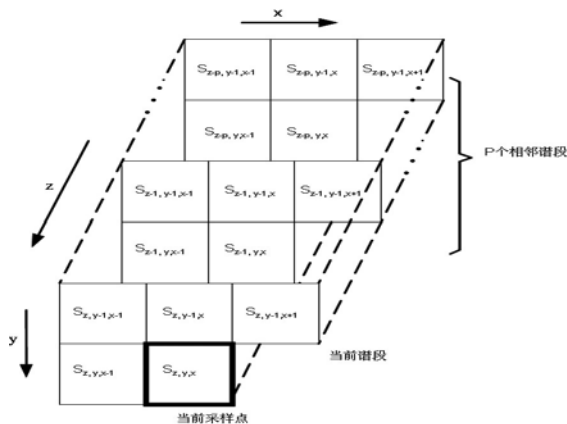


图 2 高光谱图像的三维数据及预测

1.2 编码器

熵编码方法有自适应霍夫曼编码法、自适应算术编码法、Golomb-rice 编码法和自适应 Rice 编码法。任取一个经过预测之后的误差分布,如图 3 所示,可以看出,误差分布基本上服从几何分布。

综合考虑预测误差的几何分布、开发难度和算法性能,本文采用类似 Golomb Rice 的编码方法。经过三维预测去相关,高光谱图像的数据特别是低比特数据近似于噪声。根据信息论理论,对噪声数据进行编码后会产生编码膨胀,因此最好不要压缩近似噪声的数据。选择 k 值,对最低位至 k 位的数据不进行编码,对高于 k 位的数据进行 Rice 编码。该算法的编码与 JPEG-LS 算法的 Golomb-Rice 编码方法类似。

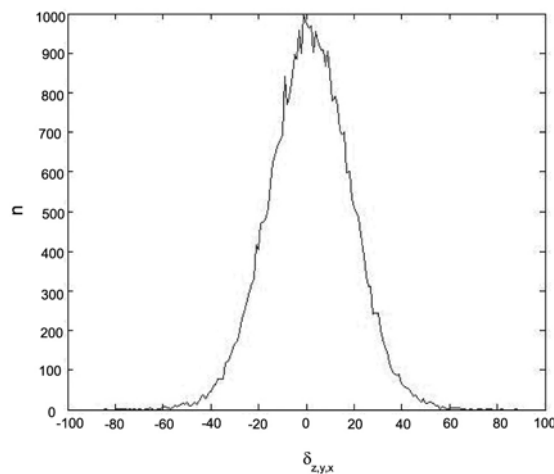


图 3 预测误差的几何分布

光学 CCD 传感器分为面阵转移型传感器和线阵推扫型传感器。CCSDS 算法根据传感器类型的不同有所变化,分为针对面阵转移型 CCD 传感器的全模式预测和针对线阵推扫型传感器的精简模式预测。随着线阵推扫型传感器技术的发展,像元之间的不均匀性大大降低。因此,不需要严格按照 CCD 传感器的类型选择算法。下面主要针对该标准的全模式预测进行 FPGA 的逻辑实现。

2 CCSDS 高光谱图像压缩算法的 FPGA 实现

随着大规模现场可编程器件的快速发展,FPGA 的容量、功能以及可靠性都大大提高,越来越多的领域开始采用硬件描述语言进行 FPGA 设计。在图像压缩领域,FPGA 的处理速度和功耗仅次于 ASIC 芯片。与 DSP 器件相比,FPGA

不仅具有可靠性高、存储资源丰富、图像压缩处理能力强和算法更易于实现等优点,而且可以大大降低系统的体积与功耗,实现高光谱图像的高速实时压缩。图 4 为 CCSDS 算法的 FPGA 逻辑实现的系统框图^[7-11]。

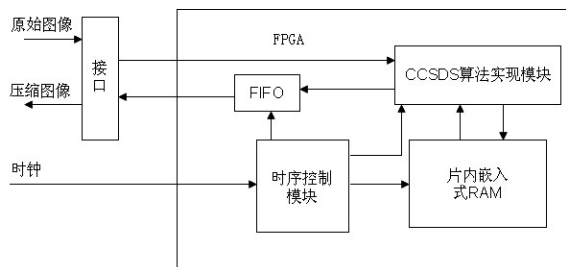


图 4 CCSDS 算法 FPGA 实现的系统框图

系统采用 FPGA 自带片内嵌入式 RAM,压缩时所需要的原图像像素数据以及 CCSDS 算法实现模块输出的数据均直接存储在 FPGA 的片内 RAM 中,不需要增加 SDRAM 芯片,如图 4 所示。该系统主要包括时序控制模块和 CCSDS 算法实现模块两个模块。

时序控制模块的主要功能是控制高光谱图像三维数据的输入输出以及控制片内嵌入式 RAM 对数据的存储。

CCSDS 算法实现模块是本设计的核心,它主要负责 CCSDS 算法标准的逻辑实现。下面简述其实现过程。

2.1 预测器的逻辑实现

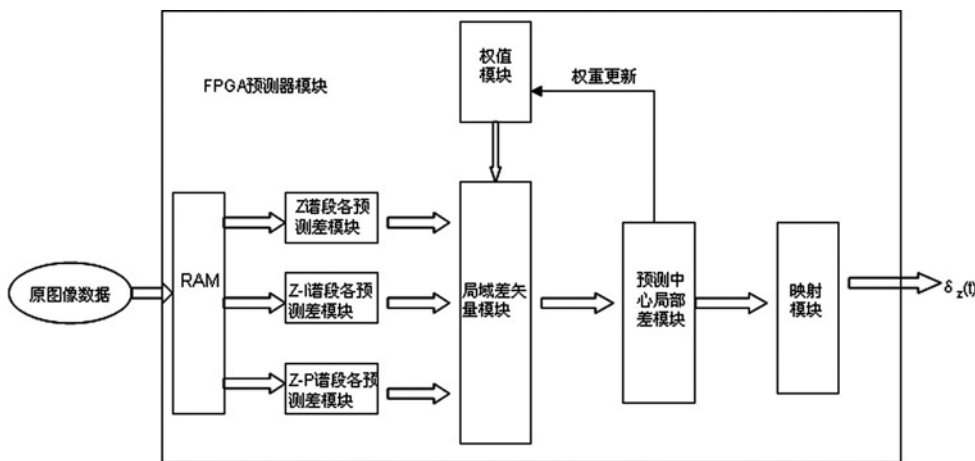


图 5 预测器实现框图

根据 CCSDS 标准中的算法流程,利用 VHDL 硬件描述语言对预测器的逻辑实现成功进行了 RTL 级逻辑描述,并在集成开发环境 Xilinx 集成软件环境 (Integrated Software Environment, ISE) ISE 13.2 下进行功能仿真和时序仿真。图 5 所示为采用模块化方法设计的基于 CCSDS 算法的预测器模块的实现框图。

2.2 编码器的逻辑实现

编码器模块的 FPGA 实现框图如图 6 所示。编码器的实现主要包括 k 值计算模块和 Golomb Rice 编码模块两个模块。Golomb Rice 编码器主要在 k 值计算的基础上对映射预测误差进行可变长编码。

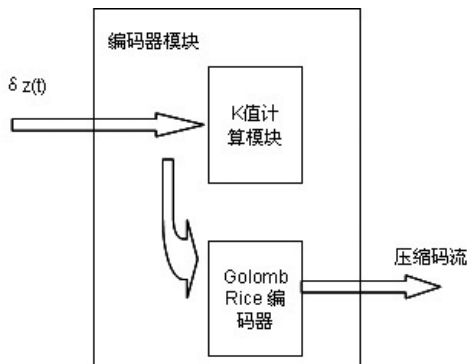


图 6 编码器实现框图

2.3 CCSDS 算法的 FPGA 设计

根据最新的 CCSDS 高光谱图像压缩算法标准,利用硬件描述语言对 16 bit 的 Aviris 图像成功

进行了 RTL 级逻辑描述。CCSDS 算法的 FPGA 实现的主要模块包括参数初始化模块、时序控制模块、预测器模块和编码器模块,如图 7 所示。

具体实现流程如下:

(1) 参数初始化模块对整个预测和编码过程中的各个参数进行初始化;

(2) 时序控制模块在预测、编码以及 RAM 的读写过程中控制数据的读取地址和时序;

(3) 将高光谱图像数据写入内部存储器 RAM;

(4) 时序控制模块控制 RAM 读取当前像素的局部像素值,并将其存入像素点缓冲器;

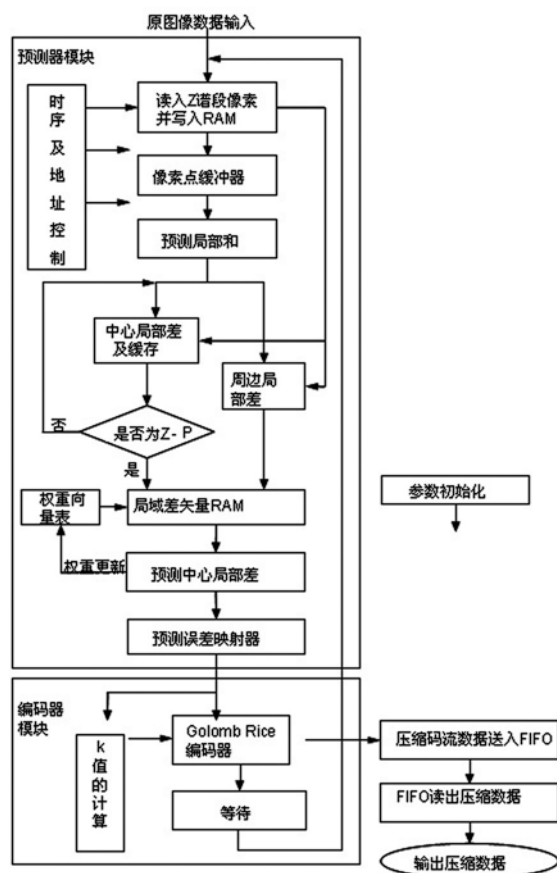


图 7 CCSDS 算法的 FPGA 实现流程图

(5) 在时序控制模块的控制下,根据缓冲器中的存储数据计算预测局部和,根据当前像素值及局部和做差,得到中心局部差和周边局部差。要得到 P 个谱段的中心局部差值并依次将其写入缓存中,需对谱段进行判定,直到 $Z-P$ 为止;

(6) 读取缓存中 P 个中心局部差和三个周边局部差,得到局域差矢量,将数据依次存入 RAM;

(7) 权重向量表对局域差矢量进行正交,得到预测中心局部差。实时更新权重向量表;

(8) 预测误差映射器为进行下一步编码对预测中心局部差进行非负奇偶映射;

(9) K 值计算模块由计数器和累加器进行迭代计算得到 k 值;

(10) Golomb Rice 编码器对预测误差映射值进行编码。编码器将压缩码流数据送入 FIFO,同时为等待模块写入当前像素编码结束信号;

(11) FIFO 读出压缩数据模块读取高光谱图像压缩码流数据。

3 CCSDS 算法的压缩特性和 FPGA 实现的仿真结果

3.1 压缩特性

本文以 3 幅 16 bit 的 Aviris 高光谱图像为测试图像,利用 Matlab 对 Aviris 图像进行压缩,得到的压缩效果见表 1。

表 1 CCSDS 算法的压缩效果对比

图像名	CCSDS		JPEG-LS	
	bit/ 像素	压缩比	bit/ 像素	压缩比
Aviris1	4.89	3.27	5.44	2.94
Aviris2	5.02	3.19	5.58	2.87
Aviris3	4.92	3.25	5.45	2.94
average	4.94	3.24	5.49	2.92

由表 1 可以看出, JPEG-LS 算法可以实现 5.49bit/ 像素的压缩,CCSDS 算法可实现 4.94bit/ 像素的压缩。结果表明,CCSDS 算法满足 2:1 的压缩性能,优于 JPEG-LS 算法标准。

3.2 FPGA 实现的仿真结果

由于 CCSDS 算法主要用于星载高光谱图像数据的压缩,数据量一般都非常大。因此,必须采用高性能的处理器进行实时处理。CCSDS 算法的逻辑实现以 Xilinx ISE 为平台,对其进行仿真、逻辑综合和时序仿真。预测器模块逻辑实现的仿真如图 8 所示,编码器模块逻辑实现的仿真如图 9 所示。

