

文章编号: 1672-8785(2012)10-0025-05

基于 FPGA 和 DSP 架构的红外图像实时处理系统设计

姚琴芬¹ 顾国华²

(1. 江苏广播电视大学, 江苏 南京 210036 ;

2. 南京理工大学, 江苏 南京 210094)

摘 要: 针对图像处理过程中数据传输量大和算法运算量大的要求, 提出了一种基于 FPGA 和 DSP 架构的红外图像实时处理系统。该系统以 DSP 为图像处理核心, 利用 FPGA 实施数据采集和传输的逻辑控制。详细讨论了在 DSP/BIOS 多任务机制下实现数据采集、数据处理和数据传输的并行化。实验结果表明, 该方案设计合理、可行, 具有较高的工程实用价值。

关键词: FPGA ; DSP ; 图像处理; 红外

中图分类号: TN911.73 **文献标识码:** A **DOI:** 10.3969/j.issn.1672-8785.2012.010.006

Design of Real-time Infrared Image Processing System Based on FPGA and DSP Framework

YAO Qin-fen¹, GU Guo-hua²

(1. Jiangsu Radio & Television University, Nanjing 210036, China;

2. Nanjing University of Science and Technology, Nanjing 210094, China)

Abstract: According to the requirement of large data transmission and arithmetic operation, a real-time infrared image processing system based on FPGA and DSP framework is designed. In the system, the DSP is used as the main image processing unit and the FPGA is used to control data acquisition and transmission logically. The implementation of data acquisition, data processing and data transmission in the multi-task mechanism of DSP/BIOS is discussed in detail. The experimental result shows that the design is reasonable and feasible. It is of great value in practical applications.

Key words: FPGA; DSP; image processing; infrared

0 引言

图像处理技术已经被广泛应用于视频图像处理的各个领域, 相关的图像处理算法复杂灵活、数据处理量大。因此, 图像处理硬件系统要求具有运行复杂灵活算法的能力, 以保证实现系统的实时性。半导体制造工艺的快速发展以

及计算机体系结构的进一步改进, 使得数字信号处理器 (Digital Signal Processors, DSPs) 芯片的功能变得越来越强大; 同时, 其数字器件特有的稳定性、可重复性以及可大规模集成的特点, 也使得信号处理的手段变得更加灵活^[1]。自从 20 世纪 80 年代初 DSPs 投入市场以来, 实时 DSP

收稿日期: 2012-08-23

作者简介: 姚琴芬 (1978-), 女, 江苏武进人, 讲师, 硕士, 主要从事红外图像处理和红外成像技术研究。

E-mail: yaoqinfen@126.com

技术^[2-5]在国民经济和社会生活的各个方面得到了广泛的应用。

近年来,随着红外探测器焦平面阵列规模的不断扩大,红外图像数据采集、处理以及传输的速度与稳定性对整个图像处理系统的性能具有很大的影响。传统的单一 FPGA 架构、FPGA 和 ARM 架构的图像处理系统已不具备处理大数据量视频图像的能力。本文充分发挥 DSP 芯片运行效率高和实时性强的特点,提出一种基于 FPGA 和 DSP 架构的红外图像处理系统。该系统的硬件平台利用 FPGA 实施数据采集和传输的逻辑控制,并以 TI 公司的 TMS320C6455 DSP 为核心处理器,其高达 1G 的 CPU 主频速度可有效保证该系统具备处理大数据量视频图像的能力。软件编程利用 DSP/BIOS 实时操作系统所提供的多任务机制,分别建立数据采集、数据处理的和数据传输三个独立任务,然后通过设定任务优先级和信号量使系统合理利用 CPU 资源,并在数据采样的间隙进行数据处理的和传输。因此,该系统在确保数据采集周期精确性的同时,能够满足数据处理的和传输的实时性要求,因而具有较高的工程实用价值。

1 系统的工作流程

红外图像实时处理系统主要用于完成红外视频图像的采集、处理和传输工作。图 1 所示为该系统的工作流程,即用红外传感器按照特定的行场使能信号将图像数据送入 FPGA,然后靠 FPGA 完成图像数据的采集和存储,接着通过 EMIF 接口将图像数据传输到 DSP,并由 DSP 完成图像数据的实时处理,最后通过网络将图像处理结果发送到系统显控台上。

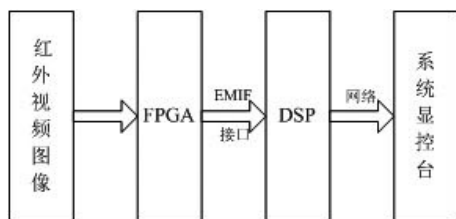


图 1 系统的工作流程

2 系统的硬件设计

红外图像实时处理系统采用 FPGA+DSP 架构,其硬件组成包括 TI 公司的 TMS320C6455 DSP 和 Altera 公司的 EP4SGX230F1152 FPGA 等。其中, TMS320C6455 DSP 采用增强型 C64 内核,其主频为 1 GHz,片内存储器达 2 MByte。红外传感器得到的图像是 320×256 大小的 14bit 灰度图像,帧频为 25 Hz,一帧图像的大小为 156 kByte。在 DSP 内部 RAM 就能完成整帧图像的处理,缩减了内外存储器之间的数据交换量,提高了系统的实时性。

2.1 红外传感器与 FPGA 之间的接口

为了满足系统对实时性的要求,我们采用乒乓结构来实现图像数据的缓存。在 FPGA 内部使用双端口 RAM,并开辟两块 $320 \times 32/16$ bit 大小的数据存储空间。因此,对于 $320 \times 256/14$ bit 大小的数字图像,每帧需要传输 8 次。FPGA 芯片通过互斥机制管理系统中两块存储空间的读写切换,即一块数据存储空间处于写入状态时,另外一块则处于读写状态。当场使能有效时,FPGA 开始对行使能计数,往处于“写状态”的空间存储数据。当行使能计数至 32 时,切换存储空间,往另外一块空间存储数据,同时更新两块存储空间的“读写”状态。图 2 所示为红外视频图像与 FPGA 之间的硬件接口。

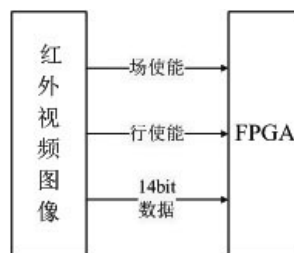


图 2 红外视频图像与 FPGA 间硬件接口的示意图

2.2 FPGA 与 DSP 之间的接口

FPGA 通过外部存储器接口 (EMIF) 和 DSP 相连接^[6-7]。DSP 利用 EDMA 方式从 FPGA 中读取数据。图 3 所示为硬件接口,其中 ECLK-OUT/CLK 为同步读写时钟接口,CE_x/CE 为 DSP 的片选信号接口,EA[22..3]/A[19..0] 为地址

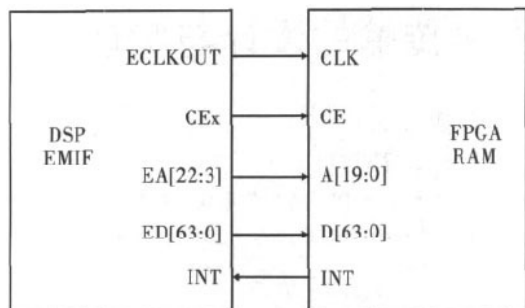


图 3 FPGA 与 DSP 间硬件接口的示意图

线接口, ED[63..0]/D[63..0] 为数据线接口, INT 为中断接口。

FPGA 通过 EMIF 接口完成对 DSP 的图像数据传输功能。设置 EMIF 的时钟 CLK 为 50 MHz, 接口带宽为 32 位。当 FPGA 双端口 RAM 存储空间中写满数据时, 通过中断接口 INT 管脚通知 DSP 读数。DSP 收到 FPGA 的中断信号后, 开始利用 EDMA 读数, 每次读取 $320 \times 32 / 16$ bit 大小的图像数据。在读数期间, 片选信号 CE 有效, FPGA 把 DSP 片选信号 CE 作为双口 RAM 的读使能。在使能期间, 用 DSP 提供的时钟 CLK 读取数据。

2.3 DSP 与系统显控台之间的接口

DSP 和系统显控台之间通过网络传输数据 [8-10]。硬件设计中选用 TI 公司的 TMS320C6455 DSP (内部集成有增强型媒体接入控制器 EMAC) 和博通公司的物理层 (PHY) BCM5464 芯片及网络变压器。这里, 使用 TI 公司提供的网络开发包 (NDK) 进行网络编程。NDK 相对于操作系统和底层硬件是透明的。这主要是由 OS.LIB 提供与操作系统 DSP/BIOS 的接口和由 HAL.LIB 提供对硬件的支持来完成的。

3 C6455 DSP 软件设计

C6455 DSP 软件主要包括片内外设配置、数据采集、处理和传输四个部分, 其程序处理流程见图 4。

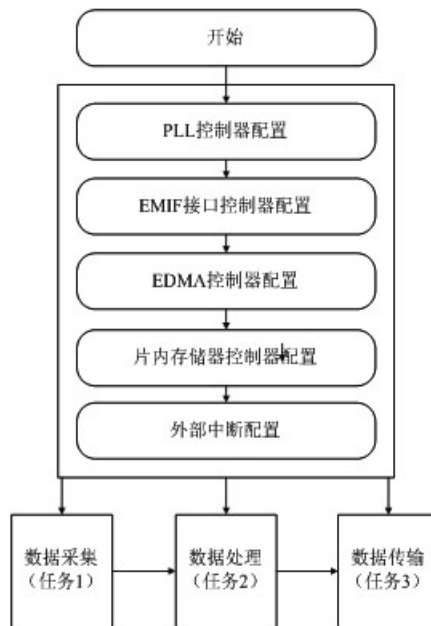


图 4 C6455 DSP 软件的程序处理流程

如图 4 所示, C6455 DSP 上电后依次对 PLL、EMIF 接口、EDMA、片内存储器控制器和外部中断进行配置。其中, PLL 负责 C6455 DSP 的 CPU 和片内集成外设的工作时钟; EMIF 接口是 DSP 进行对外数据访问的数据接口; EDMA 主要负责完成图像采集数据的搬移工作, 而且在进行数据搬移时不占用 CPU 资源, 满足 DSP 实时处理的要求。C6455 DSP 配置结束后, 下一步便是建立三个任务函数。

利用 DSP/BIOS 分别建立三个任务函数, 其优先级设置顺序从高到低分别为数据采集、数据传输和数据处理。任务 1 的优先级最高, 主要是完成基于 EDMA 的图像数据采集, 并通过 FPGA 的“读状态”信号触发 EDMA 的数据传输。任务 2 和任务 3 同步实施, 因为数据传输的优先级高于数据处理, 所以必须对两者进行同步处理 (利用信号量进行同步)。

设置信号灯 SEM0; C6455 DSP 的初始化函数为 void C6455_initialization (void); 任务 1 的图像处理函数为 void data_acquisition (void); 任务 2 的图像处理函数为 void data_processing (Short * pimage); 任务 3 的数据传输函数为 void data_transmission (Short * pimage)。

程序代码如下:

```

Main() /* 主程序 */
{
}
C6455_initialization()
{
    /* 完成 PLL、EMIF、EDMA、片内存储器控制器和外部中断初始化 */
}
data_acquisition()
{
    /* 使用 EDMA 完成图像数据采集 */
}
data_processing (Short * pimage)
{
    /* 完成图像处理 */
    ...;
    /* 使用信号量 SEM0*/

```

```

SEM_post(&SEM0);
}
data_transmission (Short * pimage)
{
    /* 等待信号量 SEM0*/
    SEM_pend (&SEM0, SYS_FOREVER);
    /* 通过网络完成数据传输 */
    ...;
}

```

4 实验结果

利用该系统对天空目标进行了图像采集与图像增强测试。图 5 为采集的原始图像, 图 6 为对原始图像进行拉普拉斯增强处理后的图像。原始图像的采集帧频为 25 帧/s, 大小为 320×256 , 像素深度为 14 位。经过图像增强后的帧频为 25 帧/s, 满足实时性需求。



图 5 原始图像



图 6 拉普拉斯增强后的图像

5 结论

本文提出了一种基于 FPGA 和 DSP 架构的红外图像实时处理系统。通过引入 DSP/BIOS 的多任务机制, 建立了一套完整的集数据采集、处理和传输为一体的多任务软件模型。在该系统中用硬件实现了基于拉普拉斯的图像增强算法。实验结果表明, 该系统满足实时性要求, 具有较高的应用价值。

参考文献

- [1] 王振. 目标图像识别算法研究及其在 DSP 高速处理系统中的实现 [D]. 南京: 南京航空航天大学, 2008.
- [2] 孙荣春, 孙俊喜, 宋雪. 基于 DSP 的 CMOS 图像采集与处理系统 [J]. 半导体光电, 2011, 32(6): 890-893.
- [3] 钟颖, 张春侠, 林玉野. 基于 DSP 和 FPGA 架构的嵌入式图像处理系统设计 [J]. 电子设计工程, 2011, 19(22): 21-24.
- [4] 员天佑, 李潮, 谢阅. DSP/BIOS 多任务环境下的实

- 时数据采集与处理 [J]. 微计算机信息, 2006, 22(3): 154-155.
- [5] 冯琛华, 别红霞. 基于 DM642 的以太网通信接口设计 [J]. 信号处理, 2007, 23(5): 783-785.
- [6] 杨露, 苏秀琴, 向静波, 等. 基于 DSP 和 FPGA 的视频图像处理系统设计 [J]. 微计算机信息, 2008, 24(7): 288-289.
- [7] 张尧琴, 杭娟, 王玉凡. 基于 EDMA 的 FPGA 与 DSP 图像传输的设计与实现 [J]. 电子科技, 2012, 25(1): 39-41.
- [8] 甘泉, 徐光辉, 郭伟涛. 基于 DSP/BIOS 的千兆以太网的研究与实现 [J]. 军事通信技术, 2011, 32(1): 82-85.
- [9] 梁迅. 基于 NDK 的 DSP 网络编程 [J]. 计算技术与自动化, 2005, 24(3): 79-81.
- [10] 刘钊江, 郑红, 吴兴华, 等. 基于 TIC6000 系列 DSP 的网络开发研究 [J]. 仪器仪表用户, 2010, 21(3): 60-62.

(上接第 24 页)

4 结论

本文采用现场可编程芯片 FPGA 实现了整个系统, 并以较少的 FPGA 硬件资源完成了高质量的红外图像采集与预处理, 为后续的图像处理节约了宝贵的时间。实验结果表明, 该方法具有较强的噪声抑制能力, 可提高整个系统的实时性, 因而具有很高的实用价值。

参考文献

- [1] 纪大伟, 徐抒岩, 胡君, 等. 基于 FPGA 的多通道高速数据采集系统 [J]. 仪表技术与传感器, 2011, 25(12): 69-72.
- [2] 马秀娟, 考丽, 赵国良. 基于 FPGA 和 DSP 的高速数据采集实时处理系统的设计 [J]. 电子器件, 2007, 30(3): 1009-1013.
- [3] 陈伦海, 黄君凯, 杨帆. 基于 FPGA 的实时边缘检测系统 [J]. 液晶与显示, 2011, 26(2): 200-204.
- [4] 李宁, 王俊发. 基于 Camera link 的高速数据采集系统 [J]. 红外, 2005, 26(7): 31-37.
- [5] 郭明, 朱敏, 周晓东. 去除椒盐噪声的非对称有向窗加权均值滤波 [J]. 激光与红外, 2011, 41(11): 1267-1272.
- [6] Rafael C G, Richard E W 著. 阮秋奇, 阮宇智译. 数字图像处理 [M]. 北京: 电子工业出版社, 2003.
- [7] 吴继华, 王诚. Altera FPGA/CPLD 设计 (高级篇) [M]. 北京: 人民邮电出版社, 2005.
- [8] 王德胜, 康令州. 基于 FPGA 的实时图像采集与预处理 [J]. 器件与应用, 2011, 35(3): 32-35.