

文章编号: 1672-8785(2011)09-0001-04

一种用于非致冷红外焦平面读出电路的带隙基准源

李 凯 周 云 蒋亚东

(电子科技大学电子薄膜与集成器件国家重点实验室, 四川成都 610054)

摘 要: 设计了一种用于新型非致冷红外焦平面阵列读出电路的低温漂低压带隙基准电路。提出了同时产生带隙基准电压源和基准电流源的技术。通过改进带隙基准电路中的带隙负载结构及基准核心电路, 可以分别对基准电压和基准电流进行温度补偿。在 $0.5\ \mu\text{m}$ CMOS N 阱工艺条件下, 采用 Spectre 软件进行了模拟验证。仿真结果表明, 在 $3.3\ \text{V}$ 条件下, 在 $-20\sim 100\ ^\circ\text{C}$ 范围内, 带隙基准电压源和基准电流源的温度系数分别为 $35.6\ \text{ppm}/^\circ\text{C}$ 和 $37.8\ \text{ppm}/^\circ\text{C}$ 。在直流情况下, 基准电压的电源抑制比 (PSRR) 值为 $-68\ \text{dB}$ 。基准源电路的供电电压范围为 $2.2\sim 4.5\ \text{V}$ 。

关键词: 基准电压; 基准电流; 带隙负载结构; 温度系数; 电源抑制比

中图分类号: TN216 **文献标识码:** A **DOI:** 10.3969/j.issn.1672-8785.2011.09.001

A Bandgap Reference for Uncooled IRFPA Readout Circuits

LI Kai, ZHOU Yun, JIANG Ya-dong

(State Key Laboratory of Electronic Thin Films and Integrated Devices, University of Electronic Science and Technology of China, Chengdu 610054, China)

Abstract: A low temperature drift and low voltage bandgap reference is designed for a new uncooled infrared focal plane array (IRFPA) readout circuit. The technique which can be used to provide both reference voltage output and reference current output is proposed. By modifying the bandgap load and reference core circuit in the bandgap reference circuit, the reference voltage and current can be compensated for temperature respectively. When using a $0.5\ \mu\text{m}$ N well CMOS technology, simulation is carried out by using the Spectre software. The result shows that the temperature coefficients of the voltage output and the current output are $35.6\ \text{ppm}/^\circ\text{C}$ and $37.8\ \text{ppm}/^\circ\text{C}$ respectively in the temperature range from $-20\ ^\circ\text{C}$ to $100\ ^\circ\text{C}$ at $3.3\ \text{V}$. The power-supply rejection ratio (PSRR) is $-68\ \text{dB}$ at DC. The circuit can operate in the range from $2.2\ \text{V}$ to $4.5\ \text{V}$.

Key words: reference voltage; reference current; bandgap load; temperature coefficient; PSRR

0 引言

带隙基准源是集成电路中的一个重要单元模块。目前, 基准电压源已经被广泛应用在高精

度比较器、A/D 和 D/A 转换器以及动态随机存取存储器等集成电路中^[1-2]。致冷型红外焦平面阵列读出电路是一种内置热电制冷器的读出电路, 其工作温度稳定, 可以忽略薄膜电阻温度

收稿日期: 2011-07-26

基金项目: 国家自然科学基金资助项目 (61021061); 电子科技大学富通翱翔计划科研基金 (FTAX201013)

作者简介: 李凯 (1986-), 男, 山东聊城人, 硕士研究生, 主要从事红外焦平面阵列读出电路研究。

E-mail: likai19861005@163.com

系数的影响。因此,传统的带隙基准电路可以同时产生稳定的带隙基准电压和基准电流。新型非致冷红外焦平面阵列读出电路是一种无需热电制冷器的读出电路,其工作温度范围广^[2],会增加传统带隙基准电路中的薄膜电阻变化,使其在产生稳定的带隙基准电压的同时无法产生稳定的基准电流。

本文结合低压技术,利用薄膜电阻的正温度系数对基准电流进行补偿,并通过改进带隙基准电路中的带隙负载结构对基准电压进行补偿。基准电压和基准电流的温度补偿可以同时分别进行。我们提出一种可同时产生稳定低压基准电压源和基准电流源的低功耗电路。该基准电路结构简单,占用芯片面积小,功耗低,可以广泛应用于各种新型非致冷红外焦平面阵列读出电路。

1 传统的低电压带隙基准源

图 1 为传统低压带隙基准电压源^[3-6]的原理示意图。双极性晶体管的基极-发射极电压 V_{BE} 具有负温度系数。当温度为 300 K 时,其温度系数一般为 -1.5 mV/K 。而热电压 V_T 具有正温度系数,其温度系数为 $+0.087 \text{ mV/K}$ ^[7]。由于运算放大器组成反馈环路, X 点与 Y 点的电压相同, M 点与 N 点的电压相同,电阻 R_1 的压降就等于 Q1 与 Q2 的电压差 ΔV_{BE} , 输出电流 I_{ref} 与输出电压 V_{ref} 可以分别表示为

$$I_{ref} = \frac{1}{R_2 + R_3} \left(V_{BE2} + \frac{R_2 + R_3}{R_1} \Delta V_{BE} \right) \quad (1)$$

$$V_{ref} = \frac{R_4}{R_2 + R_3} \left(V_{BE2} + \frac{R_2 + R_3}{R_1} \Delta V_{BE} \right) \quad (2)$$

若考虑电阻的温度系数 TC_R :

$$TC_R = \frac{\partial R}{\partial T} / R(T_0) \quad (3)$$

由式 (1) 和式 (2) 可得:

$$\begin{aligned} \left. \frac{\partial V_{ref}}{\partial T} \right|_{T=T_0} &= \frac{R_4(T_0)}{R_2(T_0) + R_3(T_0)} \\ &\times \left(\left. \frac{\partial V_{BE2}}{\partial T} \right|_{T=T_0} + \frac{R_2(T_0) + R_3(T_0)}{R_1(T_0)} \frac{k \ln n}{q} \right) \end{aligned} \quad (4)$$

$$\begin{aligned} \left. \frac{\partial I_{ref}}{\partial T} \right|_{T=T_0} &= \frac{1}{R_2(T_0) + R_3(T_0)} \\ &\times \left(\left. \frac{\partial V_{BE2}}{\partial T} \right|_{T=T_0} + \frac{R_2(T_0) + R_3(T_0)}{R_1(T_0)} \frac{k \ln n}{q} \right) \\ &- \frac{TC_R}{R_2(T_0) + R_3(T_0)} \left(V_{BE2} + \frac{R_2(T_0) + R_3(T_0)}{R_1(T_0)} \Delta V_{BE} \right) \end{aligned} \quad (5)$$

通过选取合适的电阻比例 $(R_2 + R_3)/R_1$, 可以得到与温度无关的基准电压 V_{ref} 。但是由于 R_2 与 R_3 的温度系数 TC_R 不为零, 我们得不到与温度不相关的电流 I_{ref} 。

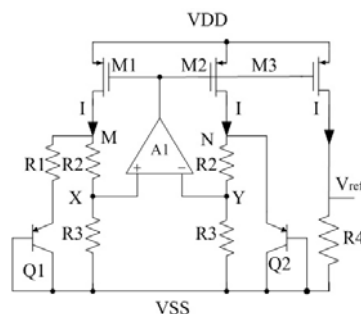


图 1 传统低电压带隙基准源的示意图

2 改进的低电压带隙基准负载结构

从式 (5) 中可以看出,若要得到在一定温度范围内与温度零相关的基准电流 $I(T_0)$, 则电阻温度系数 TC_R 必须满足:

$$\begin{aligned} \left. \frac{\partial I_{ref}}{\partial T} \right|_{T=T_0} &= \frac{1}{R_2(T_0) + R_3(T_0)} \\ &\times \left(\left. \frac{\partial V_{BE2}}{\partial T} \right|_{T=T_0} + \frac{R_2(T_0) + R_3(T_0)}{R_1(T_0)} \frac{k \ln n}{q} \right) \\ &- TC_R I_{ref}(T_0) = 0 \end{aligned} \quad (6)$$

电阻温度系数 TC_R 可以表示为

$$\begin{aligned} TC_R &= \frac{1}{R_2(T_0) + R_3(T_0) I_{ref}(T_0)} \\ &\times \left(\left. \frac{\partial V_{BE2}}{\partial T} \right|_{T=T_0} + \frac{R_2(T_0) + R_3(T_0)}{R_1(T_0)} \frac{k \ln n}{q} \right) \end{aligned} \quad (7)$$

通过调整电阻的阻值,可以满足式 (7) 的要求,但是在这种情况下,式 (2) 中的基准电压 $V(T_0)$ 就一定不是与温度零相关了。为了产生在一定温度范围内与温度无关的基准电压 I_{ref} , 现引入一种新的负载结构。图 1 中的负载电阻 R_4 可以改

成图 2 中 R_z 的结构。因此, 基准电压 V_{ref} 可以表示为

$$V_{ref} = \frac{R_y}{R_x + R_y} V_{BE3} + \left(\frac{R_x R_y}{R_x + R_y} + R_z \right) I(T) \quad (8)$$

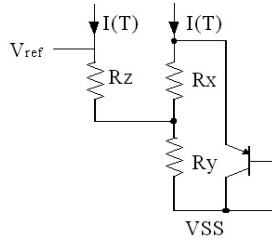


图 2 一种新的负载结构

由上文可知, 当满足式 (7) 时, 可以得到在一定温度范围内与温度零相关的基准电流 $I(T_0)$ 。若要得到在一定温度范围内与温度无关的基准电压 V_{ref} , 则必须满足:

$$\left. \frac{R_y}{R_x + R_y} \frac{\partial V_{BE3}}{\partial T} \right|_{T=T_0} + I(T_0) \left(\frac{R_x R_y}{R_x + R_y} + R_z \right) TC_R = 0 \quad (9)$$

由于电压 V_{BE} 的温度系数在室温下一般为 -1.5 mV/K, 需要选择具有正温度系数的电阻以满足式 (9) 的要求。在 CMOS 工艺中使用的扩散电阻和阱电阻的阻值是随着温度的升高而增大的, 它们符合电路的设计要求。

3 改进的无运放低电压带隙基准电路

为了使电路的功耗进一步降低, 我们提出一种无运放低电压基准电路。通过将图 2 中的负载结构放入该基准电路中, 可以得到图 3 所示的改进型无运放带隙基准电路。此电路中流过节点 x 和 y 的电流分别为 sI 。其中, s 为常数, 其大小可通过改变相关 MOS 管的宽长比来调节。令流过管 M3a 与管 M4a 的电流均为 $sk_1 I$, 流过管 M3b 与管 M4b 的电流均为 $sk_2 I$, 我们可通过调节 k_1 与 k_2 的值来调节流过电阻 R_4 的电流。利用这种改进的带隙基准电路可以更好地调节电路中各支路电流的大小, 从而更精确地得到

所需的基准电流值和基准电压值。基准电流 I_{ref} 和基准电压 V_{ref} 分别表示为

$$I_{ref} = \frac{1}{R_2 + (1+s)R_3} \left(V_{BE2} + \frac{R_2 + R_3}{R_1} \Delta V_{BE} \right) \quad (10)$$

$$V_{ref} = \frac{sk_1 R_4 + (1+s)R_3}{R_2 + (1+s)R_3} (V_{BE2} + G \Delta V_{BE}) \quad (11)$$

$$G = \frac{sk_1 R_4 (R_2 + R_3) + s R_2 R_3}{R_1 [sk_1 R_4 + (1+s)R_3]} \quad (12)$$

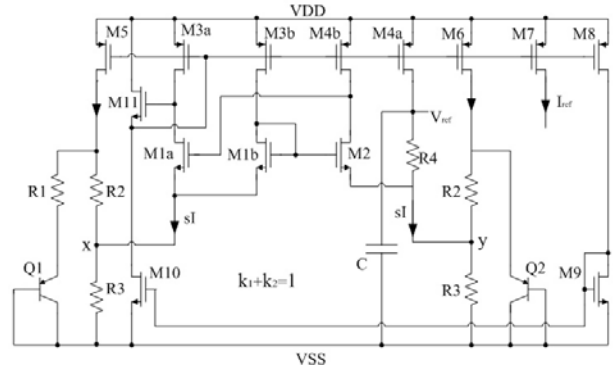


图 3 改进的带隙基准电路

由式 (10) 和式 (11) 可知, 基准电压 V_{ref} 和基准电流 I_{ref} 具有不同的温度补偿方式。如果要求 V_{ref} 和 I_{ref} 同时与温度零相关, 必须满足以下条件:

$$\left. \frac{\partial V_{BE2}}{\partial T} \right|_{T=T_0} = -G \frac{k \ln n}{q} \quad (13)$$

$$TC_R = \frac{1}{[sk_1 R_4 + (1+s)R_3] I_{ref}(T_0)} \frac{R_3}{R_1} \frac{k \ln n}{q} \quad (14)$$

由式 (10) ~ 式 (14) 可得:

$$I_{ref}(T_0) = \frac{V_{BG0}}{[R_2 + (1+s)R_3](1 - TC_R T_0)} \quad (15)$$

$$V_{BG0} = V_{BE2} + G \Delta V_{BE} \quad (16)$$

式中, V_{BG0} 约为 1.25 V。对于设计所需的基准电流值, 根据式 (15) 可以更好地选择薄膜的电阻值大小。

4 电路仿真结果

图 4 所示为本文设计的带隙基准源的整体版图, 其面积为 $148 \mu\text{m} \times 120 \mu\text{m}$ 。基于 $0.5 \mu\text{m}$ CMOS 工艺, 通过 Spectre 软件对图 3 所示的电路进行仿真优化^[8]。在电源电压为 3.3 V 的条件下, 当温度在 $-20 \sim 120$ °C 范围内变化时, 得到输出电压 V_{ref} 随温度变化的仿真曲线图 (温度系数为 35.6 ppm/°C, 见图 5)。图 6 为得到的输出

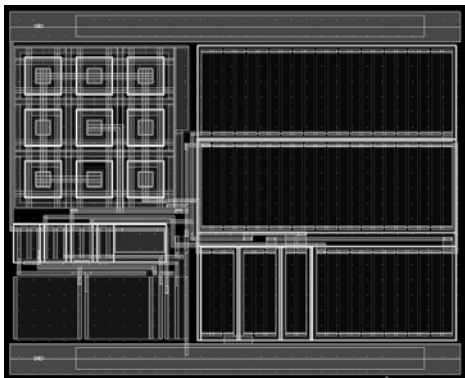


图 4 带隙基准电路的版图设计

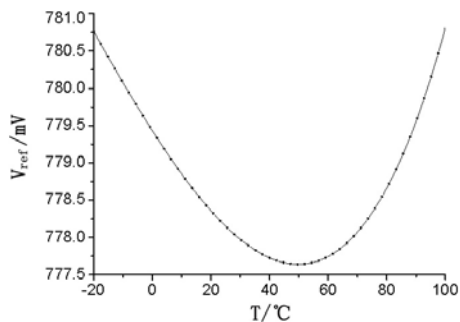


图 5 基准电压的温度特性曲线

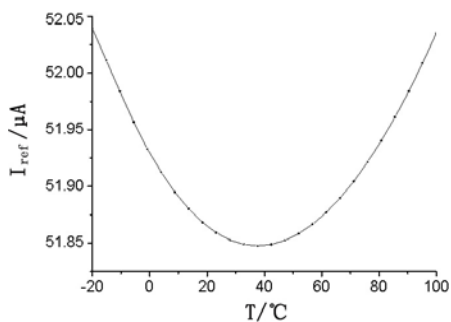


图 6 基准电流的温度特性曲线

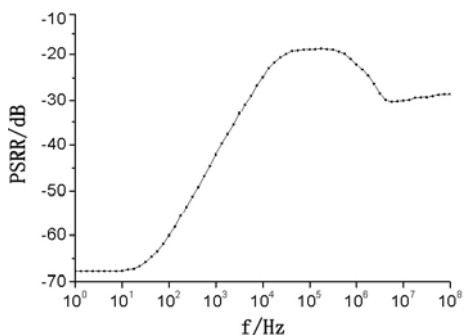


图 7 基准电压的 PSRR 特性曲线

电流 I_{ref} 随温度变化的仿真曲线图(温度系数为 37.8 ppm/°C)。仿真结果表明,该电路可以同时提供温度得到补偿的低温漂基准电压和基准电

流。图 7 所示为基准电压的 PSRR 特性。在直流情况下,其 PSRR 值为 -68 dB。

5 结束语

基于低电压带隙基准源的基本原理,提出了一种可以同时提供温度补偿的低压基准电压和基准电流的电路设计。通过用具有正温度系数的薄膜电阻对基准电流进行温度补偿和通过改进带隙基准电路中的带隙负载结构对基准电压进行补偿,同时得到了低温漂的基准电流和基准电压。仿真结果表明,在 -20 ~ 120 °C 的温度范围内,基准电压和基准电流的温度系数均小于 40 ppm/°C,具有较好的温度特性。在直流情况下,基准电压的 PSRR 值为 -68 dB。该电路结构简单,可以广泛应用于各种新型非致冷红外焦平面阵列读出电路。

参考文献

- [1] Made G, Gerard C M M, Jeroen F, et al. A Curvature-Corrected Low-Voltage Bandgap Reference [J]. *IEEE Journal of Solid-State Circuits*, 1993, **28**(6): 667-670.
- [2] Xing Xinpeng, Li Dongmei, Wang Zhihua, et al. An Overview of The Research on CMOS Bandgap Reference Sources [J]. *Microelectronics*, 2008, **38**(1): 57-63.
- [3] Banba H, Shiga H, Mmezawa A, et al. A CMOS Bandgap Reference Circuit with Sub-1-V Operation [J]. *IEEE Journal of Solid-State Circuit*, 1999, **34**(5): 670-674.
- [4] Annema A J. Low-power Bandgap Reference Featuring DTMOST's [J]. *IEEE Journal of Solid-State Circuits*, 1999, **34**(7): 949-955.
- [5] Leung N K, Mok P K T. A Sub-1-v 15 ppm CMOS Bandgap Voltage Reference without Requiring Low Threshold Voltage Device [J]. *IEEE Journal of Solid-State Circuits*, 2002, **37**(4): 526-530.
- [6] Boni A. OP-amps and Startup Circuits for CMOS Bandgap Reference with near 1 V supply [J]. *IEEE Journal of Solid-State Circuit*, 2002, **37**(10): 1339-1343.
- [7] 毕查德拉扎维. 模拟 CMOS 集成电路设计 [M]. 西安: 西安交通大学出版社, 2003.
- [8] 何乐平, 王忆. 模拟集成电路设计与仿真 [M]. 北京: 科学出版社, 2008.