

文章编号: 1672-8785(2023)12-0007-08

数字化红外探测器的读出电路 晶圆测试系统研究

陈彦冠 张雨竹 王 亮 袁 媛

王成刚 于 艳 聂 媛

(中国电子科技集团公司第十一研究所, 北京 100015)

摘 要: 数字化红外探测器的读出电路晶圆测试是评价晶圆的重要环节。在现有探针台测试设备的基础上, 研制了一块电路板装置。它既可驱动晶圆工作, 也可将不同形式的数字化输出信号转换为统一的数字图像传输格式, 而且测试过程中可对电路板参数进行设置。首先对红外探测器读出晶圆测试系统进行了介绍, 然后对研制的测试电路板装置进行了原理分析。最后将此电路板进行硬件实现, 并编写了内部测试程序, 完成了功能验证。对差分输出和单路输出两种形式的晶圆进行了测试, 其结果与晶圆低温下的测试结果一致, 数据准确可靠。此外电路装置有 100 个输入接口, 可重复编程, 支持 24bit 及以下输出位宽数字化晶圆的测试, 使测试系统具有更高的兼容性和灵活性。

关键词: 读出电路; 数字化红外探测器; 晶圆测试系统; 兼容性

中图分类号: TN918 **文献标志码:** A **DOI:** 10.3969/j.issn.1672-8785.2023.12.002

Research on Readout Circuit Wafer Test System for Digitalization Infrared Detectors

CHEN Yan-guan, ZHANG Yu-zhu, WANG Liang, YUAN Yuan,

WANG Cheng-gang, YU Yan, NIE Yuan

(The 11th Research Institute of China Electronics Technology Group Corporation, Beijing 100015, China)

Abstract: The readout circuit wafer test of digital infrared detectors is an important part of wafer evaluation. Based on the existing probe test equipment, a circuit board device has been developed, which can drive the wafer to work and convert different forms of digital output signals into a unified digital image transmission format. During the test process, the circuit board parameters can be set. Firstly, the infrared detector readout wafer test system was introduced, then the principle of the developed test circuit board device was analyzed. Finally, the hardware implementation of this circuit board was carried out, and an internal test program was written to complete functional verification. Two forms of wafers, differential output and single channel output, were tested and the results were consistent with those obtained at low temperatures, indicating accuracy and reliability. In addition, the circuit device has 100 input interfaces, which can be reprogrammed and supports testing of digital wafers with output bit widths of 24 bits and below, making the test system more compatible

收稿日期: 2023-06-04

作者简介: 陈彦冠(1990-), 男, 山西吕梁人, 工程师, 硕士, 主要从事红外组件测试系统方面的研究。
E-mail: 286852460@163.com

and flexible.

Key words: readout circuit; digital infrared detector; wafer test system; compatibility

0 引言

红外焦平面探测器的读出电路晶圆测试环节非常重要。只有对整片读出电路晶圆进行了准确测试,才能够挑选出合格的读出电路,以免将不合格读出电路与红外芯片进行倒装互联而降低芯片制备的成品率。读出电路晶圆的测试能力在很大程度上决定了红外焦平面芯片制备成品率的高低。此外,互联器件后的单片晶圆导通率测试也是互联工艺成品率的验证手段之一,其主要目的是判断晶圆与芯片之间是否全部连通。测试过程中需要使用手动探针台。

在传统红外焦平面探测器晶圆测试中,由于其输出为模拟电平,且输出速率较低(一般为 20 MHz 以下),可用成熟的红外焦平面探测器读出电路晶圆测试设备对其成品率进行测试。但是对于数字化红外焦平面探测器而言,其读出电路内部结构不同(分为像素级数字化和列级数字化两种),在输出形式上又分为单端并行、单端串行输出和低电压差分信号(Low-Voltage Differential Signaling, LVDS)串行输出,导致没有通用的数字化红外焦平面探测器读出电路晶圆测试设备。而读出电路晶圆成品率又是芯片倒装互联前的重要测试指标,对于芯片制备成品率有很大的指导意义^[1-6]。

针对以上情况,在现有读出电路晶圆探针台测试设备的基础上,设计了一款通用的数字化读出电路晶圆测试装置。该电路板通过与探针卡背板对插的方式连接,可对晶圆进行时序和偏压驱动,然后将晶圆输出形式统一为 CameraLink 格式并传送给现有数字化成像系统,最后进行晶圆合格率判别。

本文首先对红外探测器读出电路晶圆测试系统进行介绍,然后对研制的数字化晶圆测试电路进行原理分析,接着将此电路板进行硬件实现,并编写内部测试程序,完成功能验证。

对差分输出和单端输出两种形式的电路晶圆(共计 3 款)进行测试,并将测试完的 5 片晶圆封装在中测杜瓦中进行低温成像试验。最后将 5 片晶圆与器件进行互联,对互联后的晶圆再次进行低温成像试验,并将两次测试结果对比分析,以判断晶圆测试系统的准确性。

1 红外读出电路晶圆测试系统

从探针自动对针的角度来看,红外焦平面读出电路晶圆测试系统主要有两种。第一种是自动探针台晶圆测试系统。该系统主要在读出晶圆为原厂整片的条件下使用,6 in、8 in 和 12 in 片都可以自动对针,测试效率高。第二种是手动探针台晶圆测试系统。该系统主要是在读出晶圆被划成单片时使用,需要利用显微镜来手动对针,测试效率低,且容易出错。在测试过程中,需对晶圆进行上电驱动且同时对输出信号进行实时监控。由于不同型号读出电路的晶圆大小和 PAD 位置不同,测试的探针卡全部需要定制化设计,且在背部引出与探针相连的测试线。线长至少为 90 cm 以上,以便在探针台外部对晶圆进行偏压和时序驱动。手动探针台晶圆测试系统也需要定制化探卡,在背部引长线来进行测试,对晶圆输出进行成像,以此判断互联工艺的成品率。读出电路晶圆测试系统除上述探针台和探卡外,需配置偏压和时序生成模块、输出信号采集成像模块,进而完成核心的测试环节^[7-10]。

图 1 为红外焦平面读出电路晶圆测试的原理图。该系统由探针台、被测晶圆、驱动电路、信号采集与处理模块、计算机等组成。其中,驱动电路和信号采集处理模块从属于外围测试系统,构成完整的红外焦平面读出电路晶圆测试设备。

现有红外读出电路晶圆测试系统在使用时,只需按图 2 所示方式连接。利用探针卡将

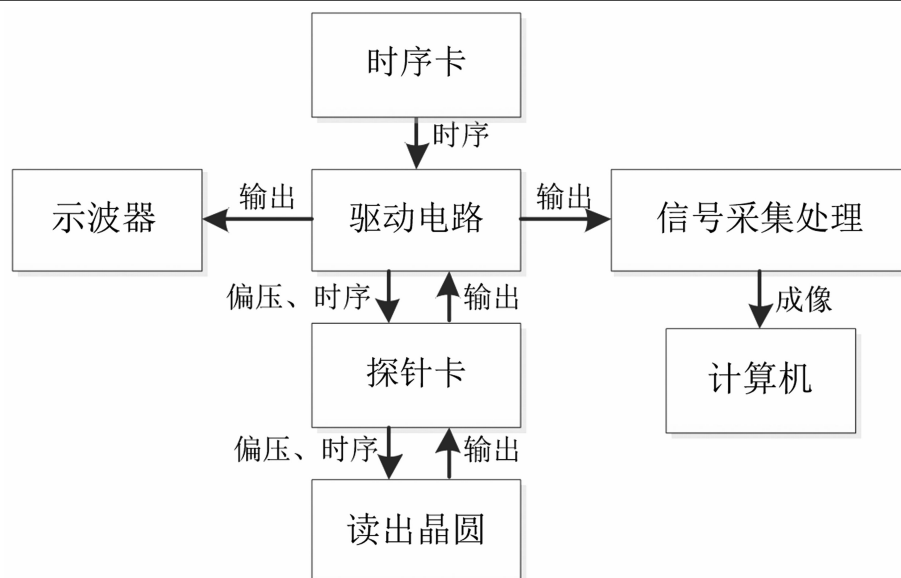


图 1 读出电路晶圆测试的原理图

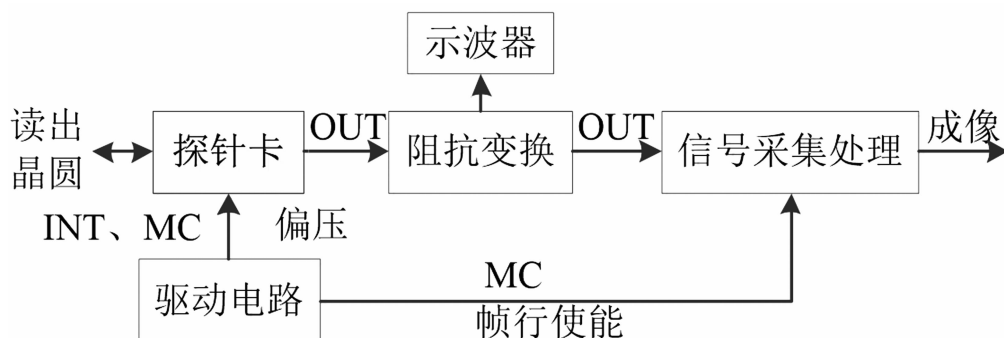


图 2 模拟型红外晶圆测试连接图

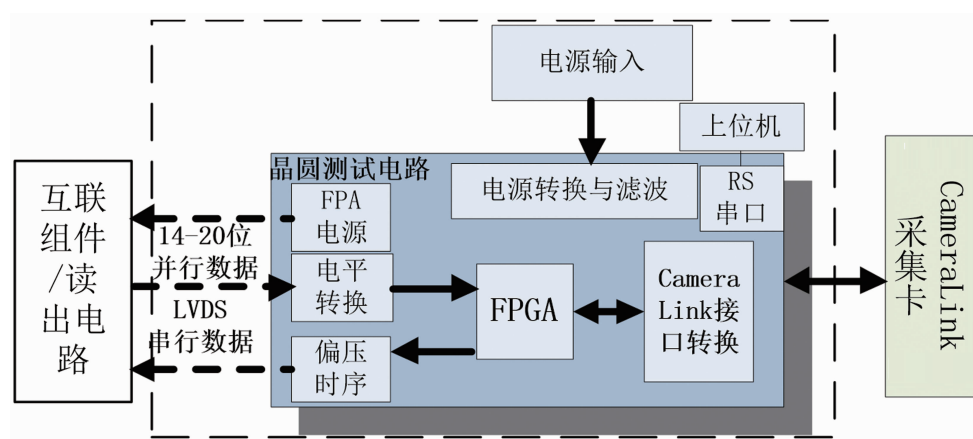


图 3 数字化晶圆测试电路的结构图

读出晶圆和驱动电路进行连接，将偏压和时序提供给晶圆，同步用信号采集板卡对输出电平进行采集。由于该系统的采集卡为模拟采集卡，无法对数字化输出信号进行采集，导致不具备数字化红外读出晶圆的测试能力。为了能

够在现有设备的基础上判断数字化读出晶圆成品率，研制了用于数字化红外探测器读出电路晶圆测试的电路板，将数字化输出进行信号处理后转换为 CameraLink 格式输出。此外，在测试系统的电脑中添加标准 CameraLink 采集

卡, 以便对数字化晶圆输出进行成像。

2 数字化晶圆测试电路组成及原理

2.1 数字化晶圆测试电路的组成

图 3 所示的通用型数字化晶圆测试电路主要包括电源转换与滤波电路、CameraLink 接口转换电路、现场可编程逻辑门阵列(Field Programmable Gate Array, FPGA)主芯片电路、RS422 串口电路、焦平面阵列(Focal Plane Array, FPA)电源电路、电平转换电路和偏压时序电路。

数字化晶圆测试电路可提供不同幅值偏压和不同高电平时序信号, 用于采集不同规格、不同输出形式的数字化读出信号。其中既可以是 LVDS 串行数据, 也可以是 14~20 位并行数据。通过一块 FPGA 芯片后, 转换成统一的 CameraLink 图像输出格式, 提供给电脑端采集卡进行成像。在测试中, 一些固定幅值电压由低压差线性稳压器(Low-Dropout Regulator, LDO)芯片提供; 其余可调节偏置电压通过串口发送指令给 FPGA 主芯片来调节。此外, 通过 FPGA 内部编程提供时序和进行图像采集, 对数字化读出晶圆进行成像测试, 从而判定此晶圆的成品率。数字化晶圆测试电路如图 4 所示。



图 4 数字化晶圆测试电路的实物图

2.2 数字化晶圆测试电路的原理

图 5 是通用型数字化晶圆测试电路的原理图。由于数字化电路晶圆的面阵规格和输出形式不同, 为了可兼容性测试, 电路主芯片选用 FPGA 芯片; 而且数字化电路的电源电压和偏压也不相同, 所以预留 3.3 V、2.5 V、1.8 V 和 1.2 V 四种常用电源, 其他小偏置电源则利用数模转换电路生成。另外, 数字化晶圆时序和输出配有电平转换电路, 适配不同的电平标准。将输出端统一成 CameraLink 协议格式, 留有输出接口^[11-12]。

图 5 中, 低噪声电源电路具备纹波滤除、限流保护和防接反功能, 一方面可对外围输入电源进行滤波, 减少外界干扰; 另一方面可对输入的电压进行限流保护, 并对电源正负反接情况提供容错保护。

CameraLink 图像输出电路采用标准 CameraLink 协议编码芯片, 将数字化晶圆图像数据编码为标准的 LVDS 数据和时钟信号。输入端全部与 FPGA 芯片连接, 可支持 RGB 模式(24bit, 针对 16bit 以上的输出)或者 base 模式(针对 16bit 及以下的输出)。

FPGA 主芯片电路是晶圆测试电路的核心部分, 用于 FPGA 芯片的电源提供和配置, 留有程序下载接口和串口通信接口, 具备程序烧写和外部通信控制功能。本装置针对不同的数字化读出的晶圆, 通过 FPGA 程序下载接口适配不同的程序, 从而实现状态的切换。此外, FPGA 主芯片负责编写数字化晶圆驱动时序和调节偏置电压。时序经电平转换电路连接到晶圆端, 偏置电压经运放驱动后连接到晶圆端。

数模转换电路可将 FPGA 主芯片电路提供的数字信号转换为模拟偏置电压, 并在 DA 芯片后加滤波电路和运放驱动电路, 消除环境噪声和抑制干扰, 并增强偏置驱动能力。

接口电路包含输入接口和输出接口。其中, 输出接口是 CameraLink 26pin 插座装配连接器, 通过线缆可与电脑端采集卡连接。输入接口经 3 个双排直插接插件与探针卡连接, 上

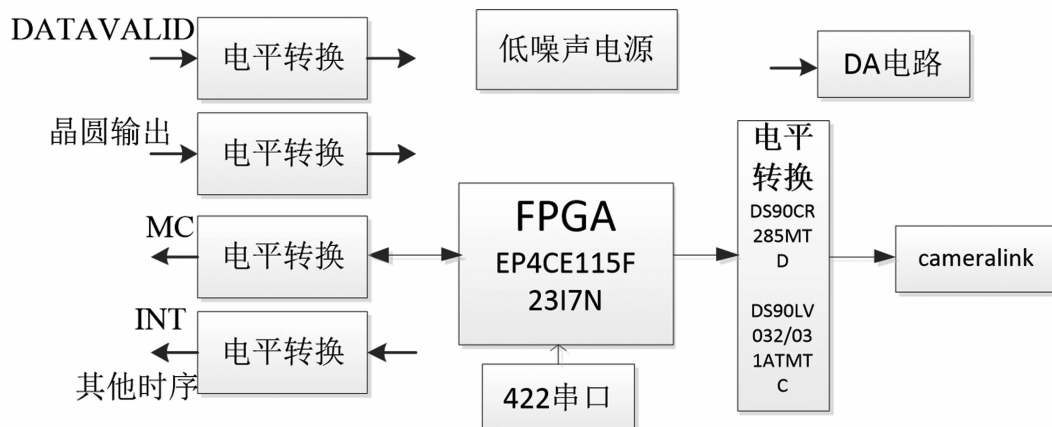


图 5 数字化晶圆测试电路的原理图

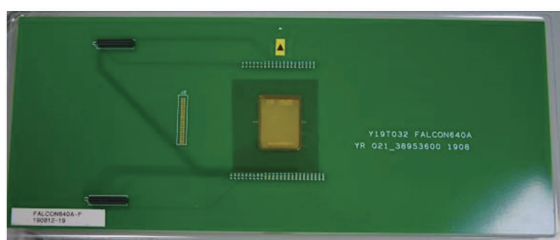


图 6 数字化晶圆测试的探针卡接口图

下两个接插件是 30 针，右侧接插件是 40 针。探针卡如图 6 所示。

上方 30 针接插件主要用来提供读出品圆电源电压、偏置电压和 GND，右侧 40 针接插件主要用来与列级数字化晶圆进行 LVDS 接口连接，另外提供几路双向时序信号和固定电源电压。下方 30 针接插件主要用来与单端并行输出或单端串行输出数字化读出品圆连接，另外提供几路固定电源电压和 GND。上述 100 个针灵活使用，可以满足目前已知的数字化读出品圆测试：用于提供电源、偏压和时序，并将晶圆输出信号与测试电路上的电平转换模块进行连接。

3 硬件实现和功能验证

3.1 系统描述

与传统的模拟输出型红外读出品圆测试系统类似，本测试系统仅在探针台框架中对原有的外围模拟读出品圆测试模块进行了更替（见图 7）。驱动电路利用探针卡与读出品圆连接，为其提供 MC、INT 等时序信号和电源偏置电压，将并行数据或串行数据统一为 Camera-

Link 图像协议数据，再通过计算机图像采集板卡和上位机软件进行成像。

本文系统的测试方法与模拟型红外读出电路晶圆测试方法一致，如图 8 所示。不论是利用手动探针台还是自动探针台，仅需在探卡背部连接晶圆测试电路板。设置晶圆的测试时序和偏置并对晶圆进行驱动。然后将晶圆输出进行数据格式转换并将其传输给计算机显示图像。针对关键偏置电压进行实时调节，以观测图像的实时变化，进而判断晶圆的成品率和互联器件的导通率。

图 8 中，计算机成像软件必须与 Camera-Link 采集卡搭配使用，选用型号为 Teledyne DALSA 公司的 X64 系列。成像软件（见图 9）具备直方图均衡处理功能，使处理后的图像对比度变大，显示更加清晰，帮助测试人员根据图像信息来判断晶圆是否合格。此外，成像软件还具备单点校正、实时采集和图像储存功能，可以针对性地筛选电路，同时对数据进行保存。

3.2 读出品圆测试

为了验证本测试系统的有效性，选取不同规格、不同输出通道数的几种典型数字化读出品圆，对它们的功能进行测试并将其与封装后的功能进行对比，判断测试结果是否与封装后低温下的状态一致，以此评估本测试系统的结果是否准确可靠。

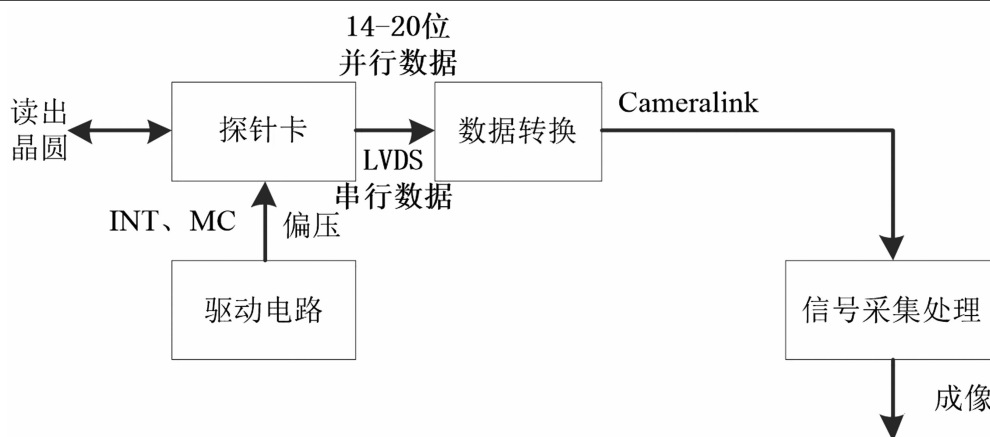


图 7 数字化红外读出晶圆测试连接图

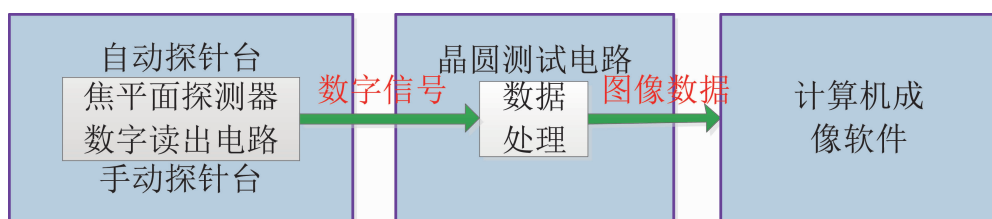


图 8 数字化读出电路晶圆测试图

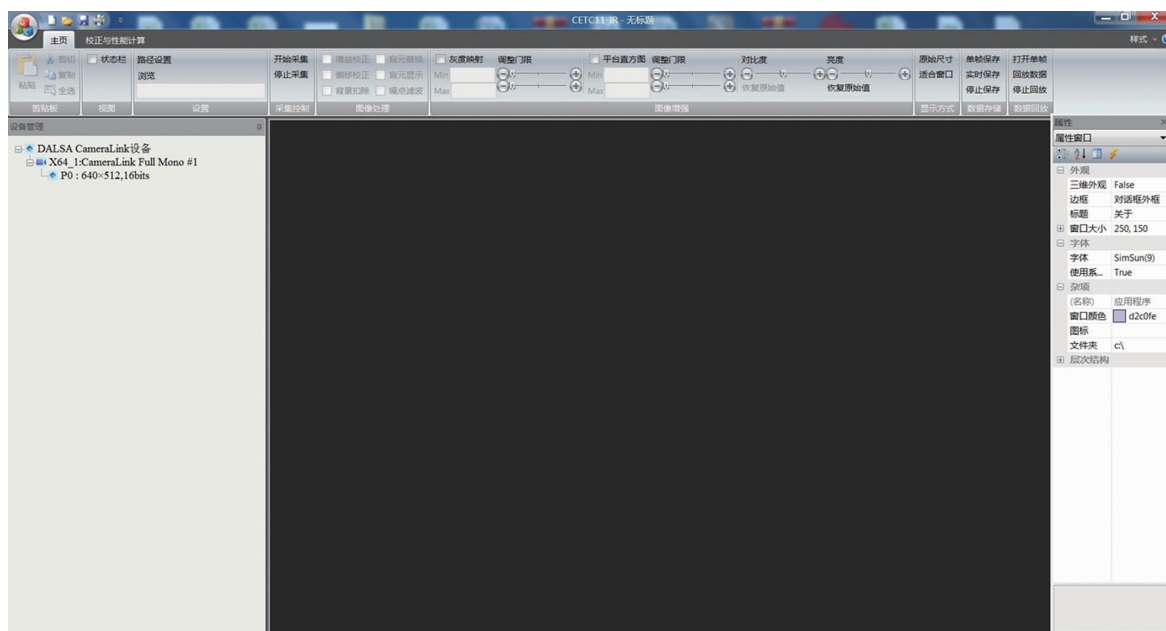


图 9 数字化读出电路晶圆测试的成像软件

3.2.1 读出晶圆测试的探针卡设计

为了能够测试多种数字化读出晶圆，首先针对不同读出电路设计专用探针卡。作为晶圆的测试接口，探针卡主要是对裸芯进行测试。在其背部通过引线或留有接插件的方式来连接数字化晶圆测试电路和芯片，从而对芯片参数

进行测试。由于验证的读出晶圆种类不同，其尺寸和 PAD 位置也都不同。但数字化晶圆测试电路的接插件是固定的，那么在设计探针卡时需通过 PCB 走线来区分探针的接口不同，从而保证与测试电路连接后的位置相对应。图 10 为探针卡与晶圆测试电路的连接图。

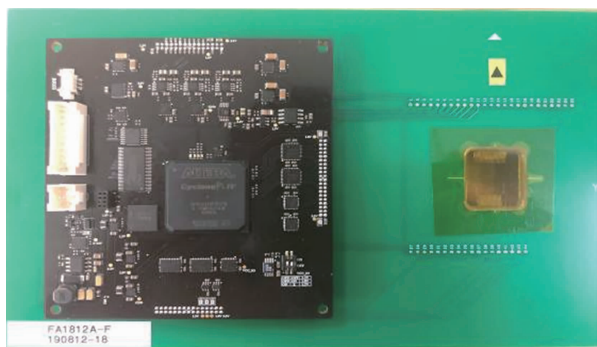


图 10 探针卡与晶圆测试电路的连接图

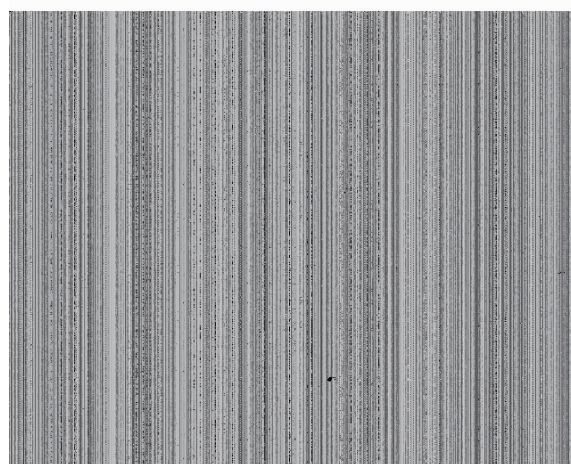
3.2.2 数字化读出晶圆测试

在晶圆测试系统和探针卡都已就绪的情况下, 将数字化晶圆测试电路与探针卡背部连接, 并将晶圆测试电路板上的 CameraLink 接口与电脑端采集卡连接。串口接口用串口线与电脑端 USB 接口连接。然后将数字化晶圆测试电路加电工作, 调至合适的积分时间, 并使用串口助手发送指令给测试电路板, 使其对偏置电压进行调节。调节至图像正常后对电注入 TEST 偏置管脚进行 $0 \sim 1 \text{ V}$ 区间调节。通过成像采集软件观察实时成像图, 了解电路盲元(未开启像元和饱和像元)情况。成像图无坏行或坏列盲元, 该电路即为合格晶圆。几种典型数字化读出晶圆成像图 11 所示。

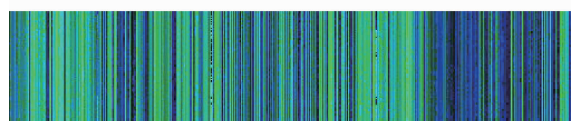
为了验证上述三款数字化读出晶圆测试的准确性, 将测试后的 5 片晶圆封装在中测杜瓦中进行低温成像测试, 并将测试后的晶圆全部与器件进行互联, 再次进行成像测试。对该结果与单晶圆测试的结果进行对比分析, 如表 1 所示。多片晶圆封装杜瓦后和互联器件后的测试结果, 与使用数字化晶圆测试电路测试的结



(a)单端并行输出读出晶圆成像图



(b)LVDS输出读出晶圆成像图



(c)单端串行输出读出晶圆成像图

图 11 三种典型读出晶圆成像图

果相对应, 表明数字化红外探测器读出电路晶圆测试系统的测试结果准确可靠。

表 1 三款读出晶圆的测试数据对比

探测器类别	单端并行	LVDS 输出	单端串行
晶圆测试结果	5 片全部合格, 无坏行/坏列	4 片合格、1 片不合格, 不合格原因是有坏列	5 片合格, 无坏元, 可随 TEST 电压开启
封装低温测试结果	5 片合格, 与晶圆测试结果一致	4 片合格、1 片不合格, 不合格原因与晶圆测试结果一致	5 片合格, 与晶圆测试结果一致

4 结束语

本文对红外晶圆测试系统进行了介绍, 然后对新研制的数字化晶圆测试电路的组成和原理进行了分析。最后将此电路进行硬件实现, 并利用原有的探针台完成了数字化读晶圆测试功能的验证, 并对晶圆测试结果和封装后晶圆低温测试结果进行了对比。由本文分析可知, 基于数字化读晶圆测试电路的晶圆测试系统, 可以实现不同位宽输出的数字化读晶圆的成品率统计, 测试结果准确可靠。下一阶段, 我们拟对其余数字化读出电路晶圆进行测试验证, 并将数字化晶圆测试电路应用到单片导通率测试中, 进一步验证该电路的兼容性。

参考文献

- [1] 童志义. 探针测试设备简介 [J]. 电子工业专用设备, 2008, 38(2): 28-31.
- [2] 姚立斌, 陈楠, 张济清, 等. 数字化红外焦平面技术 [J]. 红外技术, 2016, 38(5): 357-366.
- [3] 李忠贺, 康健, 王成刚, 等. 512×8 像素级数字化长波红外探测器研究 [J]. 红外, 2019, 40(9): 1-5.
- [4] 于艳, 李敬国, 刘泽巍. 红外焦平面像素级数字化技术最新进展 [J]. 激光与红外, 2018, 48(8): 951-957.
- [5] 白丕绩, 赵俊, 韩福忠, 等. 数字化中波红外焦平面探测器组件研究进展 [J]. 红外与激光工程, 2017, 46(1): 23-30.
- [6] 陈彦冠, 王亮, 李进武, 等. 数字化红外焦平面探测器光谱响应测试系统研究 [J]. 红外, 2020, 41(9): 31-36.
- [7] 范巍, 景为平. 符合 ISO/IEC 15693 协议的专用 RFID 并行晶圆测试系统设计 [J]. 实验室研究与探索, 2017, 36(11): 130-134.
- [8] 叶雨欣, 焦斌斌, 孔延梅, 等. 晶圆级热电堆探测器测试技术的研究 [J]. 制造业自动化, 2015, 37(18): 1-5.
- [9] 归发弟. 半自动探针台在集成电路自动测试的应用 [J]. 物联网技术, 2020, 10(5): 89-90.
- [10] 泰克推出 Keithley S540 功率半导体测试系统 [J]. 电子测量技术, 2016, 39(10): 5.
- [11] 黄松. 汽车电子晶圆到芯片测试框架研究与开发 [D]. 上海: 华东师范大学, 2021.
- [12] 张慧雷, 景为平. 基于 FPGA 的 RFID 晶圆并行测试系统设计 [J]. 半导体技术, 2015, 40(11): 866-871.