

文章编号: 1672-8785(2023)07-0026-08

28 nm 多晶硅硬掩模刻蚀中的棒状颗粒缺陷与对策分析

许 进

(上海华力集成电路制造有限公司, 上海 200120)

摘 要: 在摩尔定律的影响下, 半导体制造的线宽尺寸逐步到达极限。当前 28 nm 及以下工艺制程中, 多晶硅栅极刻蚀普遍采用双层联动的硬掩模刻蚀加多晶硅刻蚀的方法, 可以实现关键尺寸的有效控制, 但同时也增加了颗粒缺陷的发生率。针对多晶硅硬掩模刻蚀(Polysilicon Hard Mask Etch, P1HM-ET)过程中出现的棒状颗粒缺陷, 分析了缺陷的来源和形成机理。通过精准调控刻蚀结束后静电卡盘(Electrostatic-Chuck, ESC)对晶圆的释放时间和自身电荷的释放时间来加强刻蚀腔体内颗粒的清除和减小晶背静电吸附作用。结果显示, 当晶圆释放时间增加 2 s, ESC 电荷释放时间增加 6 s 后, 减少了约 80% 的棒状颗粒缺陷。通过调控相关联的工艺参数来减少缺陷, 可以有效减少消耗性零件的使用, 从而降低生产成本。

关键词: 28 nm 工艺; 多晶硅硬掩模刻蚀; 棒状颗粒

中图分类号: TN405 **文献标志码:** A **DOI:** 10.3969/j.issn.1672-8785.2023.07.005

Analysis of Stick Particle Defect and Countermeasure in 28 nm Polysilicon Hard Mask Etching

XU Jin

(Shanghai Huali Integrated Circuit Manufacturing Co., Ltd., Shanghai 200120, China)

Abstract: Under the influence of Moore's law, the linewidth size of semiconductor manufacturing gradually reaches its limit. In the current process of 28 nm and below, the polycrystalline silicon gate etching is generally adopted by double-layer linked hard mask etching and polycrystalline silicon etching, which achieve effective control of key dimensions and increase the incidence of particle defects. In this paper, the source and formation mechanism of stick particle defects in the process of hard mask etching of polysilicon are analyzed. The removal of particles in the etching cavity and the electrostatic adsorption of the crystal backside are enhanced by precisely adjusting the release time of electrostatic-chuck (ESC) on the wafer and the release time of its own charge after the etching. The results show that when the release time of the wafer is increased by 2 s and the release time of the ESC charge is increased by 6 s, the stick particle defects can be reduced by about 80%. By

收稿日期: 2023-04-12

作者简介: 许进(1978-), 男, 江苏东台人, 主要从事集成电路制造中的量产维护和工艺开发研究。

E-mail: xujin_e2@hlmc.cn

controlling the associated process parameters to reduce defects, the use of expendable parts and the production costs can be effectively reduced.

Key words: 28 nm process; polysilicon hard mask etch; stick particle

0 引言

传统多晶硅刻蚀采用一步光刻和一步干刻而形成, 但是对 28 nm 及以下工艺无法有效控制关键尺寸线宽。当前成熟的半导体制造厂普遍采用双层联动刻蚀方法, 即先用 P1HM-ET 定义多晶硅线宽(见图 1), 然后通过多晶硅栅极线尾切割 (Polysilicon Line End Cut Etch, P1LEC-ET) 进行多晶硅刻蚀(见图 2), 最终形成多晶硅栅极形貌^[1]。干法刻蚀具有精度高、可控性好以及工艺清洁度高等优点^[2], 但双层联动刻蚀多晶硅的方法在控制关键尺寸线宽的同时也增加了颗粒缺陷的发生率。

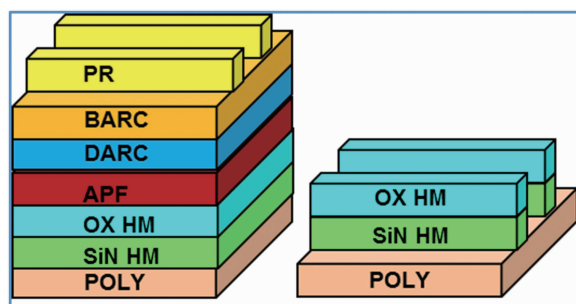


图 1 P1HM-ET 示意图

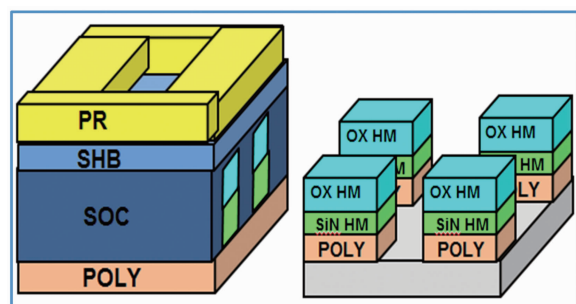


图 2 P1LEC-ET 示意图

在半导体制造工艺中, 缺陷始终是影响产品良率和电性能的重要因素之一。多晶硅刻蚀中常见的主要缺陷为刻蚀阻挡缺陷和部分刻蚀缺陷(见图 3)。刻蚀阻挡缺陷通常指刻蚀之前

颗粒掉落在晶圆上阻挡刻蚀形成平台, 部分刻蚀缺陷则是由于腔体的刻蚀速率变化或刻蚀副产物未排出引起的不完全刻蚀。28 nm 多晶硅制造中, P1HM-ET 后出现的缺陷在最终的多晶硅刻蚀过程中还会存在或者以另一种缺陷形式继承下去。

在 P1LEC-ET 结束后发现, 晶圆表面上出现的一种特殊形貌的棒状颗粒缺陷最终会以部分刻蚀缺陷的形式出现(见图 4 和图 5)。在多晶硅刻蚀工艺中, 部分刻蚀缺陷通常会损失产品良率, 降低电性及产品可靠性^[3]。因此改善 P1HM-ET 产生的棒状颗粒缺陷十分必要。针对 P1HM-ET 中出现的棒状颗粒, 本文分析了缺陷的来源以及形成机理, 并通过实验改善了相关工艺参数, 从而有效降低了棒状颗粒缺陷的发生率。

1 实验过程及分析

改善缺陷、提升产品良率是工厂更是每一位工程师的职责。针对 28 nm 工艺中出现的棒状颗粒缺陷, 需要确认来源、探究其形成机理, 从源头上加以改善和解决。

1.1 缺陷来源分析

由于设备的不断更新和工艺的不断发展, 半导体制造中晶圆的缺陷越来越多样, 来源也越来越复杂。在制造工艺中, 常见的颗粒缺陷包括微小颗粒、表面颗粒以及掩埋颗粒(见图 6)。微小颗粒的形成通常是由刻蚀工艺射频功率、压力以及气体波动等引起的刻蚀腔体条件变化导致的。表面颗粒一般形成于刻蚀工艺后, 来源多样。晶圆传送路径、气体波动、刻蚀腔体零件使用时间等均有可能引起表面颗粒缺陷。掩埋颗粒大多形成于薄膜沉积之后, 其来源与表面颗粒大致相同。

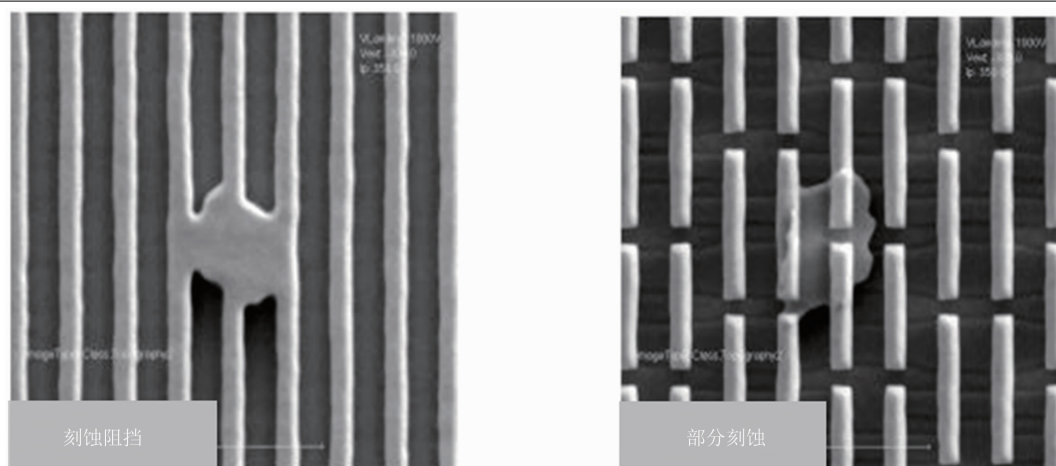


图 3 多晶硅刻蚀常见缺陷

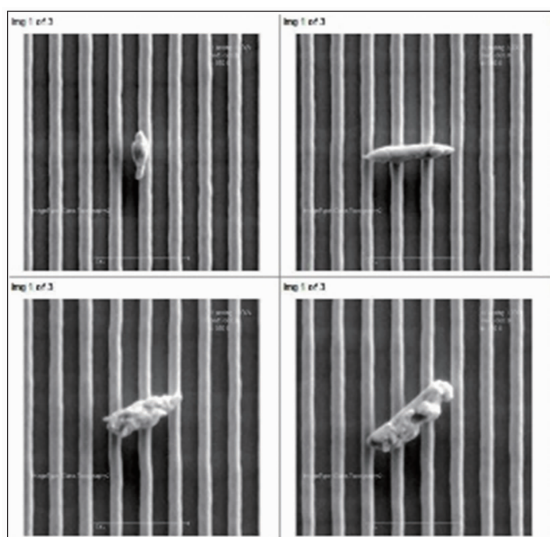


图 4 棒状颗粒缺陷

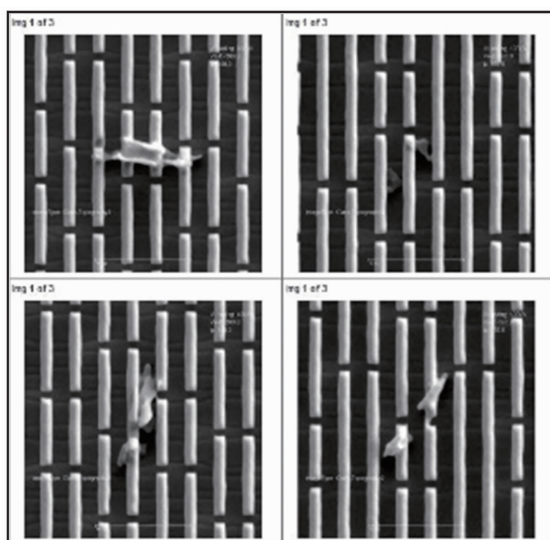


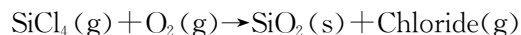
图 5 棒状颗粒造成的部分刻蚀

1.1.1 棒状颗粒缺陷分布与能谱分析

28 nm P1HM-ET 中出现的棒状颗粒缺陷形貌特殊, 并且显然在刻蚀结束之后才掉落(见图 3), 因此排除工艺的影响。缺陷叠图(见图 7)显示, 颗粒在晶圆上随机分布, 不集中于某一特定位置。通过能量色散 X 射线光谱分析(EDX)发现, 颗粒组成元素主要为 O/Si。缺陷叠图的随机分布以及组成元素可排除气体注入装置等特定零件的影响, 因此怀疑缺陷由腔体零件的涂层以及 ESC 异常导致。

1.1.2 零件涂层效果分析

28 nm 多晶硅刻蚀工艺对刻蚀设备的稳定性要求很高, 因此每片晶圆刻蚀后需进行腔体自清洁和零件再涂层, 从而保证每片晶圆的刻蚀环境一致^[4]。腔体涂层的组成成分主要为 SiO₂, 主要由 SiCl₄ 和 O₂ 在腔体自动清洁时生成:



在晶圆刻蚀过程中, 会同时对腔体零件表面的 SiO₂ 层进行部分刻蚀, 因此涂层效果对腔体环境的稳定至关重要。

PQ 测试是一种通过消耗晶圆刻蚀前后腔体涂层时间来测试腔体的零件涂层效果的方法, 采用刻蚀前消耗时间(P-time)和刻蚀后消耗时间(Q-time)曲线的比值进行表征。表 1 列出了刻蚀前后的消耗时间, 图 8 所示为测试曲线。实验结果为 $Q/P = 0.92 > 0.5$, 表明腔体涂层效果无异常。

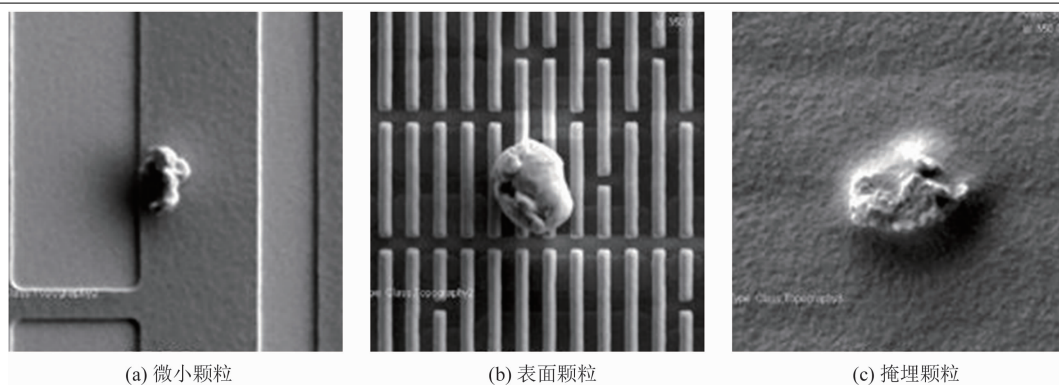


图 6 半导体制造中常见的颗粒缺陷

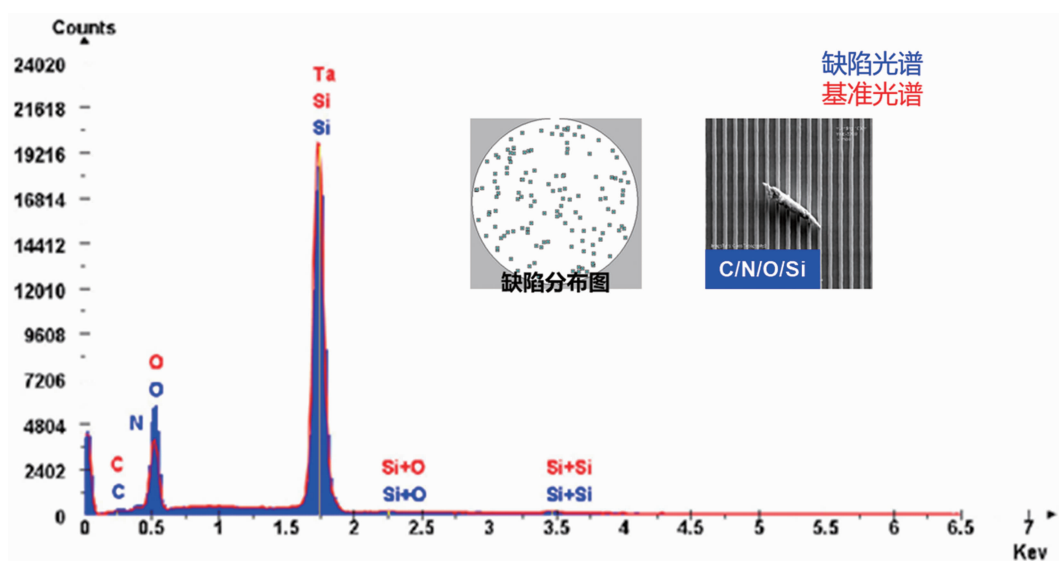


图 7 缺陷分布和成分分析

表 1 PQ 测试时间

测试名称	P-time	Q-time	Q/P
XXX	10.4 s	9.6 s	0.92

1.1.3 ESC 分析

已有文献表明, 由于晶圆的材质特殊, 刻蚀结束后它本身会储存部分电荷, 对腔体内 ESC 上的微小颗粒产生吸附^[5]。电荷会随着时间的延长而逐渐释放, 微小颗粒也会随之掉落。但是简单的静置实验证明棒状颗粒缺陷并非由于静电吸附-电荷释放而掉落的(见图 9)。

通过用控片对 ESC 进行重复的吸附-释放黏附实验来检查 ESC 表面。对控片进行缺陷扫描后发现表面黏附有棒状颗粒缺陷, 确定缺陷来源是 ESC(见图 10)。晶圆传送盒静置实验中未发生掉落现象。这是因为本文 28 nm 多

晶硅刻蚀晶背为多晶硅, 能够很好地消除静电、避免吸附。

1.2 缺陷形成机理

1.2.1 棒状颗粒形貌的形成

从对零件涂层和 ESC 的分析可知, 棒状颗粒缺陷来自于 ESC。本文涉及到的刻蚀设备如图 11 所示。在腔体自清洁和零件再涂层时, ESC 完全暴露在等离子体下, 涂层沉淀物会形成一层薄膜覆盖在腔体的所有接触面(包括 ESC 表面)上。晶圆刻蚀过程中, 暴露在腔体环境中的零件涂层会消耗, 生成的产物会被腔体的气流带走。

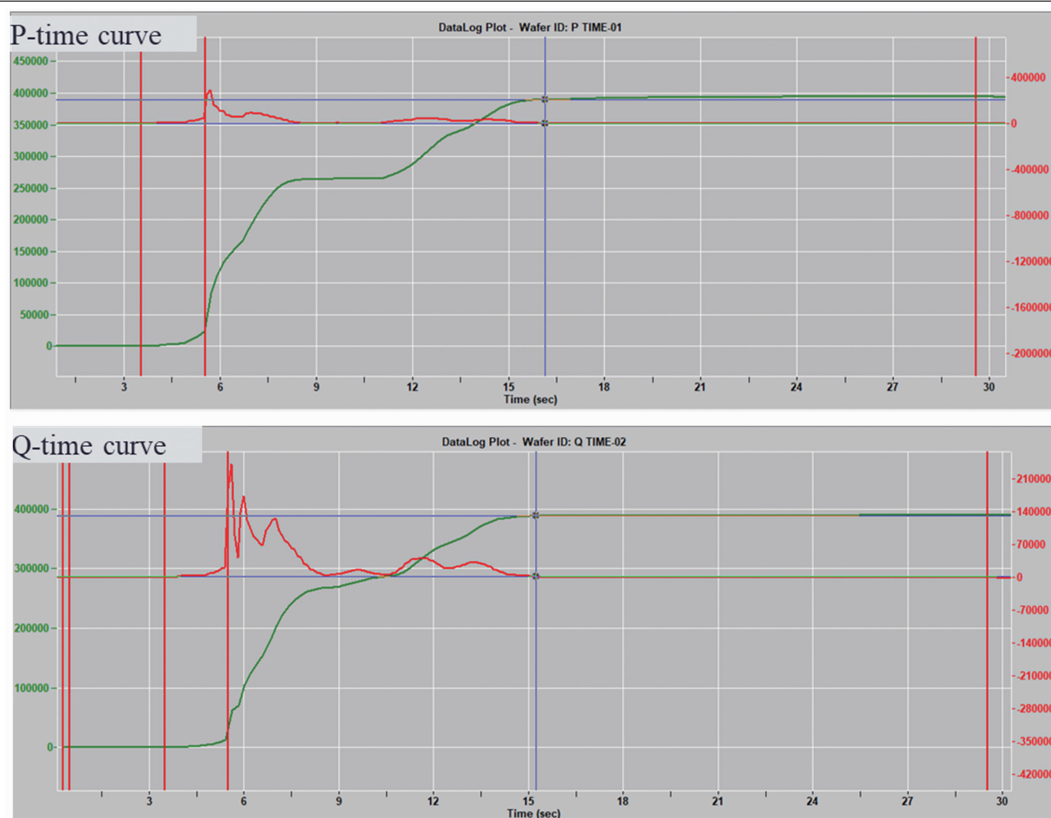


图 8 PQ 测试曲线

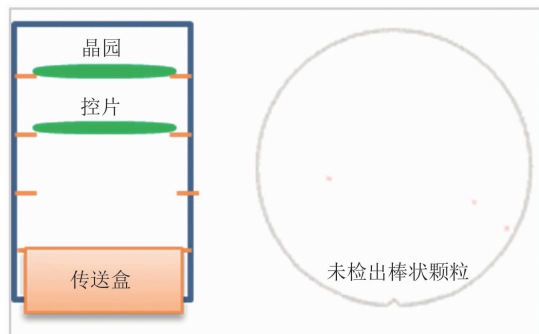


图 9 晶圆传送盒静置实验图

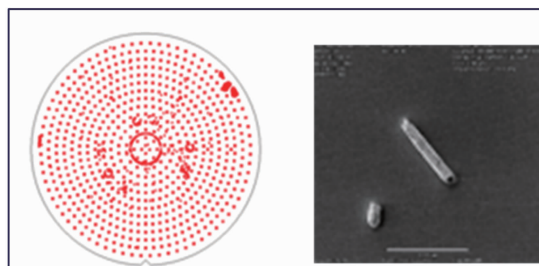


图 10 ESC 吸附-释放重复实验

ESC 位于晶圆下方，表面的副产物无法全部被腔体气流带走。由于晶圆与 ESC 会有 1°C 左右的温差，两者之间的产物伴随气流的变化

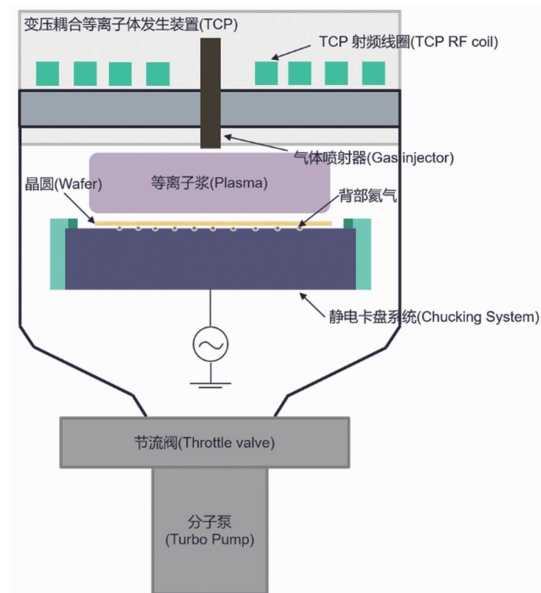


图 11 多晶硅刻蚀腔体示意图

而不断聚集蜷缩，最终在 ESC 上形成表面粗糙、不致密的棒状颗粒(与 EDX 结果一致)。

1.2.2 颗粒掉落晶面的原因

由缺陷图像可知，棒状颗粒缺陷是在刻蚀完成之后出现的，且没有出现多晶硅损坏的现

象。在本文涉及到的工艺制作流程中, 最后需要特定的步骤用于 ESC 释放晶圆 (Dechuck1) 和 ESC 释放电荷 (Dechuck2)。

Dechuck1 时, ESC 直流电压从高电压降到 0 V, 晶圆被 ESC 释放。此时, 晶圆与 ESC 之间的棒状颗粒在背部氦气的冲击下被扬起。而且在 ESC 电压突变的情况下, 晶圆内的自由电荷会导致腔体内的颗粒突然悬浮^[6]。微小颗粒会被气流在分子泵的作用下抽出, 而大尺寸颗粒则无法完全被清除。Dechuck2 时, ESC 直流电压为 0。此时变压器耦合等离子体 (Transformer Coupled Plasma, TCP) 射频功率开启, 释放 ESC 储存的电荷。当 ESC 电荷释放不完全时, 会对腔体内的颗粒 (包括未清除完全的棒状颗粒缺陷) 产生静电吸附, 因此在对 ESC 进行黏附实验时能够检出。已有文献表明, 在 TCP 射频功率开启的情况下, 由于势垒的原因, 负电子被限制在等离子体周围, 而正离子向晶圆加速运动, 因此靠近晶圆的离子鞘深层部分是富含正离子的环境。等离子体

和离子鞘之间形成一个微电场, 悬浮颗粒在重力和电场的作用下向晶圆运动^[5]。因此 Dechuck2 结束时, 未被腔体气流和分子泵完全抽出的颗粒最终掉落在晶圆表面形成棒状颗粒缺陷 (见图 12)。

2 实验结果与讨论

2.1 实验方案

从缺陷形成机理得知, 形成的棒状颗粒缺陷无法从根本上去除, 但是可以根据颗粒掉落的机理进行强化去除。通过增加原本刻蚀结束后晶圆和 ESC 电荷的释放时间 (Base Line time, BSL), 优化掉落的棒状颗粒缺陷数, 减少缺陷的发生率。因此, 本文针对 Dechuck1 + Dechuck2 的时间开展交叉实验, 从而确定最佳的时间搭配。表 1 列出了实验方案的相关参数。

2.2 实验结果

在棒状颗粒缺陷改善交叉实验中, 各方案选用 10 片晶圆检测缺陷改善结果 (见图 13)。从图 13 中可以看出, 当 Dechuck1 或 Dechuck2

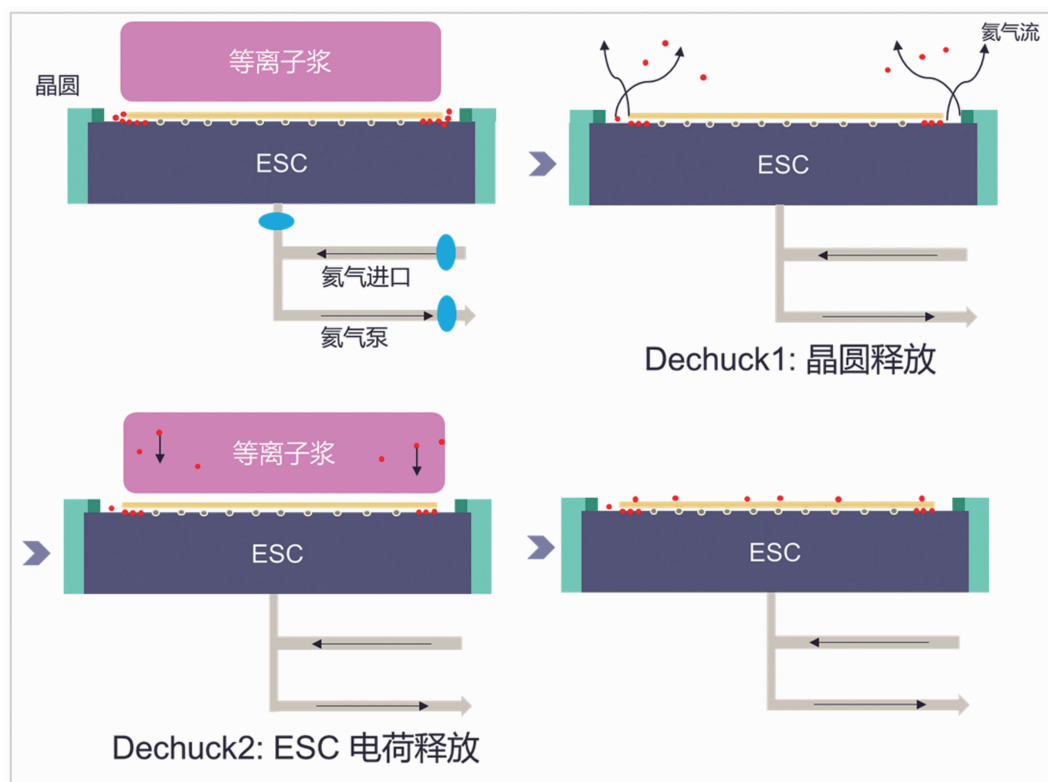


图 12 棒状颗粒掉落至晶圆的示意图

表 1 棒状颗粒缺陷改善交叉实验

D-2 \ D-1	BSL	BSL+2 s	BSL+4 s	BSL+6 s
BSL	S01	S02	S03	S04
BSL+2 s	S05	S06	S07	S08
BSL+4 s	S09	S10	S11	S12
BSL+6 s	S13	S14	S15	S16
BSL+8 s	S17	S18	S19	S20

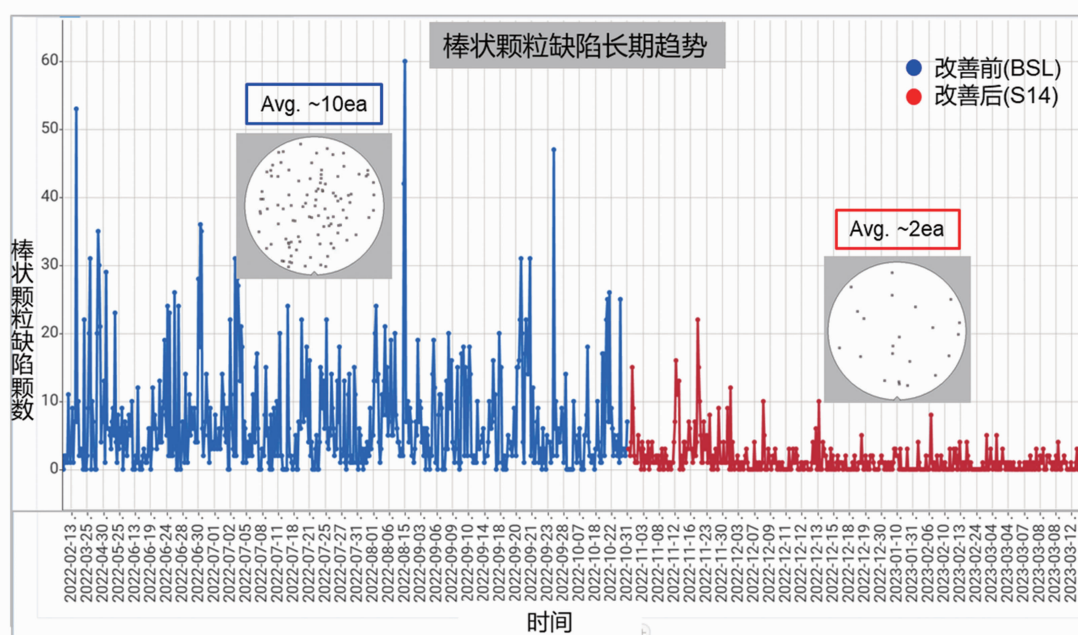
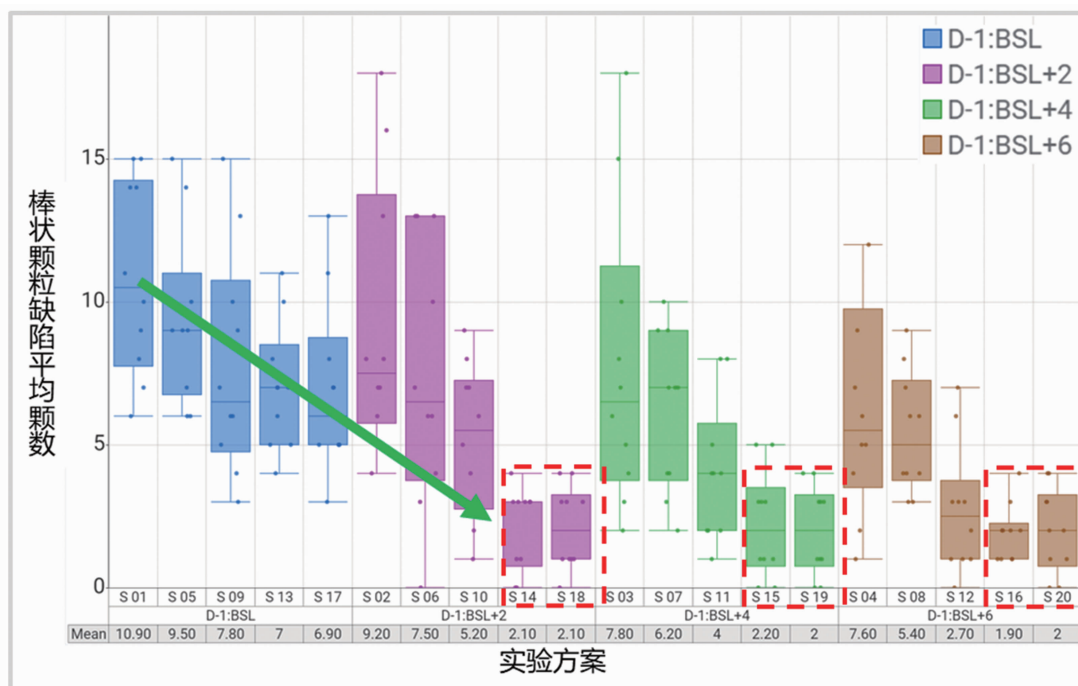


图 13 棒状颗粒缺陷改善交叉实验结果

时间一定时, 棒状颗粒缺陷数量随另一 Dechuck 时间的增加而减少。但当 Dechuck1 和 Dechuck2 时间分别为 $BSL+2\text{ s}$ 和 $BSL+6\text{ s}$ 时, 再增加时间缺陷改善不明显, 达到极限状态。S14/S15/S16/S18/S19/S20 的平均颗粒数约为 2, 较原本方案降低 80% 左右。

由棒状颗粒缺陷掉落的机理可知, 在 Dechuck1 时, 由于 ESC 直流电极的突变, 腔体内部颗粒悬浮, 增加时间可让分子泵尽可能抽出尺寸较大的颗粒, 但效果仍然有限, 超过 $BSL+2\text{ s}$ 后颗粒不再减少。延长 Dechuck2 时间可以尽可能释放 ESC 残留的电荷, 降低静电吸附的影响, 同时在分子泵的作用下持续抽出棒状颗粒缺陷。

3 结束语

半导体制造中的颗粒缺陷始终是影响芯片电性参数和产品良率的主要因素。本文分析了 PIHM-ET 过程中产生的棒状颗粒来源和形成机理。腔体自清洁和零件再涂层时会在 ESC 表面覆盖一层氧化硅薄膜。晶圆刻蚀过程中 ESC 表面的产物无法排出, 最终在吸盘表面形成棒状颗粒。刻蚀结束后, ESC 释放晶圆和电荷时导致颗粒扬起并最终落在晶圆表面。通过优化 ESC 对晶圆和电荷释放的时间, 加强腔体内颗粒的抽出并减小晶背静电吸附作用, 改善了晶圆表面的颗粒数, 成功保证了半导体制

造的稳定性, 减少了报废的晶圆。通过改善相关联的工艺参数来控制缺陷, 能够有效减少消耗性零件的使用, 降低工业成本。在后续的研究中, 还可针对其它工艺参数或刻蚀设备进行研究, 从而进一步降低缺陷发生率。

参考文献

- [1] Meng X G, Lu L, Chen F H, et al. Challenges and Solutions of 28nm Poly Etching [C]. Shanghai: Semiconductor Technology International Conference, 2017.
- [2] 范昊轩, 张文博, 李沐泽, 等. GaAs 基 VCSEL 干法刻蚀技术研究综述 [J]. 红外技术, 2023, 44(2): 24-34.
- [3] 张汝京. 纳米集成电路制造工艺 [M]. 北京: 清华大学出版社, 2017.
- [4] 唐在峰, 吴智勇, 任昱. 半导体刻蚀工艺的晶圆背面颗粒研究 [J]. 科技资讯, 2017, 24: 98-101.
- [5] Jessica G G, Thomas H, Paul H, et al. Method of Problem Solving to Diagnose High Particle Failures Due to Unique Rotation Stopping Position [C]. Beijing: 29th Annual SEMI Advanced Semiconductor Manufacturing Conference, 2018.
- [6] Tsuyoshi M, Hiroyuki N, Hiroshi N, et al. Particle Reduction and Control in Plasma Etching Equipment [J]. IEEE Transactions on Semiconductor Manufacturing, 2005, 18: 477-486.