

文章编号: 1672-8785(2023)10-0001-09

大面阵碲镉汞芯片的耦合热应力模型与结构优化

王 晗^{1,2} 吴 卿³ 王 超^{1,2} 安泽琳^{1,2} 王如志^{1,2*}

(1. 北京工业大学材料与制造学部新能源材料与技术研究所, 北京 100124;

2. 新型功能材料教育部重点实验室, 北京 100124;

3. 华北光电技术研究所, 北京 100015)

摘 要: 针对大面阵碲镉汞芯片热应力仿真分析过程中计算量与准确性不能兼容的问题, 通过在芯片互联区的不同位置引入小规模铟柱阵列建立了耦合热应力的优化仿真模型。借助此模型进行热应力分析, 发现在铟柱的上下表面附近区域产生了较大的热应力, 同时边缘及角落处的阵列单元内部所产生的热应力更大(最高达 225.69 MPa)。进一步对芯片的结构进行了优化, 获得了最优读出电路及碲锌镉衬底厚度。此外, 仿真结果表明, 单面铟是热应力较低的铟柱结构, 减小铟柱的半径可以进一步减小其内部的热应力。所提出的热应力仿真优化模型为大面阵碲镉汞芯片内部的热应力分析提供了更准确有效的分析方法以及器件设计方面的理论指导。

关键词: 红外探测器; 有限元分析; 热应力; 铟柱

中图分类号: TN214 **文献标志码:** A **DOI:** 10.3969/j.issn.1672-8785.2023.10.001

Coupled Thermal Stress Model and Structural Optimization of Large Area Array Mercury Cadmium Telluride Chips

WANG Han^{1,2}, WU Qing³, WANG Chao^{1,2}, AN Ze-lin^{1,2}, WANG Ru-zhi^{1,2*}

(1. Institute of New Energy Materials and Technology, Faculty of Materials and Manufacturing, Beijing University of Technology, Beijing 100124, China;

2. Key Laboratory of Advanced Functional Materials of Ministry of Education, Beijing 100124, China;

3. North China Research Institute of Electro-Optics, Beijing 100015, China)

Abstract: Aiming at the problem that the calculation quantity and accuracy are incompatible during the thermal stress simulation analysis of large area array mercury cadmium telluride chips, an optimization simulation model for coupled thermal stress is established by introducing small-scale indium column arrays at different positions in the interconnection area of the chip. Thermal stress analysis using this model shows that significant thermal stress is generated near the upper and lower surfaces of the indium column, while greater thermal

收稿日期: 2023-04-03

作者简介: 王晗(1994-), 男, 北京人, 博士研究生, 主要研究领域为红外表面材料、光电材料与器件。

*通讯作者: E-mail: wrz@bjut.edu.cn

stress is generated inside the array element at the edges and corners, up to 225.69 MPa. Furthermore, the structure of the chip is optimized to obtain the optimal readout circuit and zinc-cadmium tellurium substrate thickness. In addition, the simulation results show that single-sided indium is an indium column structure with low thermal stress, and reducing the radius of the indium column can further reduce its internal thermal stress. The proposed thermal stress simulation optimization model provides a more accurate and effective analysis method and device design's theoretical guidance for the thermal stress analysis of large area array mercury cadmium telluride chips.

Key words: infrared detector; finite element analysis; thermal stress; indium column

0 引言

基于碲镉汞芯片的红外探测器是 20 世纪 90 年代开始发展的一种新型探测器, 现已在军工、科研、商业和民用等领域得到广泛的应用^[1]。随着应用需求的不断增加以及微纳加工技术的不断提高, 焦平面阵列规格越来越大, 目前市场中已经出现了 $4k \times 4k$ 的红外焦平面阵列^[2-3]。由于温度直接影响器件的暗电流, 所以制冷型红外焦平面探测器仍是市场中应用的主流^[4-5]。在工作过程中, 需使用杜瓦组件将探测器芯片降低至 77 K 左右的工作温度^[3]。由于芯片中各个组件的热膨胀系数存在差异, 较大范围的温度波动将在器件中产生热应力, 而较大的热应力会导致芯片破裂、焊点损伤等可靠性问题, 给器件的使用造成隐患。

通过实验进行大面阵碲镉汞芯片的热应力分析不仅耗时长、成本高, 而且对于微米尺度的阵列单元分析难度高。近年来, 利用基于数值计算的模拟仿真方法进行碲镉汞芯片的热应力分析受到了人们广泛的关注及研究^[6-8]。由于焦平面阵列单元的数量过于庞大, 难以在数值分析软件中建立完整的细化仿真模型。目前的大多数仿真模型通过简化钢柱互联层进行构建, 即将大规模阵列的钢柱互联层简化为单一实体。范广宇等人^[9-10]对利用简化模型的碲镉汞芯片封装器件进行了热应力可靠性分析, 通过增加平衡复合结构的方法对探测器结构进行了优化。Meng Q D 等人^[11]分析了加入 Kovar 平衡层对芯片应力的影响, 证明了加入平衡层是降低其热应力的有效方法。此外, Sham M L 等人^[12]就焦平面内部的温度梯度对其热应力

的影响进行了系统性的分析, 进一步优化了热应力仿真模型。然而, 简化模型虽然可以对碲镉汞芯片的整体热应力及形变分布进行大致预测及仿真, 却难以对单元内部的应力进行细致分析。在此基础上, 付志凯等人^[13]结合小面阵探测器进行了热应力分析, 但未能与整体器件进行有机结合, 难以对局部的结构优化提供指导。

针对大面阵碲镉汞芯片热应力仿真分析过程中计算量与准确性不能兼容的问题, 本文基于常规的碲镉汞芯片建模方式, 对模型钢柱连接层进行细化处理: 在其中局部引入小规模 (10×8) 钢柱阵列, 在其余位置仍采用常规的近似处理。通过将小规模阵列布置于不同的位置, 最后利用仿真结果拟合出其整体的热应力分布。对大规模碲镉汞芯片的整体及局部热应力进行了更细致、更准确的分析。在此优化模型的基础上, 对其结构进行了优化, 为大规模碲镉汞芯片的设计及加工提供了理论指导。

1 模型建立

1.1 物理模型描述

红外焦平面探测器模块结构如图 1 所示, 主要包括三个部分: 红外探测器芯片、读出电路和陶瓷基板。其中位于结构最顶端的是碲镉汞芯片, 它由碲锌镉衬底和碲镉汞外延层两部分组成, 是用来接收入射的红外辐射并将该信号转换为电信号输出的器件。碲镉汞芯片的下方是硅读出电路, 两者之间通过钢柱互联; 陶瓷基板在最底部^[14]。

本文借助有限元分析/数值计算方法对 640×512 碲镉汞芯片进行热应力分析。随着

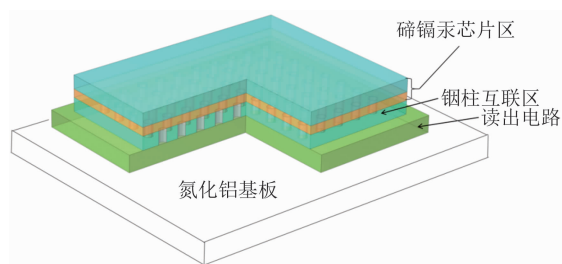


图 1 探测器混成芯片的示意图

焦平面阵列规模的增大, 在数值分析软件中建立完整的细化 1:1 大规模碲镉汞芯片仿真模型具有较高的难度, 同时在计算过程中需要庞大的计算量支撑, 因此常规计算机及服务器难以满足其热应力的计算需求。常规的大规模碲镉汞芯片仿真分析方法通常对模型进行简化处理, 将钢柱以及底充胶层简化成由单一材料构成的整体, 不做钢柱具体结构的建模处理(见图 2(b))。本文基于常规的碲镉汞芯片建模方式, 对模型钢柱连接层进行细化处理: 在其中局部引入小规模(10×8)钢柱阵列, 在其余位置仍采用常规的近似处理。通过将小规模阵列布置于不同的位置, 最后利用仿真结果拟合出其整体的热应力分布。所建立的仿真优化模型如图 2(a)及图 2(c)所示, 其具体尺寸见表 1。

表 1 640×512 探测器的各组件尺寸

组件名称	尺寸/ μm
碲镉汞衬底	$16000 \times 12800 \times 100$
碲镉汞外延层	$16000 \times 12800 \times 20$
钢柱(半径)	7
钢柱互联层	$16000 \times 12800 \times 15$
读出电路	$18000 \times 14800 \times 500$
陶瓷基板	$20000 \times 16800 \times 430$

1.2 数值模型建立

1.2.1 固体传热模型

广义传热方程(能量守恒方程)可用于描述热传导过程。在研究中只考虑热传导项, 能量守恒方程为^[15]

$$\rho c_p u \cdot \nabla T - k \nabla^2 T = Q \quad (1)$$

式中, ρ 为物质密度; c_p 为材料的比热容; T 为温度; ∇T 为温度梯度; k 为导热系数。

在传热物理场中设置以下边界条件: (1)

在器件底面施加 77 K 的固定温度边界条件;
(2)在器件侧壁中的对称面施加对称边界条件;
(3)其余外表面均为热绝缘状态。

1.2.2 热应力耦合模型

在热应力耦合的计算中, 要对平衡方程、几何方程以及本构方程进行求解^[16-17]。平衡方程描述了微元的受力状态:

$$\sigma_{ji,j} + f_i = 0 \quad (2)$$

式中, σ 代表微元所受的正应力。

几何方程则描述了微元应变与位移之间的关系:

$$\epsilon_{ij} = \frac{1}{2}(u_{ij} + u_{ji}) \quad (3)$$

式中, ϵ 代表微元正应变; u 代表微元位移。

若物体材料各向同性, 则本构方程可描述应力及温度与应变之间的关系:

$$\epsilon_{ij} = \frac{1}{E}[\sigma_{ij} - \nu(\sigma_{kk} + \sigma_{jj})] + \alpha T \quad (4)$$

$$\gamma_{ij} = \frac{\tau_{ij}}{G} \quad (5)$$

式中, G 代表剪切模量(Pa); E 代表杨氏模量(Pa); ν 表示泊松比。

在计算过程中给出位移条件, 则可通过将几何方程代入本构方程, 联合温度的计算结果, 用位移表达应力, 再将其代入平衡方程, 求解微元所处的应力状态。在固体力学物理场中所设置的边界条件如下: (1)在器件侧壁中的对称面施加对称边界条件; (2)在陶瓷基板的底面顶点处设置固定位移边界条件; (3)其余外表面设置为自由边界。

根据以上建立的物理模型及数值模型, 在有限元数值仿真软件中建立了图 3 所示的有限元模型, 并对物理模型进行了相应的网格划分。为保证计算的准确性, 采用六面体网格进行划分, 并对包含钢柱附近的区域进行网格的加密处理。

在本文计算中, 将随温度变化较小且对实验结果影响不大的材料物理参数设置为固定数值(见表 2)^[18], 并将温度相关性大的材料参数设置为温度相关的函数形式^[18]: (1)底充胶

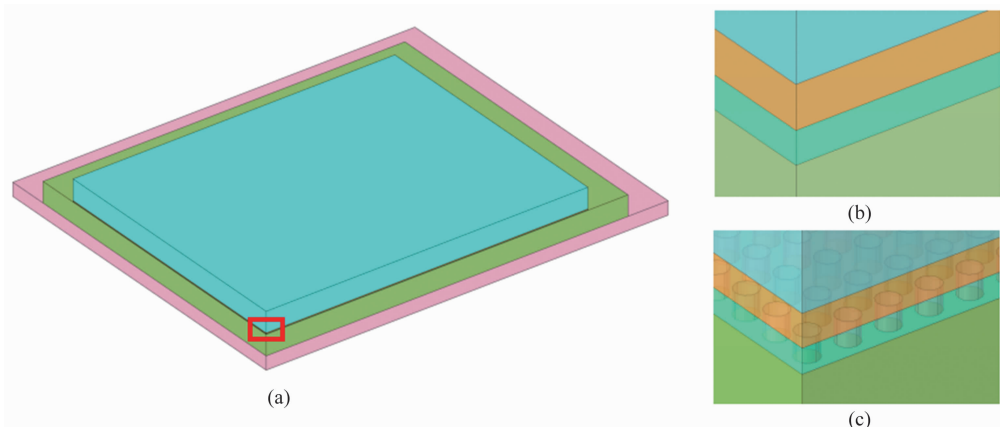


图 2 近似及优化仿真模型的建立：(a)探测器芯片的整体示意图；(b)近似仿真模型的局部示意图；(c)优化仿真模型的局部示意图

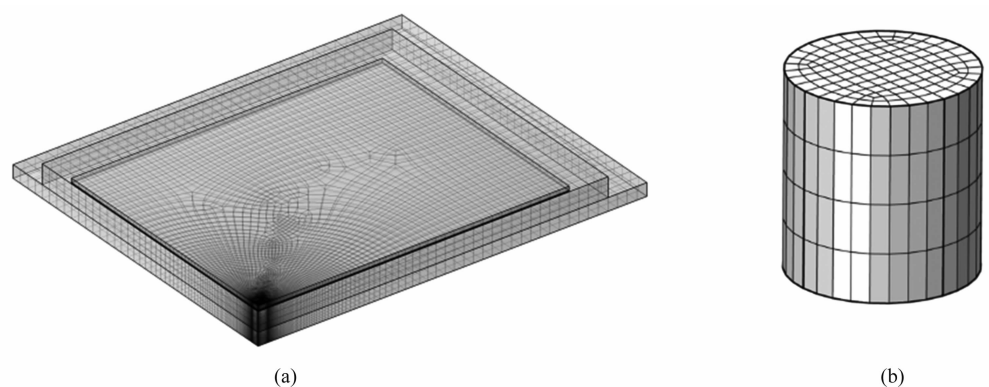


图 3 有限元网格模型：(a)整体网格模型；(b)钢柱局部网格模型

表 2 材料的物理参数^[18]

材料物性	密度/ (kg/m ³)	恒压热容/ (J/(kg•K))	导热系数/ (W/(m•K))	泊松比	杨氏模量/ GPa	热膨胀系数/ (1/K)
硅	2329	440	160	0.28	130	1.15×10^{-6}
钢	7300	230	81.8	0.43	20.54	5×10^{-6}
底充胶	1400	1000	—	0.17	14.56	13.74×10^{-6}
碲镉汞	700	—	—	0.3	60	4.62×10^{-6}
碲锌镉	5680	250	52.4	0.16	71.7	4.2×10^{-6}
陶瓷基板	3260	779	160	0.22	310	3.15×10^{-6}

导热系数 $\kappa_1 = 22.46 \times 10^{-6} + 5.04 \times 10^{-8} T$ (1/K)；(2)底充胶杨氏模量 $E = 0.0002/\kappa_1$ ；(3)碲镉汞导热系数 $\kappa_2 = 1.12T - 36.32$ (1/K)；(4)碲镉汞恒压热容 $c_p = 0.269T + 71.567$ 。

2 仿真计算与结果分析

2.1 近似模型的热应力分析

图 4 所示为传统近似模型的热应力仿真分析结果。在 77 K 低温作用下，碲镉汞芯片的不同位置因热膨胀系数不同而产生了不同程度

的收缩。由于各个组件间的约束及牵制作用，器件的不同位置会产生形变及热应力。探测器的应变分布仿真结果如图 4(a)及图 4(c)所示。芯片整体将产生一个中间凹陷、四周向上翘曲的形变。形变最大值产生在芯片的角落处，达到 $5.82 \mu\text{m}$ 。此外，近似模型中的最大应力为 162 MPa，产生于碲镉汞芯片与钢柱互联区域的交界面的边缘处，如图 4(d)所示。由于对钢柱互联区进行了较大程度的简化，此仿真结

果显然是不准确的,同时也难以通过结构及材料的设计对其钢柱互联区的热应力进行优化,导致参考价值及指导意义较低。

2.2 优化模型的热应力分析

我们使用优化模型对碲镉汞芯片进行了热应力仿真分析。其中将小规模钢柱阵列布置于具有较大形变的芯片角落位置。其形变及热应力仿真计算结果如图 5 所示;热应力及形变计算结果比传统近似模型结果大。最大应力出现

于最角落钢柱的下表面处,这是在以前的仿真结果中观察不到的。其钢柱的热应力分布云图如图 5(b)所示,最大值为 224.19 MPa。这是由钢柱与相连接的下层读出电路之间较大的热膨胀系数差异导致的。在制冷收缩过程中,读出电路起到阻碍钢柱收缩的作用。过大的热应力将造成焊点破裂、连接处断裂等问题,从而导致碲镉汞芯片与下层读出电路之间的电连接失效。

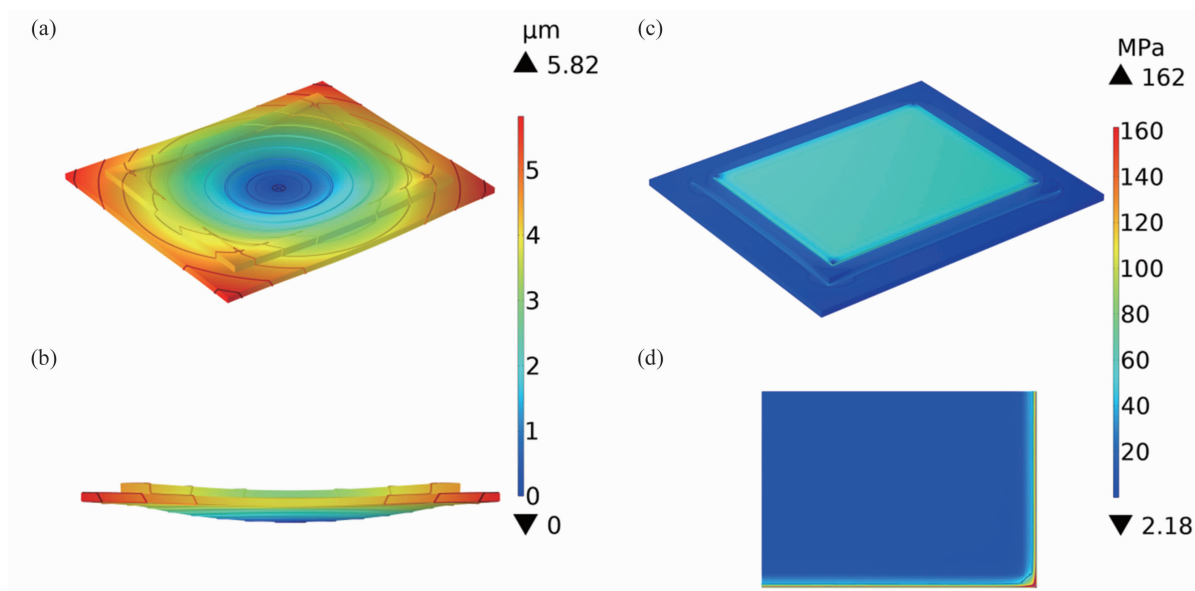


图 4 近似模型形变、应力仿真结果:(a)芯片整体形变分布;(b)芯片整体形变分布侧视图;(c)芯片整体应力分布;(d)钢柱互联层热应力分布

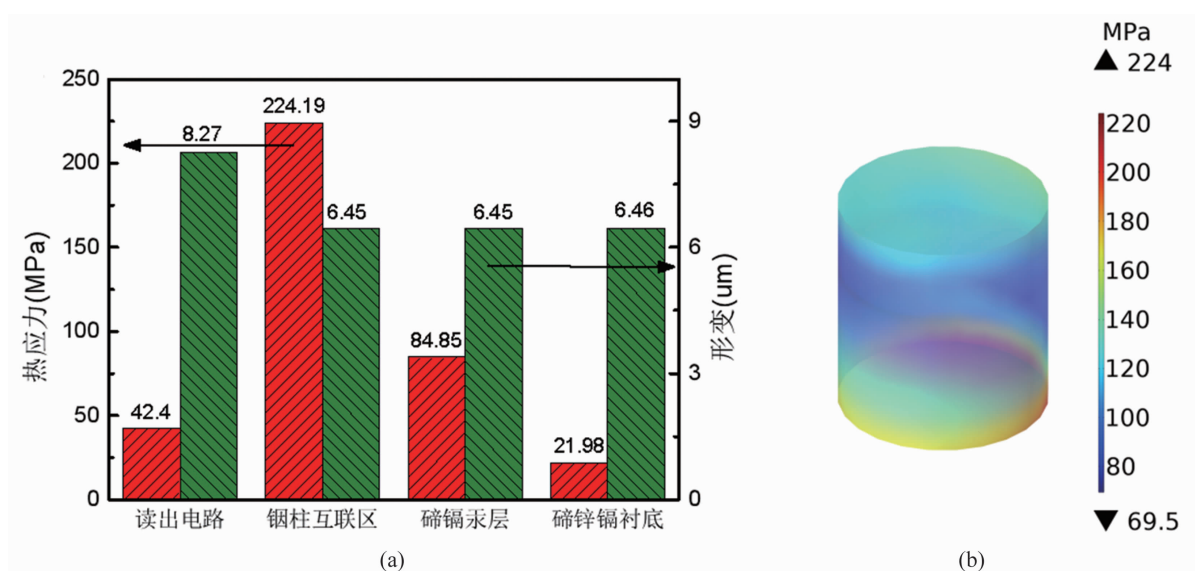


图 5 优化模型的热应力仿真结果:(a)各层应力及形变分布;(b)钢柱热应力分布云图

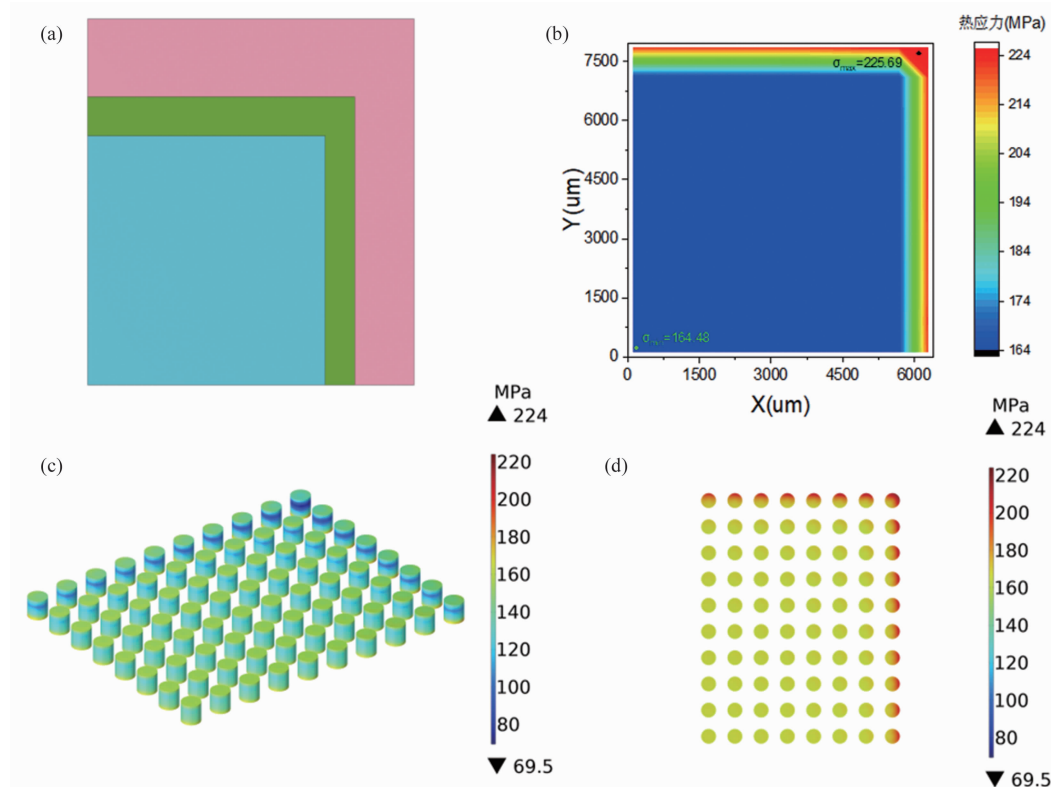


图 6 热应力与位置之间的关系：(a)模型俯视图；(b)钢柱互联层热应力拟合结果；(c)钢柱阵列热应力分布；(d)钢柱阵列底面热应力分布

我们进一步地将小型钢柱阵列布置于大规模碲镉汞芯片钢柱互联区的不同位置，分析钢柱位置与其内部产生的最大热应力之间的关系。对仿真结果进行拟合，绘制出的钢柱互联层整体热应力分布云图如图 6(b)所示。可以发现，由于钢柱的存在，整体互联层均出现了 160 MPa 以上的热应力，且不同位置的钢柱所受到的热应力冲击并不相同。处于非边缘位置的阵列单元在降温后产生的热应力较小，边缘及角落位置的钢柱在其下表面处产生了更大的热应力，这是由降温收缩过程中的边缘效应导致的。

由以上分析可以发现，相比于传统的大面阵碲镉汞芯片热应力仿真模型，我们的优化仿真模型不仅可以对其钢柱互联区内所产生的应力集中区域进行仿真分析，而且还可以进一步拟合出其各个位置所产生的热应力大小。模型的优化使仿真结果更准确有效，为器件的进一步优化奠定了基础。

2.3 器件结构的优化设计

基于大面阵碲镉汞芯片的热应力仿真优化模型及相关仿真结果，我们对读出电路层以及碲锌镉衬底的层厚进行了优化。仿真结果如图 7 所示。随着读出电路层加厚，芯片内部所产生的最大热应力呈现出先减小后增大的趋势。这是由于读出电路层具有较小的热膨胀系数，在制冷收缩的过程中将对与其相连接的上下层组件起到阻碍收缩的作用。在其厚度较薄时，固定约束对互联层的影响较大，此时最大热应力出现在钢柱与读出电路的连接位置。增加厚度时，约束对互联层的固定能力减弱，热应力下降。厚度超过 500 μm 后，低热膨胀系数的读出电路阻碍收缩的能力增强，读出电路层与陶瓷基板的连接面成为了最大热应力的出现位置。此时最大热应力由二者间的热适配主导，且随着其厚度的增加，热应力增大。此外，如图 7(b)所示，更厚的碲锌镉衬底将导致更大热应力的产生。这是由于碲锌镉材料的热膨胀

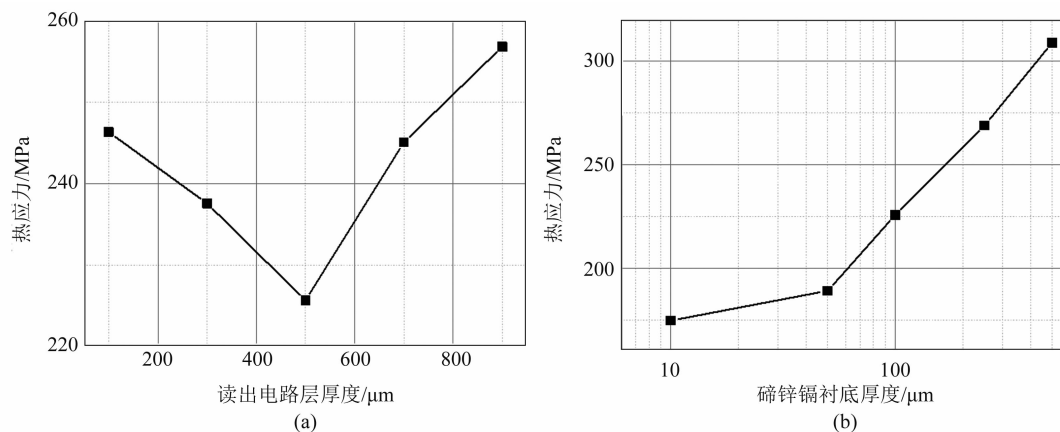


图 7 层厚与器件内部所产生的最大热应力之间的关系: (a) 读出电路层厚度与热应力之间的关系; (b) 碲锌镉衬底厚度与热应力之间的关系

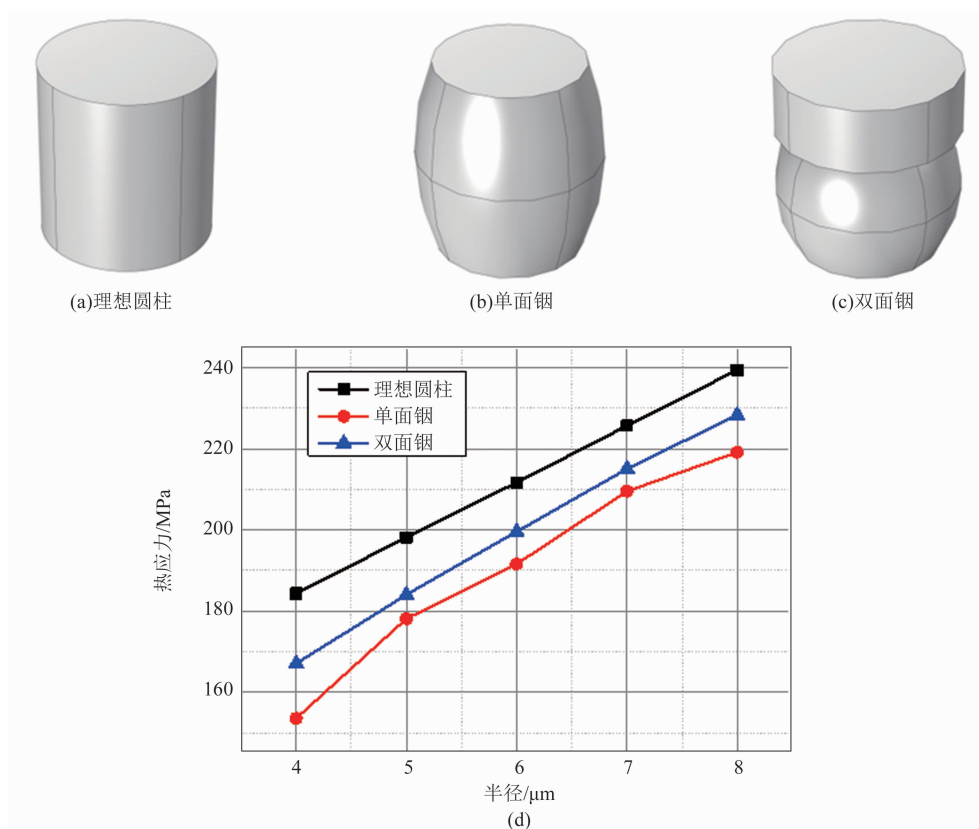


图 8 钢柱结构与热应力之间的关系: (a) 理想圆柱结构; (b) 单面钢结构; (c) 双面钢结构

系数较大, 意味着其在降温过程中相比于上下两层将产生更大程度的收缩。碲锌镉衬底越厚, 收缩能力越强, 所以在上下交界的表面处会产生更大的热应力。在其他条件一致时, $10\ \mu\text{m}$ 厚的碲锌镉衬底比 $500\ \mu\text{m}$ 厚时所导致的器件内部的最大热应力低 $135\ \text{MPa}$ 左右。综上所述, 读出电路层厚度为 $500\ \mu\text{m}$ 时器件内部

所产生的热应力最小, 同时减薄碲锌镉衬底能较大程度地减小其内部所产生的热应力。

此外, 我们借助碲镉汞芯片优化模型对钢柱结构进行了优化。将理想的圆柱体、单面钢以及双面钢三种常见结构进行了热应力仿真的对比分析。仿真结构如图 8(a)~图 8(c) 所示。从图 8(d) 中可以看到器件内部所产生的最大

热应力与钢柱(最大)半径之间的关系。三种结构的器件内部所产生的热应力均随半径的增加而增大,且单面钢在三种结构中展现出了最低的热应力;当(最大)半径为7 μm 时,单面钢对应的最大热应力比双面钢小 6 MPa,比理想圆柱体小 16 MPa 左右。所以,单面钢是三种结构中最优的热应力结构,同时在制备过程中减小钢柱的半径可以进一步减小其内部的热应力。

3 结束语

通过在传统近似仿真模型中的不同位置引入小规模钢柱阵列,建立大面阵碲镉汞芯片热应力耦合优化仿真模型,可对碲镉汞芯片内由制冷产生的热应力进行更加准确有效的分析。我们研究了热应力的集中区域并拟合出了位置与热应力之间的对应关系。根据仿真结果对其组件进行了优化设计,具体结论如下:

(1)由于热失配在钢柱的上下表面附近区域内产生了较大的热应力,同时相比于内部单元钢柱,边缘及角落处的阵列单元内部所产生的热应力更大,角落处的最大热应力达到 225.69 MPa。过大的热应力将导致器件存在破裂失效的风险。

(2)碲镉汞芯片中各个组件的厚度对其内部产生的热应力有直接的影响。仿真结果显示,读出电路层厚度为500 μm 时,器件内部产生的热应力最小,同时减薄碲锌镉衬底能较大幅度地减小其内部产生的热应力。

(3)借助优化模型对比了三种常见的钢柱结构。仿真结果表明,单面钢是三种结构中最优的热应力结构,同时在制备过程中减小钢柱的半径可以进一步减小其内部的热应力。

本文所提出的热应力仿真模型为大面阵碲镉汞芯片内部的热应力分析提供了更准确有效的分析方法,仿真优化结果可为器件的加工设计提供理论指导。此外,将辐射传热、焦耳热等多物理场引入模型,建立更准确逼真的探测器芯片仿真模型将是下一阶段的研究重点。

参考文献

- [1] Liu M, Wang C, Zhou Q L. Development of Small Pixel HgCdTe Infrared Detectors [J]. *Chinese Physics B*, 2019, **28**(3): 17–25.
- [2] Rogalski A. Recent Progress in Infrared Detector Technologies [J]. *Infrared Physics & Technology*, 2011, **54**(3): 136–154.
- [3] Wang Y, Meng C, Ma W. Review of Reliability Research on Infrared Detector [C]. *SPIE*, 2021, **11763**: 186–192.
- [4] Shaveisi M, Aliparast P. Dark Current Evaluation in HgCdTe-based nBn Infrared Detectors [C]. Tehran: 2021 Iranian International Conference on Microelectronics (IICM), 2021.
- [5] Cui S N, Chen W Q, Jiang D W, et al. Dark Current Simulation and Analysis for InAs/GaSb Long Wavelength Infrared Barrier Detectors [J]. *Infrared Physics & Technology*, 2022, **121**: 104006.
- [6] Zhang L, Li Y, Zhang J, et al. Numerical Analysis of Temperature and Stress Fields in Hybrid Indium Antimonide Arrays Detector with Laser Irradiation [J]. *Optical and Quantum Electronics*, 2019, **51**(8): 262.
- [7] Pinkie B, Bellotti E. Large-scale Numerical Simulation of Reduced-pitch HgCdTe Infrared Detector Arrays [C]. *SPIE*, 2013, **8704**: 823–831.
- [8] Lou S L, Han Y L, Ren J C, et al. Research on Noise Simulation of Infrared Detector [J]. *Advanced Materials Research*, 2012, **433**: 4120–4123.
- [9] 范广宇, 龚海梅, 李言谨, 等. 红外焦平面器件温度循环可靠性研究 [J]. *红外与激光工程*, 2010, **39**(4): 607–610.
- [10] 胡晓宁, 张海燕, 李言谨, 等. 硅基面阵焦平面器件结构热应力分析 [J]. *激光与红外*, 2006, **36**(11): 1020–1022.
- [11] Meng Q D, Lv Y Q, Lu Z X, et al. Stress in HgCdTe Large Infrared Focal Plane Array Detector Analyzed with Finite Element Analysis [J]. *Journal of Infrared and Millimeter Wave*,

- 2010, **29**(6): 431–434.
- [12] Sham M L, Kim J K, Park J H. Thermal Performance of Flip Chip Packages: Numerical Study of Thermo-Mechanical Interactions [J]. *Computational Materials Science*, 2008, **43**(3): 469–480.
- [13] 付志凯, 李雪梨, 张磊, 等. 大面阵碲镉汞芯片的热应力分析与优化 [J]. *红外*, 2021, **42**(4): 25–29.
- [14] Hu W D, Liang J, Yue F Y, et al. Recent Progress of Subwavelength Photon Trapping HgCdTe Infrared Detector [J]. *Journal of Infrared and Millimeter Waves*, 2016, **35**(1): 25–36.
- [15] Zhang C P, Lian Y F, Yu X F, et al. Numerical and Experimental Studies on Laminar Hydrodynamic and Thermal Characteristics in Fractal-like Microchannel Networks. Part A: Comparisons of Two Numerical Analysis Methods on Friction Factor and Nusselt Number [J]. *International Journal of Heat & Mass Transfer*, 2013, **66**(11): 930–938.
- [16] 陆明万, 罗学富. *弹性理论基础(第二版)* [M]. 北京: 清华大学出版社, 2001.
- [17] 孙训方, 方孝淑, 关来泰. *材料力学(第四版)* [M]. 北京: 高等教育出版社, 2002.
- [18] Duperrex L, Pesci R, Le Boterf P, et al. Simulation and Measurement of Residual Stress and Warpage in a HgCdTe-based Infrared Detector at 100 K [J]. *Materials Science and Engineering: A*, 2021, **813**: 141148.