

文章编号: 1672-8785(2023)04-0007-07

# 一种具有 $2\times 2$ 像元合并功能的 红外读出电路设计

辛亚萍 岳冬青 李敬国

(华北光电技术研究所, 北京 100015)

**摘 要:** 介绍了一种具有 $2\times 2$ 像元合并功能的红外读出电路( $10\ \mu\text{m}$ 中心间距)。该电路兼具高分辨率和高帧频的特点, 可以满足远距离搜索和近距离跟踪识别两种应用模式下的需求。像元合并前, 读出电路的阵列规格为 $1280\times 1024$ , 像元中心距为 $10\ \mu\text{m}$ , 空间分辨率高, 可用于近距离跟踪识别模式。像元合并后, 阵列规格变为 $640\times 512$ , 像元中心距变为 $20\ \mu\text{m}$ , 灵敏度高, 可用于远距离搜索模式。此外, 这种电路采用串口输入控制方式, 具有积分后读出(Integrate Then Read, ITR)/积分同时读出(Integrate While Read, IWR)工作模式切换、4/8通道可选、翻转和功耗控制等功能。本电路采用GF 0.18  $\mu\text{m}$ 工艺进行设计。仿真结果表明, 在像元合并后, 读出电路可达到的最大帧频变为原来的2倍。

**关键词:** 读出电路; 像元合并; 高分辨率; 高帧频

**中图分类号:** TN4 **文献标志码:** A **DOI:** 10.3969/j.issn.1672-8785.2023.04.002

## Design of an Infrared Readout Circuit with $2\times 2$ Pixel Binning Function

XIN Ya-ping, YUE Dong-qing, LI Jing-guo

(North China Research Institute of Electro-Optics, Beijing 100015, China)

**Abstract:** A  $10\ \mu\text{m}$  center-spacing infrared readout circuit with  $2\times 2$  pixel binning function is introduced. This circuit combines the characteristics of high resolution and high frame rate, and can meet the requirements of both long-distance search and short-distance tracking and recognition application modes. Before pixel binning, the array specification of the readout circuit is  $1280\times 1024$  with a pixel center-spacing of  $10\ \mu\text{m}$  and high spatial resolution, suitable for short-distance tracking and recognition mode. In the pixel binning mode, the array specification changes to  $640\times 512$ , pixel center-spacing changes to  $20\ \mu\text{m}$ , and the sensitivity is high, which can be used in long-distance search mode. In addition, the proposed circuit adopts a serial input control method and has functions such as integrate then read (ITR)/integrate while read (IWR) working mode switching, 4/8 channels selectability, flipping and power consumption control. This circuit is designed with GF 0.18  $\mu\text{m}$  process. The simulation results show that the achieved maximum frame frequency by the readout circuit is doubled in the pixel binning mode.

**Key words:** readout circuit; pixel binning; high resolution; high frame rate

收稿日期: 2022-10-10

作者简介: 辛亚萍(1996-), 女, 山东菏泽人, 硕士, 主要从事模拟电路设计工作。

E-mail: xinyaping@163.com

## 0 引言

红外焦平面阵列广泛应用于军事、商用、民用等领域。随着红外探测器应用的不断深入,人们对探测器的图像质量以及识别能力提出了越来越高的要求。提升图像质量的关键是要提高探测器的空间分辨率。空间分辨率主要与两个因素有关:一个是像元尺寸;另一个是阵列规模。像元尺寸越小、阵列规模越大,越有利于提高空间分辨率<sup>[1]</sup>。因此,减小像元尺寸能够有效提高空间分辨率,从而提升图像质量。另外,红外系统对探测器小型化的需求正在逐渐增加。小型化意味着探测器的尺寸、质量和功耗(Size, Weight and Power, SWaP)都要相应减小<sup>[2]</sup>。在给定阵列规模的情况下,缩减像元大小能够有效减小整个芯片的尺寸,探测器所用的杜瓦以及制冷机的体积也会相应减小,从而实现探测器的小型化。红外探测系统对高空间分辨率和小型化的需求驱动了小像元探测器的发展<sup>[3]</sup>。

虽然减小像元尺寸能够有效地提高空间分辨率,但同时会使像元内没有足够的空间容纳积分电容,从而限制探测器的电荷处理能力,导致探测器的信噪比下降,噪声等效温差(Noise Equivalent Temperature Difference, NETD)增大。NETD是用来衡量温度分辨率和灵敏度的重要指标。NETD越大,温度分辨率及灵敏度越低。这意味着减小像元尺寸在提高空间分辨率的同时降低了温度分辨率。因此,小像元探测器更适用于对识别细节要求高的近距离目标探测,而对于距离较远的目标则很可能探测不到。

在实际应用中,所需探测的环境和目标的相对状态在很多情况下并不是单一的,不同的相对状态对红外探测系统的性能要求不同。例如,在军事侦察系统中,既希望探测器灵敏度高,能够快速发现远距离目标,又希望空间分辨率高,能够在目标靠近时识别得更清楚。显然,在远距离探测条件下,探测器的灵敏度越高,越有利于快速发现目标。提高灵敏度的关

键是要提升读出电路的电荷处理能力。增大积分电容是提高电荷处理能力的有效方式,这要求像元具有足够大的尺寸。减小像元尺寸会由于面积限制而无法实现大电容,导致读出电路的电荷处理能力下降,从而降低探测器的灵敏度。因此,小像元探测器难以满足远距离探测场景下的性能要求。

针对上述两种不同应用场景下的需求,本文提出了一种具有 $2\times 2$ 像元合并功能的读出电路。该电路兼具高空间分辨率和高灵敏度的特点。在不进行像元合并时,阵列规格为 $1280\times 1024$ ,像元中心距为 $10\ \mu\text{m}$ 。此模式下空间分辨率高,适于近距离跟踪与识别的应用场景。在像元合并后,阵列规格变为 $640\times 512$ ,像元中心间距变为 $20\ \mu\text{m}$ 。此模式下灵敏度高,适于远距离搜索的应用场景。

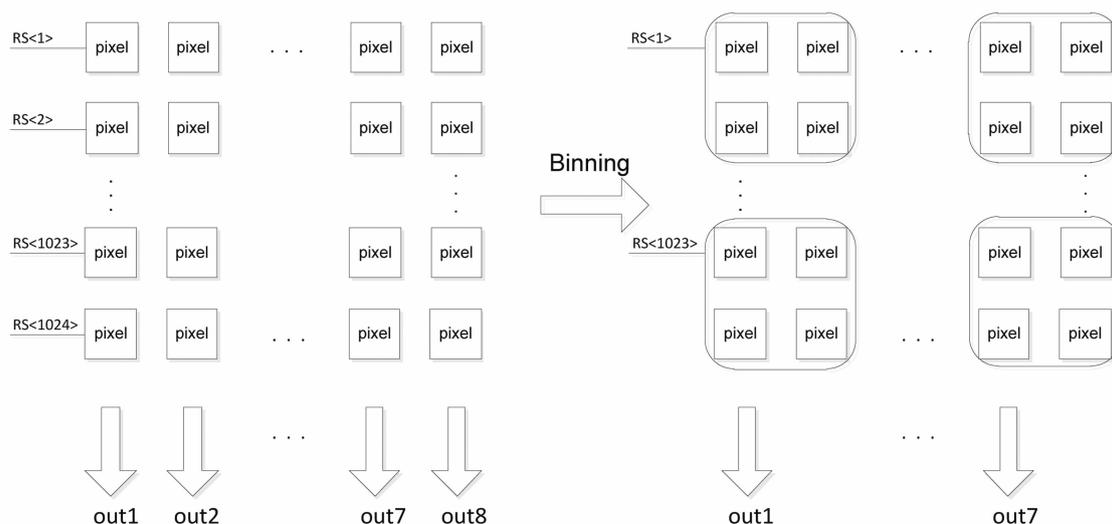
## 1 像元合并设计

像元合并功能可以使一款探测器兼具大面阵和大像元间距的特点,是提高探测器电荷处理能力的有效方式。其主要原理是将相邻行和相邻列像元中的电荷叠加在一起,以一个像元的形式进行读出。通过像元合并能够有效增大像元内积分电容的大小,从而提高探测器的电荷处理能力,减小探测器的NETD值。像元合并可以分为水平方向上的像元合并和垂直方向上的像元合并。下面先介绍 $2\times 2$ 像元合并的具体实现方式,然后说明像元合并对探测器灵敏度及帧频的影响。

### 1.1 像元合并实现方法

$2\times 2$ 像元合并可以采取两种方式:一种是在像素级将两个不同行之间的像元合并成一个像元,在列级将两个来自不同列之间的信号进行合并,从而实现 $2\times 2$ 像元合并;另一种是直接像素级进行 $2\times 2$ 像元合并。本设计采用的合并方式为直接在像素单元内进行 $2\times 2$ 合并。像元合并实现方式如图1所示。

本文提出的读出电路阵列规模为 $1280\times 1024$ ,读出方式为4/8通道可选。以8通道读出为例,在像元合并之前,行选信号 $RS<1>$

图 1  $2 \times 2$  像元合并的示意图

……RS<1024>依次有效, 第 1 行至第 1024 行像元依次选通。在行选信号 RS 有效期间, 列选信号 COLS<1>……COLS<160>依次有效, 按顺序每次选通 8 列。在行选和列选信号的共同控制下, 阵列的读出顺序为先读出阵列的第一行中的前 8 列, 每次读出 8 个像元, 直至第一行中 1280 列像元全部读出, 第一行读出结束。第一行读出结束后开始读第二行, 直至第 1024 行读完, 阵列中所有像元信号全部读出完毕。

本设计采用的合并方式为将相邻的两行两列中的四个像元进行合并。当像元合并控制字 ENBIN 有效时, 像元阵列相邻的两行两列中的四个像元合并为一个像元, 阵列规模从  $1280 \times 1024$  变为  $640 \times 512$ , 有效行选信号变为 512 个, RS<1>……RS<1024>隔行有效, 一个行选信号控制原电路中的两行像元, 通过逻辑运算将所有控制偶数列的列选信号置为无效, 使相邻的两列信号共同通过同一个通道输出。

以 COLS<1>为例, 像元合并前后列级控制信号的工作方式可用以下过程进行表述。COLS<1>在像元合并之前的阵列中控制前 8 列像元。当 COLS<1>有效时, 前 8 列像元被选通, 信号由 8 通道输出。在进行像元合并时, 将 COLS<1>信号用 COLS\_O<1>和 COLS\_E

<1>来进行替代。其中, COLS\_O<1>的时序与 COLS<1>保持一致, COLS\_E<1>信号始终为无效。用 COLS\_O<1>控制前 8 列中的奇数列像元, 使前 8 列中的 4 个奇数列像元所对应的输出通道被选通。用 COLS\_E<1>控制前 8 列中的偶数列像元, 前 8 列中的 4 个偶数列像元所对应的输出通道未被选通, 信号由 4 通道输出。其它列级控制信号的工作过程与 COLS<1>相同。

## 1.2 像元合并对帧频的影响

通过上述分析可知, 像元合并以后, 有效行选信号 RS 的个数减至一半; 在读出过程中, 列选信号的个数和有效时长没有发生改变, 单个行选信号 RS 的有效电平宽度和像元合并前保持一致。因此, 通过像元合并可以将读出时间缩短为像元合并前的一半, 如图 2 所示。

假设积分时间为  $T_{\text{int}}$ , 读出时间为  $T_{\text{read}}$ 。在 ITR 模式下, 像元合并前帧频约为  $1/(T_{\text{int}} + T_{\text{read}})$ , 像元合并后帧频约为  $1/(T_{\text{int}} + T_{\text{read}}/2)$ 。在 IWR 模式下, 若积分时间小于读出时间, 帧频主要由读出时间决定, 那么像元合并后可将帧频提高为原来的 2 倍。

## 1.3 像元合并对提高灵敏度的影响

读出电路的 NETD 是衡量灵敏度的重要指标, 同时也用于描述受信噪比要求限制的温度分辨率。其计算表达式为<sup>[4]</sup>

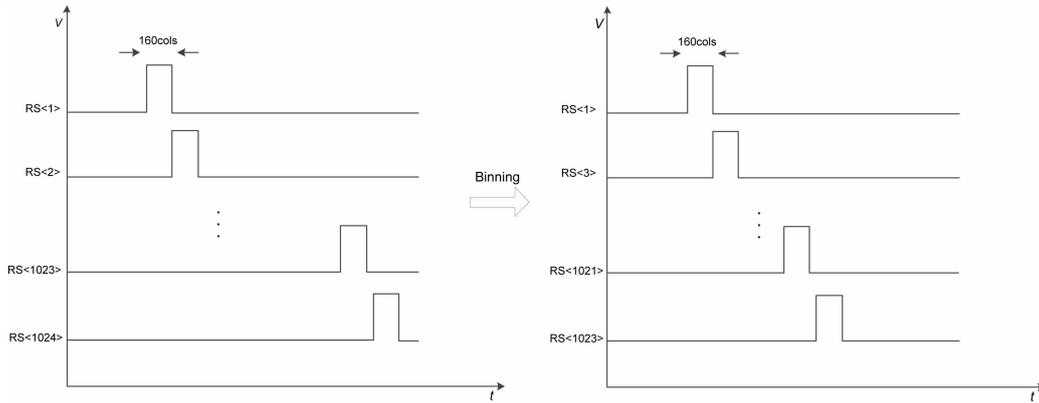


图2 像元合并前后的读出时间

$$NETD = \frac{\Delta T}{SNR} \quad (1)$$

式中,  $\Delta T$  为探测目标与背景之间的温差;  $SNR$  表示信噪比。可以看出, 由于  $\Delta T$  是客观无法改变的, 因此减小  $NETD$ 、提高灵敏度的有效方式是提高信噪比。

探测器可达到的最大信噪比可描述为<sup>[5]</sup>

$$SNR_{max} = \frac{Signal_{max}}{Noise} = \sqrt{\sigma_{well}} \quad (2)$$

式中,  $\sqrt{\sigma_{well}}$  表示读出电路满阱状态时可达到的最大电荷处理量。式(2)说明读出电路的信噪比可以通过提升最大电荷处理能力得到有效提高。

像元合并后, 积分电容增大为原来的4倍。这意味着读出电路的最大电荷处理能力也增大为原来的4倍, 可达到的最大信噪比增加为原来的2倍。从上述分析可知, 像元合并能够有效地减小  $NETD$  值, 提高探测器的灵敏度。

## 2 数字电路设计

如图3所示, 本文采用的数字电路包括串并转换模块、行列地址选择器、行列地址计数器、行列译码器和时序控制模块等。本设计采用串口输入方式进行功能控制字和行列地址的写入。串口数据  $Serdat$  写完后, 通过串并转换模块将串行数据转换成并行输出。本次电路设计的  $Serdat$  一共包含50位: 第1位是数据起始位, 其为高表示写入的  $Serdat$  有效; 第2~12位是功能位, 包含了用于控制像元合并、功耗调节、IWR/ITR工作模式、开窗和翻转功能的控制字; 第13~50位是地址位, 代表

了行列坐标的最大和最小地址。

开窗控制字  $SIZEA$  和  $SIZEB$ 、通道控制字  $NBOUT$ 、像元合并控制字  $ENBIN$  用于控制行列选择器输出的地址。 $SIZEA$  和  $SIZEB$  共有四种组合状态。只有当  $SIZEA$  和  $SIZEB$  全为0时, 行列选择器才会输出串口输入的地址位; 其他三种状态分别对应三种固定开窗格式, 行列选择器输出内部指定的地址, 与串口输入的地址无关。

行列地址选择器将行列最大和最小地址输出给行列地址计数器。行列地址计数器在行列翻转控制字  $UPROW$ 、 $UPCOL$  的控制下决定是否翻转。如果不翻转, 此时的计数器实现加法器的功能, 将最小地址作为计数的初始地址, 在主时钟的控制下进行递增计数, 直至最大地址为止。如果翻转, 此时的计数器实现减法器的功能, 将最大地址作为计数的初始地址, 在主时钟的控制下进行递减计数, 直至最小地址为止。根据计数得到的地址值, 行列译码器将产生相应的行列译码地址, 用于控制行列读出的开关。

时序控制模块主要用来产生控制积分、复位、采样、读出所需的时钟控制信号。

当像元合并控制字  $ENBIN$  为高电平时, 行地址的最大值将被置为像元合并之前全阵列状态下的1/2, 列地址将被强制置为全阵列模式下的列地址状态, 此模式下禁止开窗和翻转。开窗、翻转和通道选择控制字的说明如表1、表2和表3所示。

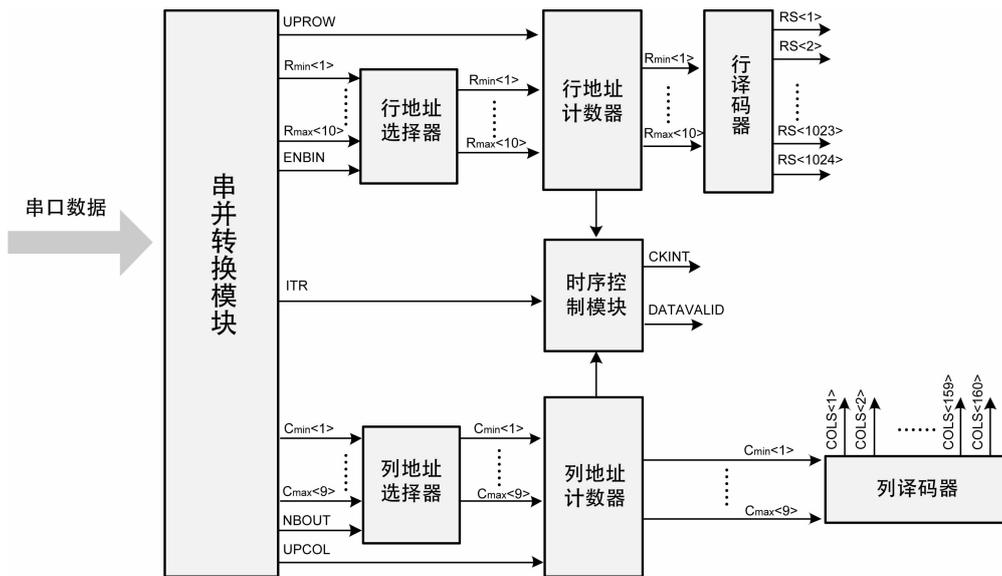


图 3 数字电路模块的示意图

表 1 开窗控制字说明

SIZEA	SIZEB	列	行
1 (默认)	1 (默认)	1280	1024
1	0	1280	768
0	1	1024	1024
0	0	任意	任意

表 2 翻转控制字说明

UPCOL	UPROW	功能
0	0	行翻转、列翻转
0	1	行不翻转，列翻转
1	0	行翻转，列不翻转
1 (默认)	1 (默认)	正常

表 3 通道选择控制字说明

NBOUT	功能
0	4 通道
1 (默认)	8 通道

### 3 仿真结果

下面将给出全电路模块的仿真结果。由于电路规模过大，若对全阵列进行仿真，则耗时会非常长，因此采取开窗方式进行全电路仿真。

图 4 给出了 640×4 全电路仿真结果。将电路的工作模式设置为 ITR(不进行像元合并、4 通道、不翻转)。在 4 行像元的输入端加入大小依次增大的电流信号，得到的输出电压会

依次下降。信号通过前 4 个通道输出，后 4 个通道输出无效电平。从仿真数据可知，输出结果满足设计要求。

图 5 给出了 1280×4 全电路仿真结果。将电路的工作模式设置为 IWR(像元合并、8 通道、不翻转)。根据上文提到的像元合并设计方案，在像元合并模式下，两列信号合并为一列，通过奇数列输出。因此，8 个通道中只有奇数通道输出信号，偶数通道的输出被拉高至

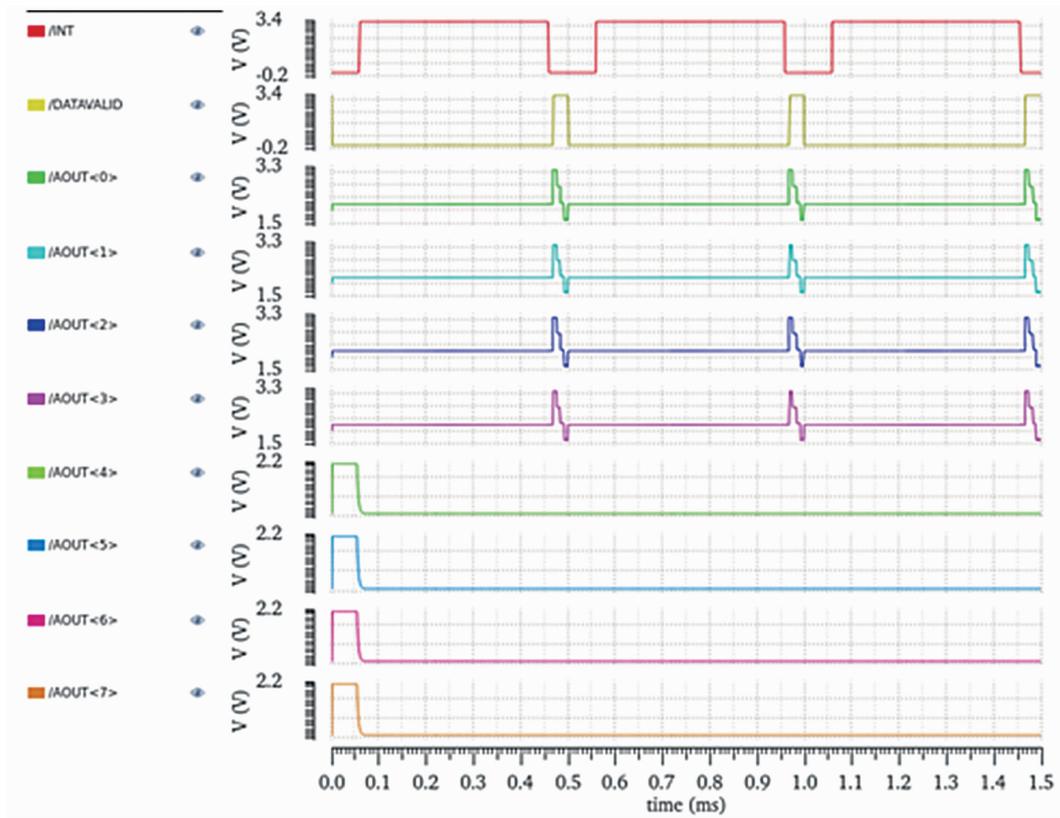


图4 640×4 全电路仿真结果

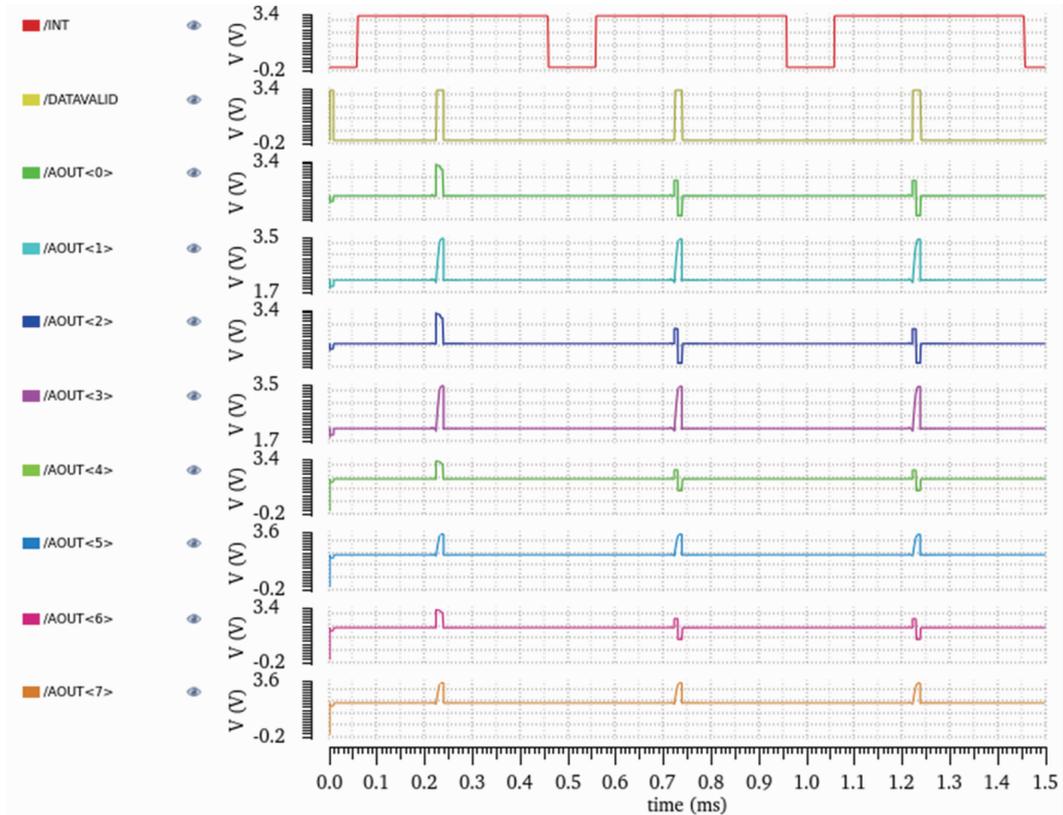


图5 1280×4 全电路仿真结果

电源电压, 仿真结果与设计方案相符。

上述仿真结果表明, 4 通道模式下  $640 \times 4$  全电路仿真读出时间是 8 通道、Binning 模式下  $1280 \times 4$  全电路仿真读出时间的 2 倍。可以看出, 采用 Binning 功能以后可将读出电路的最大帧频提升为原来的 2 倍。

#### 4 结束语

本文提出了一款具有  $2 \times 2$  像元合并功能的中波  $1280 \times 1024$  ( $10 \mu\text{m}$ ) 红外读出电路, 详细介绍了像元合并的实现方法、像元合并对提高帧频以及灵敏度的作用。该电路具有小像元的特点, 一方面能够实现高空间分辨率, 另一方面兼顾了小型化的设计要求。为了解决小像元探测器灵敏度低的问题, 在电路设计中加入了像元合并功能。通过此功能可以有效提升电荷处理能力, 进而提高探测器的灵敏度。此外, 通过像元合并功能有效地提高了读出电路的最大帧频。电路采用了串口输入设计方法, 通过单个引脚实现 ITR/IWR 工作模式切换、4/8 通道可选、翻转、功耗控制等功能, 有效

减少了电路外围接口的个数。仿真结果表明, 电路设计能够实现上述功能。后续研究将重点改进像元合并方式, 在固定个数像元合并的基础上实现个数可选的像元合并。

#### 参考文献

- [1] Caulfield J, Curzan J, Lewis J, et al. Small Pixel Oversampled IR Focal Plane Arrays [C]. *SPIE*, 2015, **9451**: 94512F.
- [2] 岳冬青, 吉晶晶, 宁提. 小像元红外探测器读出电路设计研究 [J]. *激光与红外*, 2019, **49**(9): 1130–1134.
- [3] 杨超伟, 李东升, 李立华, 等. 小像元碲镉汞红外焦平面探测器的研究进展 [J]. *红外技术*, 2019, **41**(11): 1003–1011.
- [4] 袁媛, 王静, 李冬冰. 甚高灵敏度红外探测器读出电路实现方法研究 [J]. *激光与红外*, 2019, **49**(6): 714–719.
- [5] 陈虬, 李立华, 梁艳, 等. 甚高灵敏度红外探测器读出电路研究进展 [J]. *红外与激光工程*, 2020, **49**(1): 100–106.