

文章编号：1672-8785(2022)10-0010-06

基于 FPGA 的微光视频采集与 预处理系统设计

闫续宁^{1,2} 舒斌¹ 陈文明²

(1. 西安电子科技大学微电子学院, 陕西 西安 710075;

2. 中航华东光电有限公司, 安徽 芜湖 241001)

摘要：针对当前微光视频图像采集与处理系统中数据处理量与系统实时性之间的矛盾, 设计了一种基于现场可编程门阵列(Field Programmable Gate Array, FPGA)的实时信号采集与预处理系统。该系统以高性能 Xilinx A7 系列芯片为主控芯片, 使用两片第二代双倍数据率同步动态随机存取存储器(Double-Data-Rate Two Synchronous Dynamic Random Access Memory, DDR2 SDRAM)作为核心存储器件, 并定制超感光互补金属氧化物半导体(Complementary Metal Oxide Semiconductor, CMOS)传感镜头作为视频图像采集器件。完成系统的硬件设计之后, 通过 Xilinx Vivado 平台以及 Matlab 进行软件系统的工程设计与仿真分析, 实现了微光环境下视频图像的采集、存储、处理与显示的全过程。实验结果表明, 该系统采集的微光视频图像实时性好、动态画面流畅。

关键词：微光视频图像; 现场可编程门阵列; 实时采集; 预处理

中图分类号: TN22 文献标志码: A DOI: 10.3969/j.issn.1672-8785.2022.10.002

Design of Low-Light-Level Video Acquisition and Preprocessing System Based on FPGA

YAN Xu-ning^{1,2}, SHU Bin¹, CHEN Wen-ming²

(1. School of Microelectronics, Xidian University, Xian 710075, China;

2. AVIC Huadong Optoelectronics Co., Ltd., Wuhu 241001, China)

Abstract: Aiming at the contradiction between data processing capacity and real-time performance in current low-light-level video image acquisition and processing system, a real-time signal acquisition and preprocessing system based on FPGA is designed. The high-performance Xilinx A7 series chip is used as the main control chip. Two DDR2 SDRAM are used as the core memory device. And a CMOS sensing lens is customized as the video image acquisition device. When the hardware design of the system is completed, the engineering design and simulation analysis of the software system are carried out by Xilinx Vivado platform and Matlab. The whole process of video image acquisition, storage, processing and display in the low-light-level environment is realized. The experimental results show that the low-light-level video images acquired by the system have good real-time performance and smooth dynamic pictures.

收稿日期: 2022-06-08

作者简介: 闫续宁(1997-), 男, 安徽宿州人, 硕士研究生, 主要从事数字图像处理相关研究工作。

E-mail: 2321238565@qq.com

Key words: low-light-level video image; FPGA; real-time acquisition; preprocessing

0 引言

随着社会的发展和科技的进步,信息化的进程不断加快。微光视频图像的采集与处理技术在军事和安全等诸多行业中起着非常重要的作用,在微光夜视以及民用安防等领域的应用也越来越广泛。这就对微光视频图像的采集和处理提出了更高的技术要求。其中,如何同时保证高速性和实时性是需要解决的关键问题。当下,图像采集和处理的主流技术主要有两种^[2]:一种是以PC端为依托的软件平台,主要通过图像处理软件处理视频图像,结果较为理想。但该技术时效性很低,不具备应用价值。另一种使用相关的集成硬件进行图像处理,比如采用数字信号处理(Digital Signal Processing, DSP)芯片、微控制处理器(Micro Controller Unit, MCU)和FPGA来采集和处理视频图像。虽然其处理效果不如前者,但是实时性较强。串行的数据处理方式限制了DSP芯片和微控制处理器的高性能。FPGA芯片具有较高的工作频率以及并行处理能力,能够实时高效地进行图像的采集和处理,更能适用于不同的应用场景。针对微光环境的特殊背景与应用场景,本文选用高性能FPGA主控芯片进行视频采集和处理。

1 系统的总体结构

实时微光视频采集系统主要由CMOS成像单元、FPGA核心处理器、核心存储单元、数字视频接口(Digital Visual Interface, DVI)构成。系统的总体架构图如图1所示。

2 硬件结构单元

2.1 CMOS成像单元

图像传感器是实现高质量成像不可或缺的基本设备。随着时间的发展,我国在微光图像处理和先进集成电路建设领域取得不错的进展,CMOS图像传感器的性能也随之提升。虽然传统的基于电荷耦合元件(Charge-Coupled Device, CCD)的图像传感器已经非常成熟,但是经过近些年的发展,CMOS图像传感器的性能已经可以与之媲美。相较于CCD传感器,CMOS图像传感器具有非常明显的优势(高度集成化、调节灵活、功耗及成本相对较低),在高速图像处理领域有着无可比拟的优势。因此,本文设计使用CMOS图像传感器搭建硬件平台。

CMOS图像传感器的原理是通过光电效应将可见光经芯片转换为电信号,然后通过像素阵列处理和A/D转换器将模拟信号转换为数字

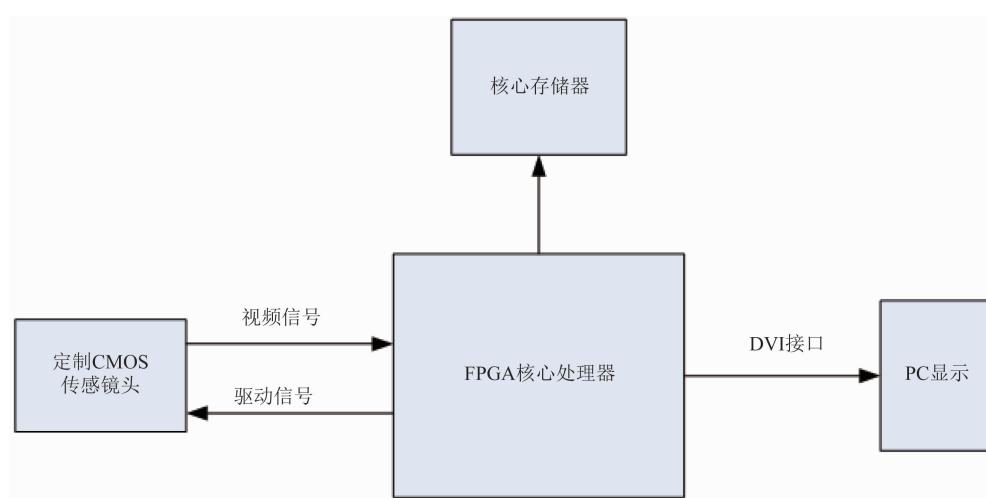


图1 系统总体架构图

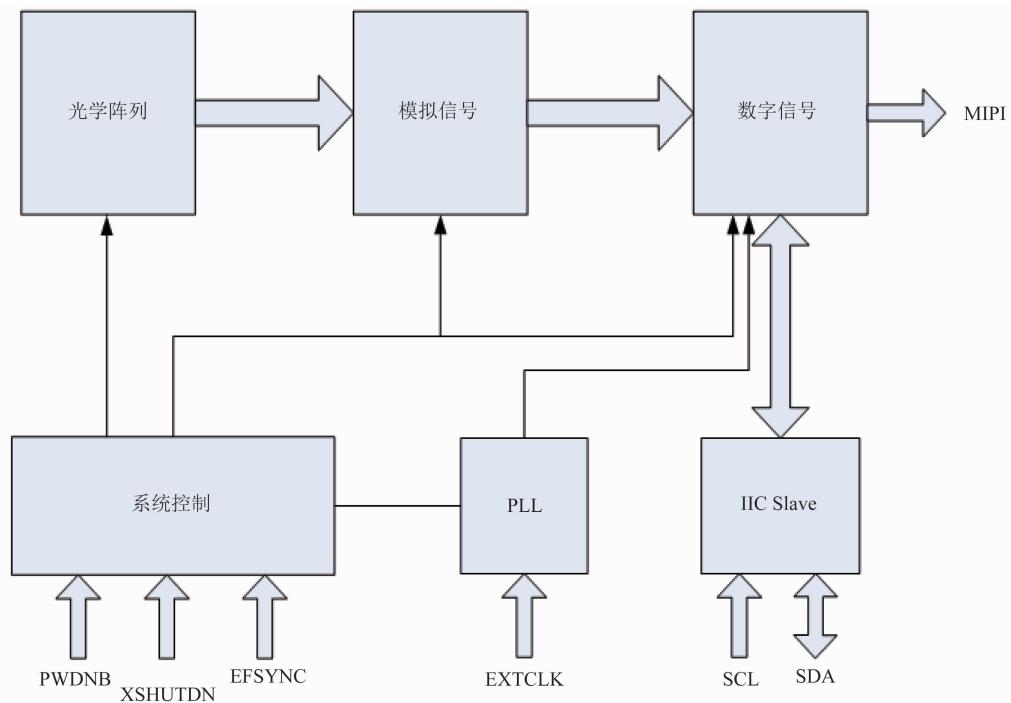


图 2 镜头内部结构图

图像信号，并将其输出给下一级图像处理单元。

本文采用思特威公司生产的 SC2210 型 CMOS 超感光芯片。该芯片灵敏度高、动态范围较大，具体参数如下：(1) 分辨率为 2MP；(2) 像素阵列规模为 1920×1080 V；(3) 镜头光学尺寸为 1/1.8；(4) 全画幅最高帧频为 90 fps；(5) 量化位数为 12 bit；(6) 动态范围大于 100 dB；(7) 工作温度为 $-30^{\circ}\text{C} \sim +80^{\circ}\text{C}$ ；(8) 电源电压为 $2.8 \text{ V} \pm 0.1 \text{ V}$ (模拟)、 $1.2 \text{ V} \pm 0.06 \text{ V}$ (数字)、 $1.8 \text{ V} \pm 0.1 \text{ V}$ (I/O)。

SC2210 芯片具有高光敏度、高动态范围、高信噪比的特点，可通过集成电路总线(Inter-Integrated Circuit, IIC)串口与 FPGA 芯片进行数据传输，因此能够用于安防监控设备、网络摄像机、微光夜视等诸多领域。其内部结构如图 2 所示。

2.2 FPGA 核心处理单元

FPGA 用作核心处理器有两个原因。首先，FPGA 的并行硬件结构非常适合实时图像处理。DSP 和 MCU 通过顺序执行的处理方式来运行程序。如果需要进行并行的操作，就只能通过不断地进行软件中断来实现近似的处理

结果。由于需要实现视频的实时采集和处理，系统需要具备在极短时间内处理大量数据的能力^[3]，因此很难通过软件中断来实现实时处理。FPGA 使用硬件描述语言来完成系统功能，不需要串行操作，所以适用于需要高速处理的并行算法。其次，FPGA 数据处理能力接近 DSP。随着科技的进步、集成电路设计能力的提高以及集成电路制造过程的改进，主流厂商的 FPGA 芯片具有许多专用的集成处理单元、丰富的知识产权(Intellectual Property, IP)核以及个性化的嵌入式处理模块。此外，灵活的位宽配置以及良好的并行处理能力也使得其功能与 DSP 不相上下。系统以 60 Fps 的速率进行微光视频图像的采集，分辨率为 1280×1024 ，采样速率为 78.6 Mbyte/s，传输速率达 0.6 Gbit/s，因此采用可并行处理数据的 FPGA 作为核心处理单元^[3]。本文选择 Xilinx A7 系列 FPGA 芯片作为核心数据处理单元。该芯片拥有 52160 个逻辑单元和 250 个可用 I/O 口。Xilinx A 系列芯片运算速度较快且功耗较低，完全符合本文的设计需求。

2.3 DDR2 SDRAM

作为实时采集系统的重要组成部分，高速

数据存储 DDR2 SDRAM 的总线宽度和存储容量等技术指标对系统的实时性有很大的影响。本文采用 2 片 DDR2 SDRAM 构造 32 bit 数据总线。每片 DDR2 SDRAM 的容量为 1 Gbit, 总容量为 2 Gbit。SDRAM 与 FPGA 之间的工作时钟频率为 133 MHz, SDRAM 内部工作时钟频率为 100 MHz。两片 SDRAM 复用一条地址总线, 每片 SDRAM 可分别存储一帧图像^[4]。

3 视频图像采集与处理

3.1 视频图像采集模块

首先, FPGA 通过 IIC 对 SC_2210 镜头完成初始化配置。芯片初始化完成之后, 采集模块开始工作。采集模块内置的解码芯片将采集到的模拟信号^[4]解调成晶体管逻辑电平(Transistor Transistor Logic, TTL)信号, 并通过 CMOS 成像单元的移动处理器接口(Mobile Industry Processor Interface, MIPI)将其存储到两片 DDR2 SDRAM 中。序列图像的存储通过“乒乓操作”不断地在两片 SDRAM 中进行。图 3 为帧间存储图像的流程图。

3.1.1 乒乓操作

“乒乓操作”的具体操作流程如下: 原始图像数据流按选通节拍通过输入数据流选通单元被平等分配到两个 SDRAM 中。在第一个缓冲时钟上升沿到来的时候, 将镜头采集到的原始图像数据流缓存到 SDRAM-1。在第二个缓冲时钟上升沿到来的时候, 通过切换片选信号将输入的原始图像数据流缓存到 SDRAM-2^[5], 同时将 SDRAM-1 缓存的第一个时钟上升沿来临时所采集的数据通过输出切换片选信号而送到 FPGA 的算术逻辑单元(Arithmetic Logic Unit, ALU)进行图像预处理。在第三个缓冲时钟上升沿来临的时候, 再次切换片选信号, 将数据传到 SDRAM-1^[6]。以此循环往复, 直至所有数据存储完成。

3.2 微光视频图像预处理模块

结合本文的主体架构设计, 采用 Sobel 边缘检测算法对系统实时采集到的图像进行画面质量分析^[2], 从而为进一步的图像处理作铺

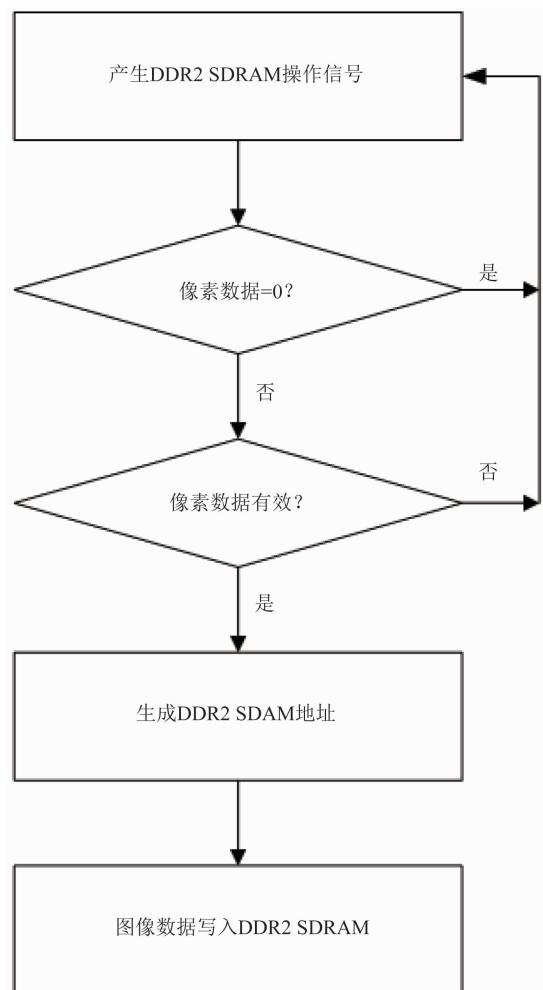


图 3 像素数据存储流程图

垫。Sobel 边缘检测分为图像数据输入、梯度结合、阈值处理三个步骤。首先, 确立两个 3×3 矩阵算子来分别处理横纵方向的图像数据。模板矩阵如下:

$$G_x = \begin{bmatrix} -1 & 0 & 1 \\ -2 & 0 & 2 \\ -1 & 0 & 1 \end{bmatrix} \quad (1)$$

$$G_y = \begin{bmatrix} 1 & 2 & 1 \\ 0 & 0 & 0 \\ -1 & -2 & -1 \end{bmatrix} \quad (2)$$

利用纵横矩阵算子与图像上的像素点进行一阶卷积运算, 将得到的 X、Y 方向上的一阶梯度导数相加并求均方根。将处理后的横纵方向的梯度数据结合起来, 与设置的门限阈值作对比, 最终决定每个像素位置的数据输出为全黑还是全白。各模块的功能通过调用 Xilinx 内

置宏模块来实现。图 4 为 Sobel 硬件边缘检测系统框图。

4 系统功能验证

系统理论设计后，完成硬件电路实物部分的制作。在硬件系统调试完成后，进行预处理软件部分代码的烧写工作。调试无误后，对系统的实时采集功能进行验证。在环境光照度为 10^{-3}lx 的标准光学暗室中进行视频图像采集。采集到的目标结果如图 5 所示。在实验过程中，系统采集到的视频画面流畅，图像较为清

晰且实时性较好。

在完成微光视频图像采集之后，对采集到的图像进行边缘提取，并通过电路板上的 DVI 接口将边缘提取图像传到显示器上进行输出。同时用示波器抓取输出图像的波形，实时显示设备检测情况。每帧图像的处理时间为 9.6 ms，满足系统的实时性要求。图 6 为 Sobel 边缘提取图像。

5 结束语

本文提出了一种以 FPGA 的硬件开发平台

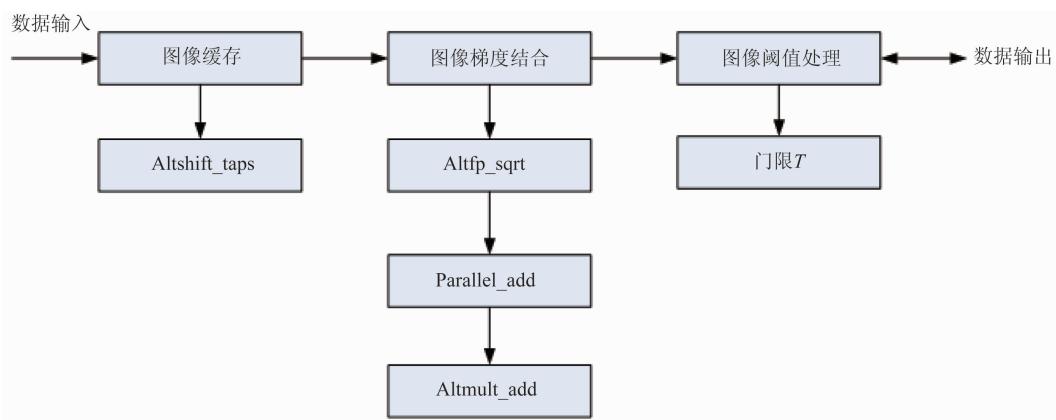


图 4 Sobel 硬件边缘检测系统框图

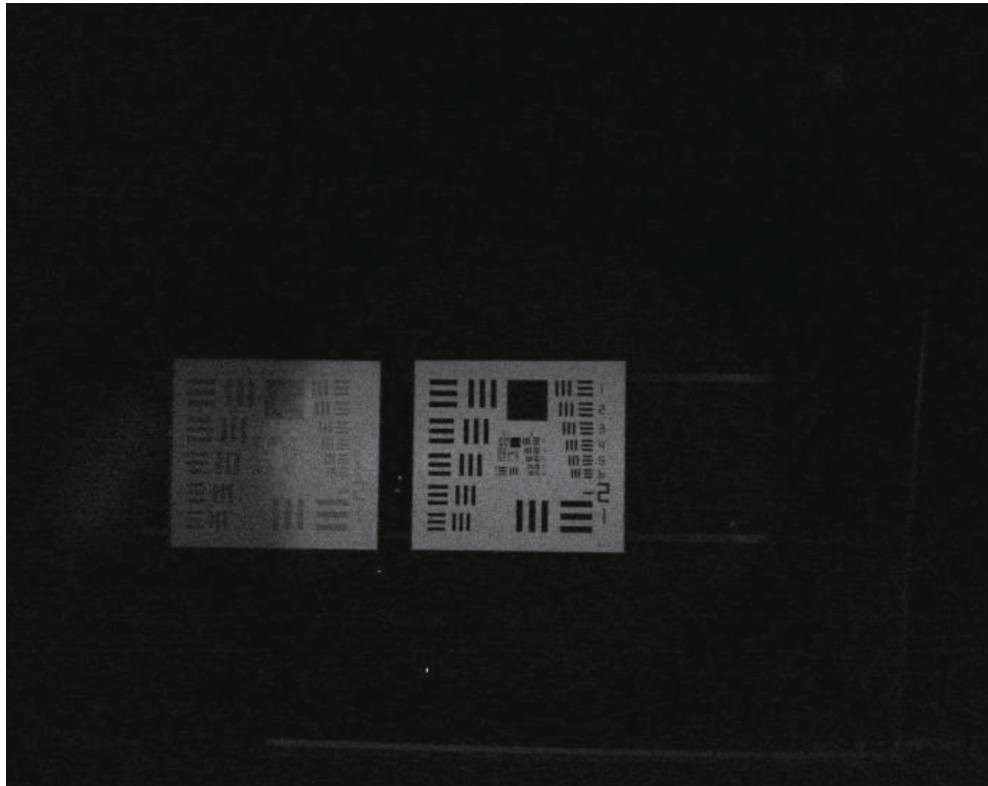


图 5 系统采集图像显示



图 6 Sobel 边缘提取图像

为核心来实现实时微光视频采集预处理系统的设计方法,完成了微光视频图像采集、数据存储、图像显示以及图像预处理的全过程。实验结果表明,系统采集到的视频图像动态画面流畅,边缘检测图像细节清晰,系统实时处理能力较强,能够实现特种环境下的微光视频采集,验证了设计的可行性。此外,与传统的串行处理方式相比,基于 FPGA 的并行处理方式大大节约了算法的运行处理时间,使得微光视频图像处理的实时性有了极大的改进,为后续更深层次的微光视频图像处理打下了基础。

参考文献

[1] 朱园园. 基于 FPGA 技术的新型贴片机贴装头

通用控制系统研发 [D]. 广州: 华南理工大学, 2013.

- [2] 高俊岭, 陈志飞, 章佩佩. 基于 FPGA 的实时视频图像采集处理系统设计 [J]. 电子技术应用, 2018, 44(2): 10-12.
- [3] 刘磊. 低照度图像实时处理系统研究 [D]. 长春: 中国科学院长春光学精密机械与物理研究所, 2015.
- [4] 霍孟泉. 基于龙芯 2F 视频处理系统的设计与实现 [D]. 西安: 西安电子科技大学, 2014.
- [5] 王智, 罗新民. 基于乒乓操作的异步 FIFO 设计及 VHDL 实现 [J]. 电子工程师, 2005, 31(6): 13-16.
- [6] 张天放. 基于 IEEE802.11a 的 OFDM 基带传输系统的研究及其部分模块的 FPGA 实现 [D]. 南京: 东南大学, 2005.